

CMOS LSIの現状、問題点、方向性、施策

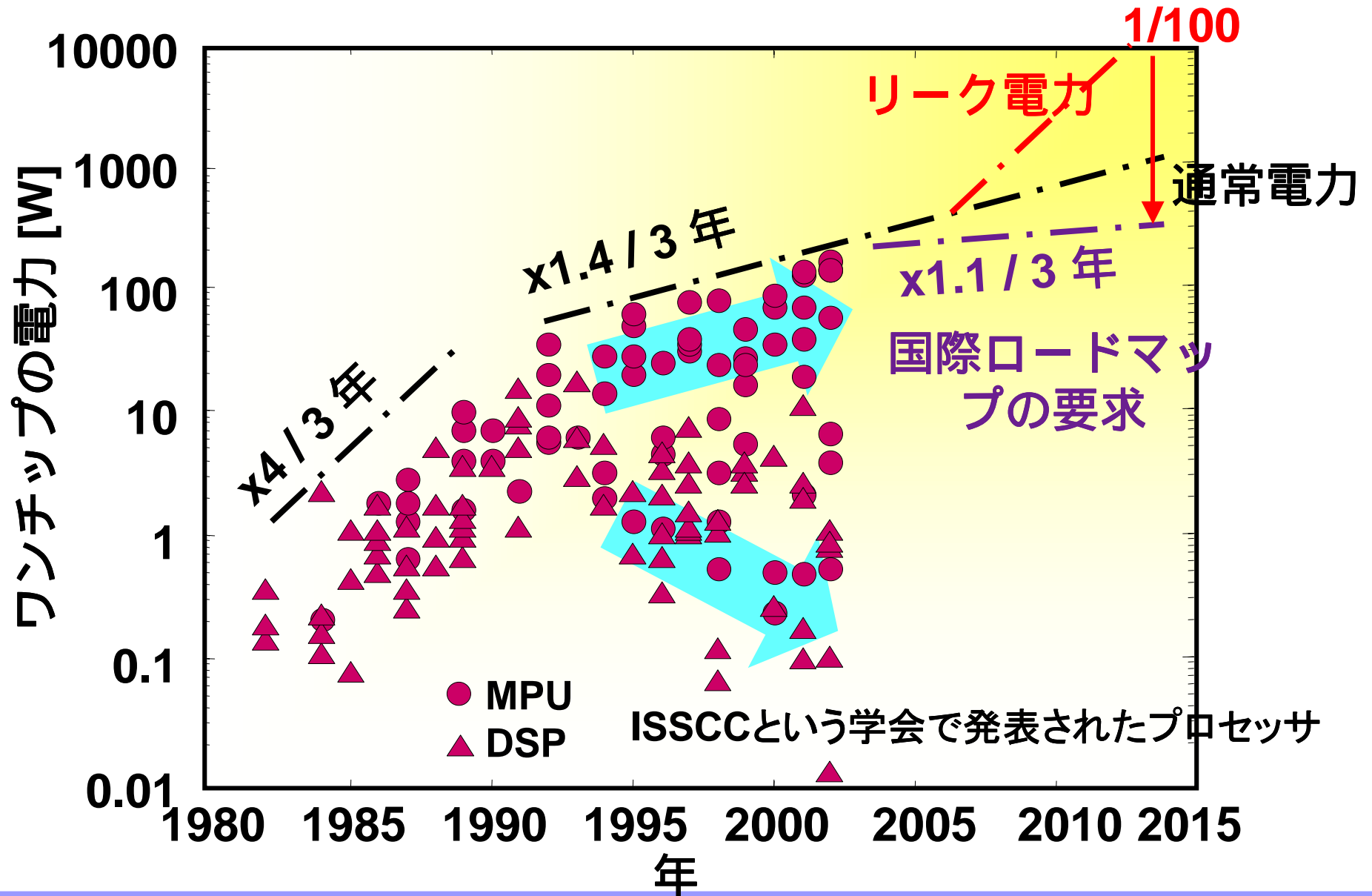
東京大学、国際・産学共同研究センター

教授 桜井 貴康

E-mail: tsakurai@iis.u-tokyo.ac.jp

<http://lowpower.iis.u-tokyo.ac.jp/>

CMOS LSIにおける電力の危機



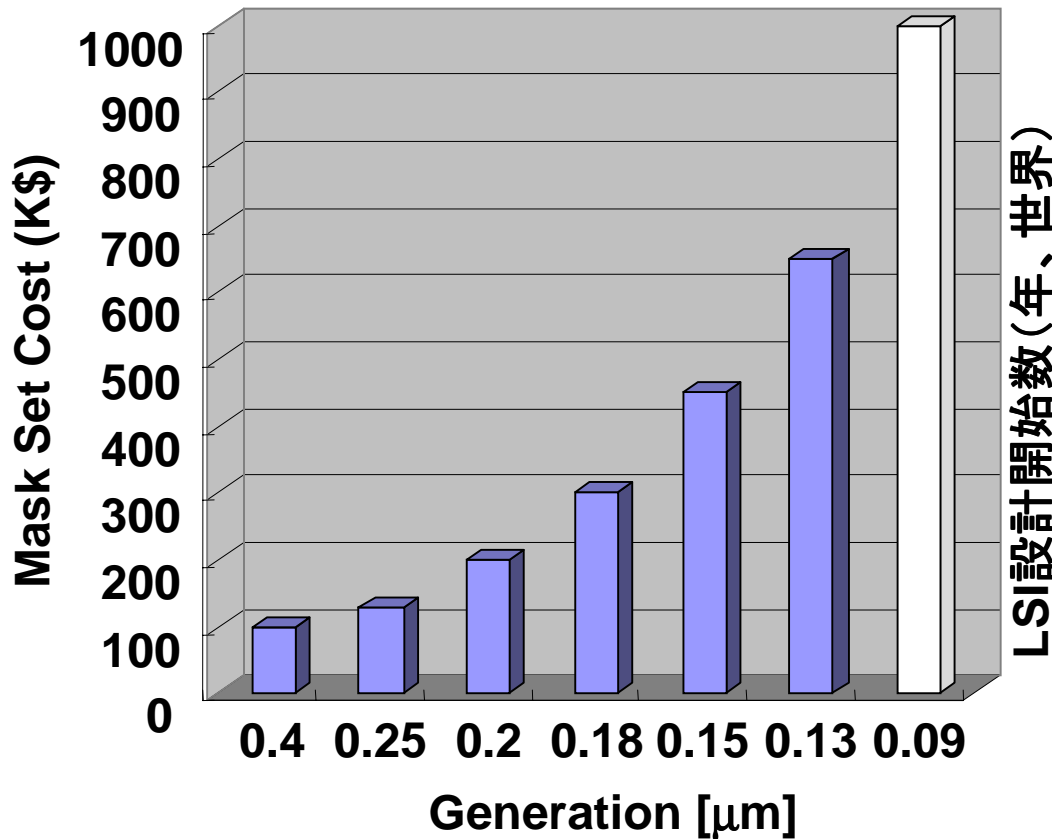
わが国は低電力技術の草分け的存在

	動作電力低減	リーク電力低減	スタンバイ時	メモリ
複数 V_{TH}		Dual- V_{TH}	MTCMOS	Dual- V_{TH}
可変 V_{TH}		V_{TH} hopping	VTCMOS	DLC
複数 V_{DD}	Dual- V_{DD}		BGMOS	Dual- t_{ox}
可変 V_{DD}	V_{DD} hopping	V_{DD} hopping		RRDV
V_{GS} 逆バイアス		LBSF	SCCMOS	Reverse V_{GS}
可変af	Gated clock			

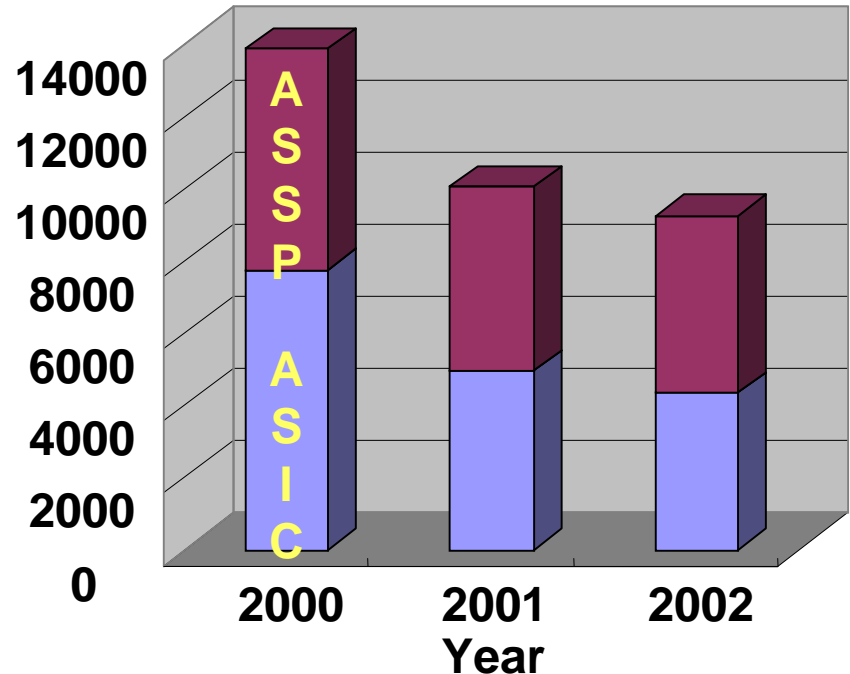
日本で発明されたもの

今後は更なる注力が必要

少量多品種に対応困難なシステムLSI



LSI設計開始数(年、世界)



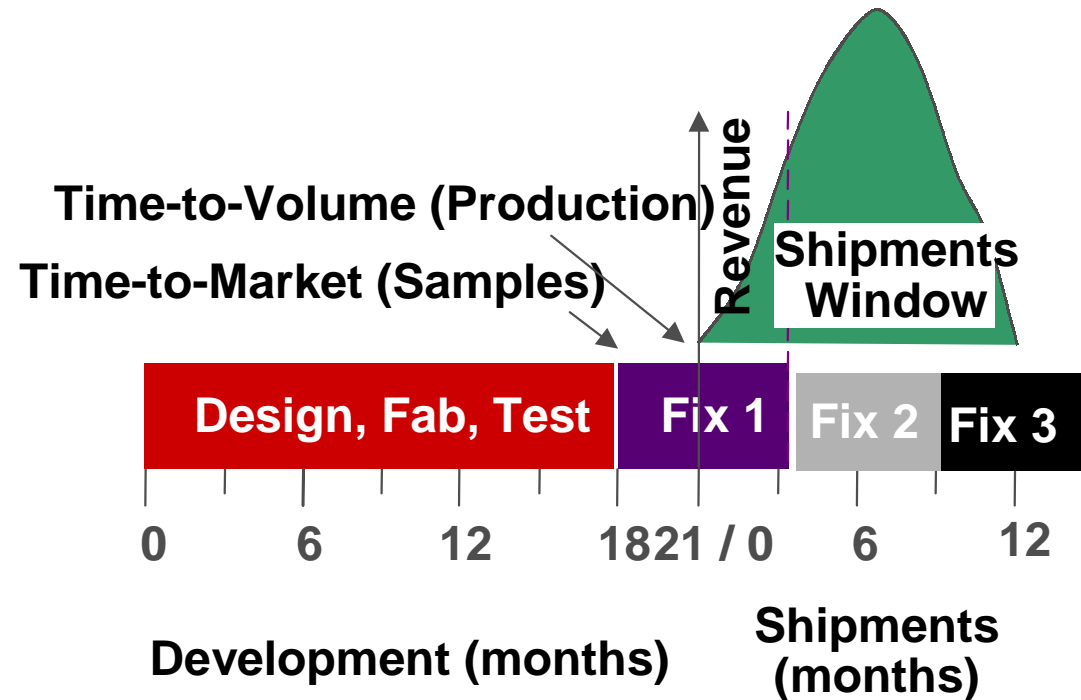
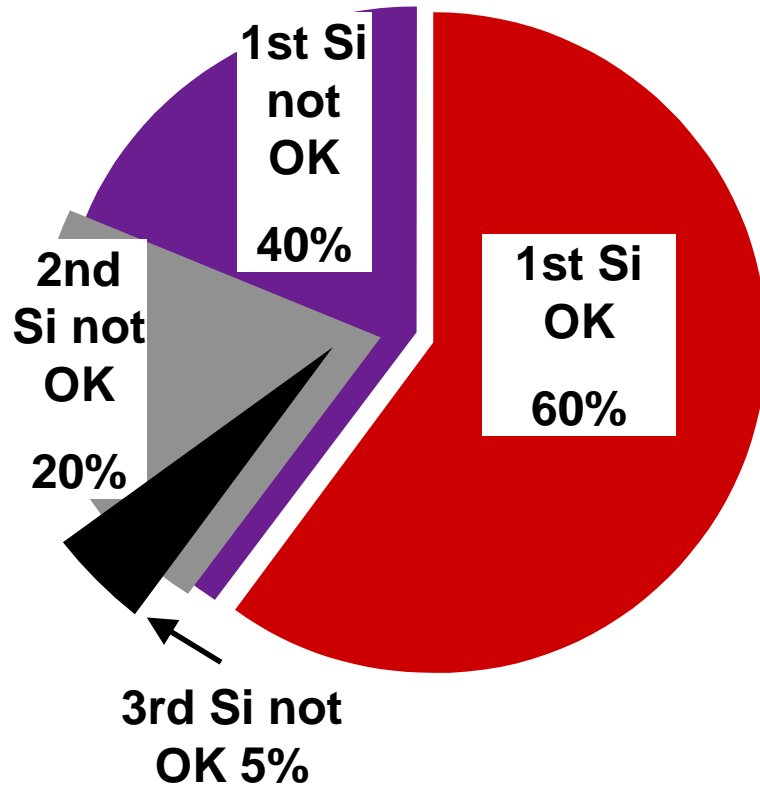
By Rick Merritt, EE Times Oct 25, 2002

http://www.eetimes.com/printableArticle?doc_id=OEG20021025S0052

Source: Rahul Goyal, Intel –Nov 2001 SEMI Mtg

- ◆ 開発費に \$5M ~ \$10M かかるので \$20M の売上げが期待できないものは ASIC を作れない。by Bryan Lewis, Gartner Dataquest
- ◆ LSI 設計開始数 (Design starts) は 1997 から低下傾向。FPGA は 40 倍の面積、電力 overhead。

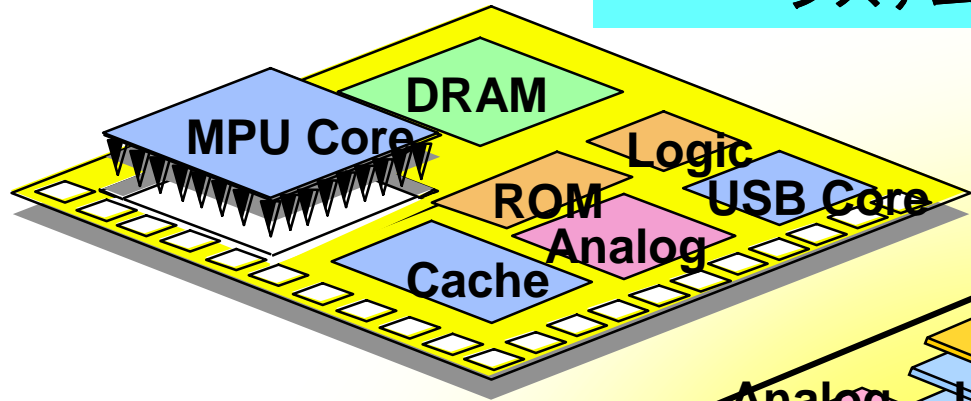
システムLSI開発のリスク



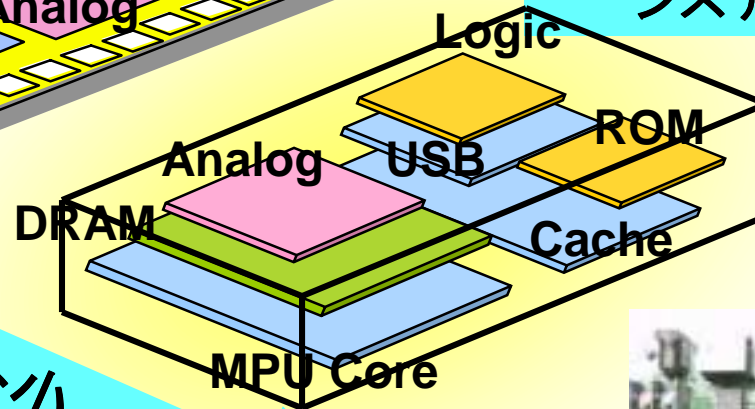
Dr. Kurt Keutzer, Ahmed Jerraya
Special Session: "How do you design a 10M gate ASIC?" 2002 Design Automation Conference
Dr. Fumiyasu Hirose, Cadence Japan

システムインパッケージの台頭

システムLSI



新実装方式
システムインパッケージ



回路基板



開発コスト小、QTAT

高性能

LSIの重要アプリケーションと主要技術

重要アプリケーション

物理的欲求

バイオエレクトロニクス,
環境エンジニアリング

ロボット
介護, 家事, 緊急時

Sensor network,
Ambient intelligence,
ユビキタス

精神的欲求

IT, PC,
デジタル家電, 通信

主要技術

低電力化技術

ワイヤレス技術

センサー技術

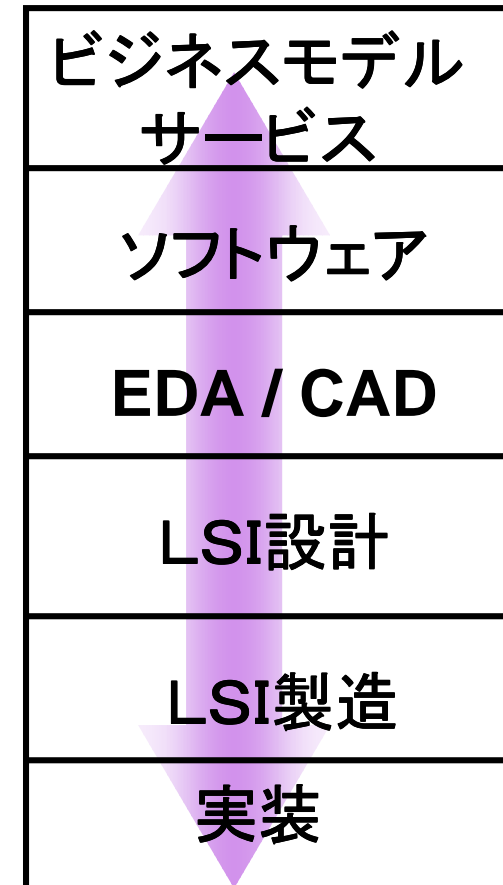
新実装技術

異業種間連携で活路

異業種間連携での差別化。日本には数多くの得意なはず。

低電力やシステムインパッケージは良い例。

専門の違う人達が、
目的を一つにして、
中長期間協力する、
レベル間の連携の仕組み



人材の国際化

日本の研究開発リソースは限られている（少子化、工学離れ...）。異質な発想、文化も必要。

たとえ短期で帰国しても、知的財産を残してくれて、日本の雇用を増やせれば成功。日本人に技術移転が起こっても成功。

官： 広く世界のリソースにアクセスする仕組み（ビザ、永住権...）。

産： 会社には英語ベースのグループを。

学： 大学院では留学生多い。この人たちが働ける環境を。

日本版Focus Center

米国のFocus Center

VLSIに関する研究

現在4つ、設計テスト、配線、材料、回路システム

1プロジェクト、年間\$10M、期間10年

RAMBUSはDARPAの超高速技術をベースにした。

日本版Focus Center

VLSIに関する研究

アプリケーション志向

箱物だけでなく、人にお金を出せるメカニズム

低電力、超実装、ユビキタスワイヤレスなど