



半導体デバイス開発について

独立行政法人 産業技術総合研究所
次世代半導体研究センター
廣瀬 全孝



PC時代からユビキタス・コンピューティングの時代へ

- ユビキタス・コンピューティング時代のシステムとサービス
人々をとり巻く生活空間に分散配置され、身につけるモノなどにも埋め込まれる超小型超低消費電力システムが階層的にネットワークされ、ユーザをサポートする。
- 新しいシステムは人とのインターフェースを重視した機能をもつ
ユーザの関心事(ビジネス、情報サポート、コンテンツ・サービス、健康管理、セキュリティ等)に適応できる高認知度ユーザ・インターフェースを備えたシステム及びサービス。
- ハードウェア技術とソフトウェア技術のバランスのとれた発展が必要



新しい競争領域の開拓と世界標準の獲得

- これからのデバイス・システムの特徴－高認知度ユーザ・インタフェース
(Perceptual User Interface,

PUI)

センサー機能 : 音声認識、音声合成、画像認識・リアルタイム処理
生体情報モニタ・埋込みセンサー

エージェント機能 : 対話管理、言語理解(翻訳)、情報検索・生成、ビジネス支援(スケジュール管理・助言・学習機能)

複合機能 : ロボットのようにセンサー機能、エージェント機能に加えてアクチュエータによる物理的支援機能をもつ

PUIはユーザの多様なニーズに柔軟に応えるため、ソフトウェア・ミドルウェアも重要。

システムの超低消費電力化には、ハードウェアに実装する前のソフトウェアによる機能記述にも課題。

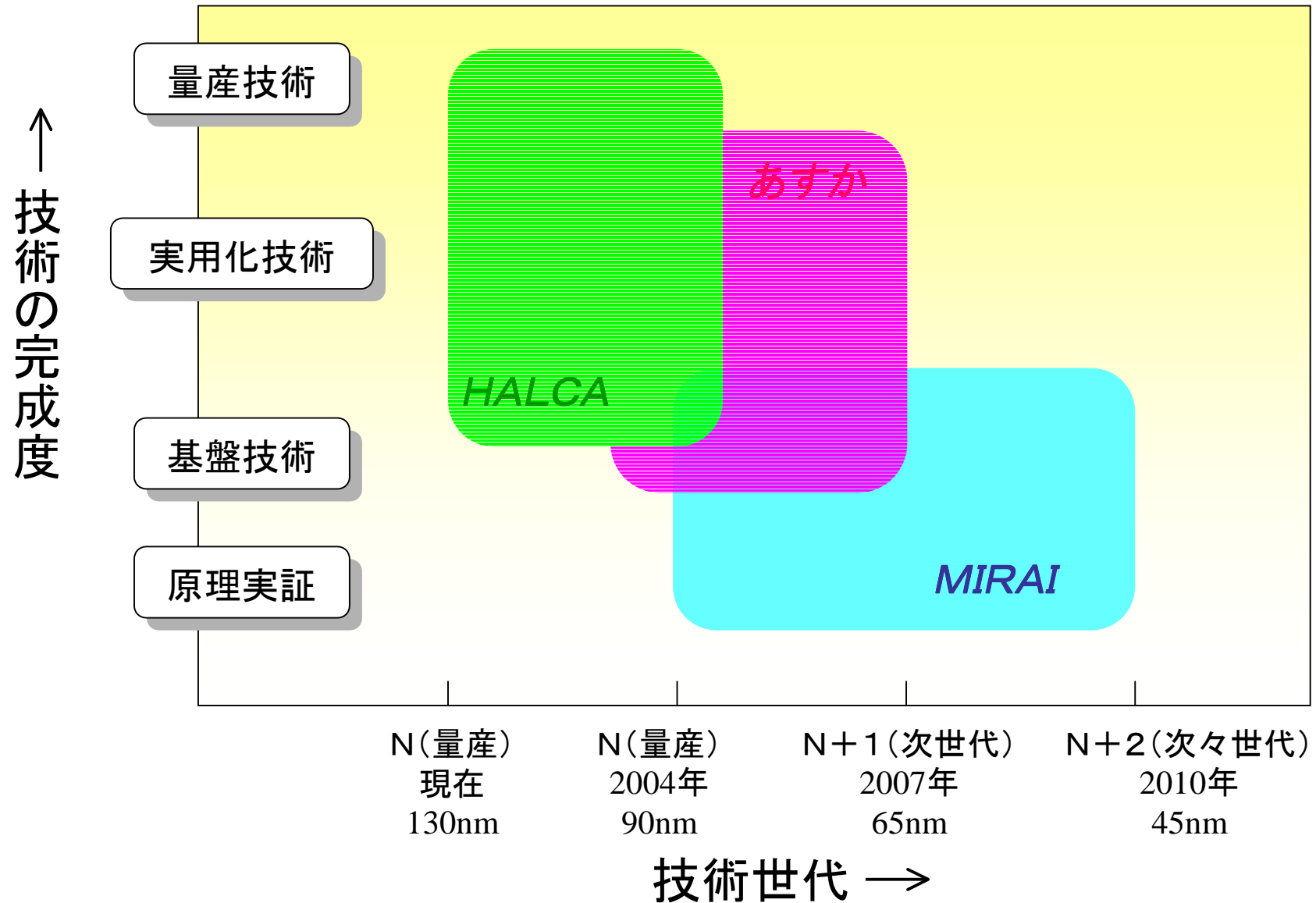
- デジタル・コンシューマ、モバイル、ウェアラブルなど各種の応用システムについて、世界標準となる規格を産業界として戦略的に提案し、普及をはかる体制。

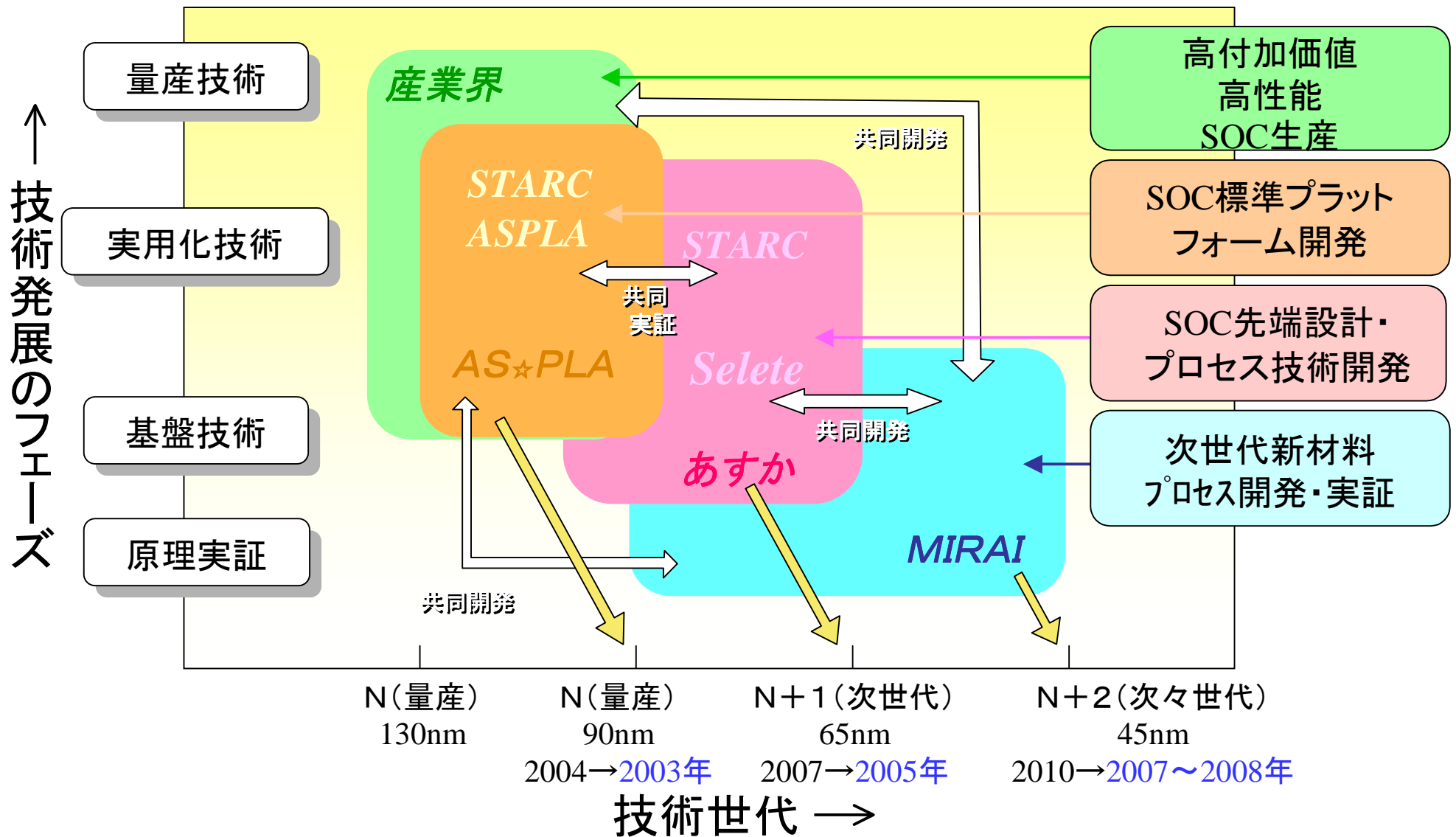
- 異種のデバイス技術が複合・融合したシステム
プロセッサ、メモリ、RF/アナログ、センサ、MEMSなどが必要に応じて組合わされて一体的にオン・チップ化又は3次元集積化される。
- 技術の複雑化と低コスト化というジレンマの解決
異種技術を柔軟に接続する適応調整アルゴリズム(調整回路をIP設計時点であらかじめ組み込む)、モジュール化された高効率設計手法、テクノロジー・プラットフォームを統合するシステム・プラットフォームの構築などにより解決。
高速でフレキシブルな配線技術(メタル、無線、光)によりチップ間、チップ内を結ぶ技術もますます重要になる。
- これらを実現するEDAツールの開発・実用化が必要
コンソーシアム間の協力及び大学との連携



半導体デバイス開発ー45nm技術世代以降にむけて

- トランジスタ微細化による高性能化を追求するスケーリング・シナリオ
新材料・新プロセスの導入が不可欠(高誘電率ゲート絶縁膜/メタルゲート、低誘電率層間絶縁膜)。
また新しい物理効果を活用(ひずみシリコン・チャネル、SiGe
又はGeチャネル、シリコン結晶(110)面方位など)。
- 新構造トランジスタによる性能向上
トランジスタの動作原理は不変だが、これまでの平面構造から立体構造へ。基板にSOI構造も活用。多くの提案が林立。
- 物理モデルに基づくデバイス・回路シミュレータによる新構造トランジスタの性能比較
コンソーシアムや大学が協力して実用性の高いシミュレータを開発。





- 高誘電率ゲート絶縁膜形成の概念実証機開発
HfAlO_x膜によるトランジスタ実証(2003 VLSI Tech. Symp.)
独自の成膜法により、不純物及び欠陥の低減と信頼性・移動度向上の実現に注力
- 低誘電率ポーラスシリカ膜の開発
k=2.0以下でヤング率3GPa実現にメド(MIRAI特許)
ポーラス材料の強度向上、疎水化処理、膜付着力やCuイオンドリフト評価、エッチング技術開発により、リーク電流 1×10^{-8} A/cm²以下を目指す
- 高速低消費電力ひずみシリコンチャネルSOI技術の開発
ひずみシリコンで1.7倍の高速化、(110)面にも適用(2003 ISSCC, 2003 VLSI Tech. Symp.)
- 遺伝的アルゴリズムを用いたクロックタイミング調整技術の開発
クロック周波数25%増、消費電力54%減、設計時間21%減(2003 VLSI Circuit Symp.)



半導体技術開発の体制

- 市場を先導するビジネスプラン(各社のコアとなる技術力)
- 産学官連携プロジェクト、各種コンソーシアムの明確な役割分担と協力
- 日本が技術力で世界のトップに立つ強い意志をもち、競争力を強化する領域を選択し、実現への戦略を示す(デバイス技術のみならず設計、ソフトウェア技術の強化をバランスよく)
- 先端半導体技術開発には経済産業省のみならず、文部科学省も今迄以上に産業の将来を見据えた施策の強化を
- 大学におけるシリコン半導体研究者、設計技術研究者を倍増する施策を