

# イノベーション創出を目指した産官学連携と人材育成の試み

早稲田大学 笠原博徳

## 世界最先端技術創出 産官学連携プロジェクトと人材育成

情報家電, スパコン, 自動車等の国家基幹技術の国際競争力強化  
 ・持続的高付加価値製品創出を目指す最先端産官学連携プロジェクトにおける博士等大学院生参加を通じた人材育成、技術移転

## 2005-07 経産省NEDO リアルタイム情報家電用マルチコア

情報家電(2010年市場規模100兆円)における付加価値の源泉となる低消費電力高性能プロセッサを、世界最先端の学のコンパイラ技術、産の半導体技術を融合し、大学院生が教員, 企業トップ研究者と研究開発 “授業であって開発の場: 白井総長・内閣府塩沢審議官”

(委託) 早稲田 (委員会: 日立, ルネサス, 富士通, 東芝, 松下, NEC)

(助成) 日立・ルネサステクノロジ

## 2004-06 経産省NEDO 大学発事業創出実用化研究開発 先進ヘテロジニアス・マルチプロセッサ

- 日立・早稲田包括的産学連携
- 産の研究者が学の客員教授、研究員として参加
- 産学単独ではなし得ない知財創出・産学の人材育成を狙う

## 2000-06 STARCコンパイラ協調型チップマルチプロセッサ

(STARC: 国内11社出資の半導体理工学研究センター)

産のニーズと学のシーズを複数企業連合支援プロジェクトという形で融合し研究開発を行いつつ、競争力強化戦略について議論

## 2000-02 内閣府ミレニアムプロジェクトIT21 経産省NEDO アドバンスト並列化コンパイラ(APC)プロジェクト

高性能計算機用並列化コンパイラ技術(基盤ソフト技術)を世界一へ高めると同時に、博士6名を育成(早稲田, 富士通, 日立, 産総研, JIPDEC)

**新マルチコアプロセッサ**

Diagram illustrating the architecture of a multi-core processor. It shows multiple processors (PC<sub>0</sub> to PC<sub>n</sub>) connected via a network (IntraCCN) and sharing cache (CSM/L2 Cache). Components include CPU (プロセッサ), LPM/I-Cache, D-cache, DTC, DSM, and NI (ネットワークインターフェイス).

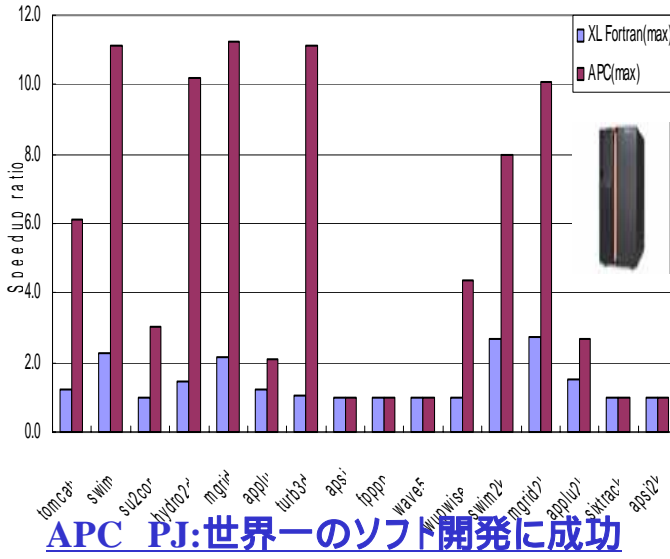
- ・高性能
- ・低消費電力
- ・短HW/SW開発期間
- ・各チップ間でアプリケーション共用可
- ・高信頼性
- ・半導体集積度と共に性能向上

**マルチコア 統合ECU**

**開発マルチコアチップは情報家電へ**



## リアルタイム情報家電用マルチコアPJ



## 大学院・学部での産官学連携人材育成

即戦力人材の育成を目指した学部・大学院生・企業  
若手技術者への産官学連携講座の試み(一部経産省協力)

### ➤ STARC「SoC(System on Chip)設計」寄附講座

- 各技術分野の企業トップエンジニアによる講義と SoC 設計実習を通した即戦力人材育成
- STARC 各社へ、修了者が多数就職
- 企業が別々に開講していた講義を大学に集中

### ➤ JEITA「IT最前線」寄附講座

- IT企業各社の代表製品(スパコン, デジタルTV等)開発  
リーダによる最先端技術及びプロジェクト設立・運営・標準化等MOT要素も含めた産官学連携講座



DVD用SoC設計実習:学生+社会人



プロジェクトXの最先端IT講義

## 高校生の理工系離れ対策

### JSEC高校生科学技術チャレンジ

### 科学技術の魅力をアピールする試み

- 世界大会ISEF (Int'l Sci. & Eng. Fair)への出場
- 受賞者の広報(朝日新聞、Web:右写真)
- 大学特別入試制度 → 憧れの対象へ



JSEC 05 文部科学大臣賞  
幸喜未那子さん(沖縄県立開邦高)  
米国 ISEF 06特別賞(Indianapolis)