



資料3

《高須招聘者説明資料》

# MORE THAN MOOREが パラダイムシフトを生む

総合科学技術会議  
知的財産戦略専門調査会資料

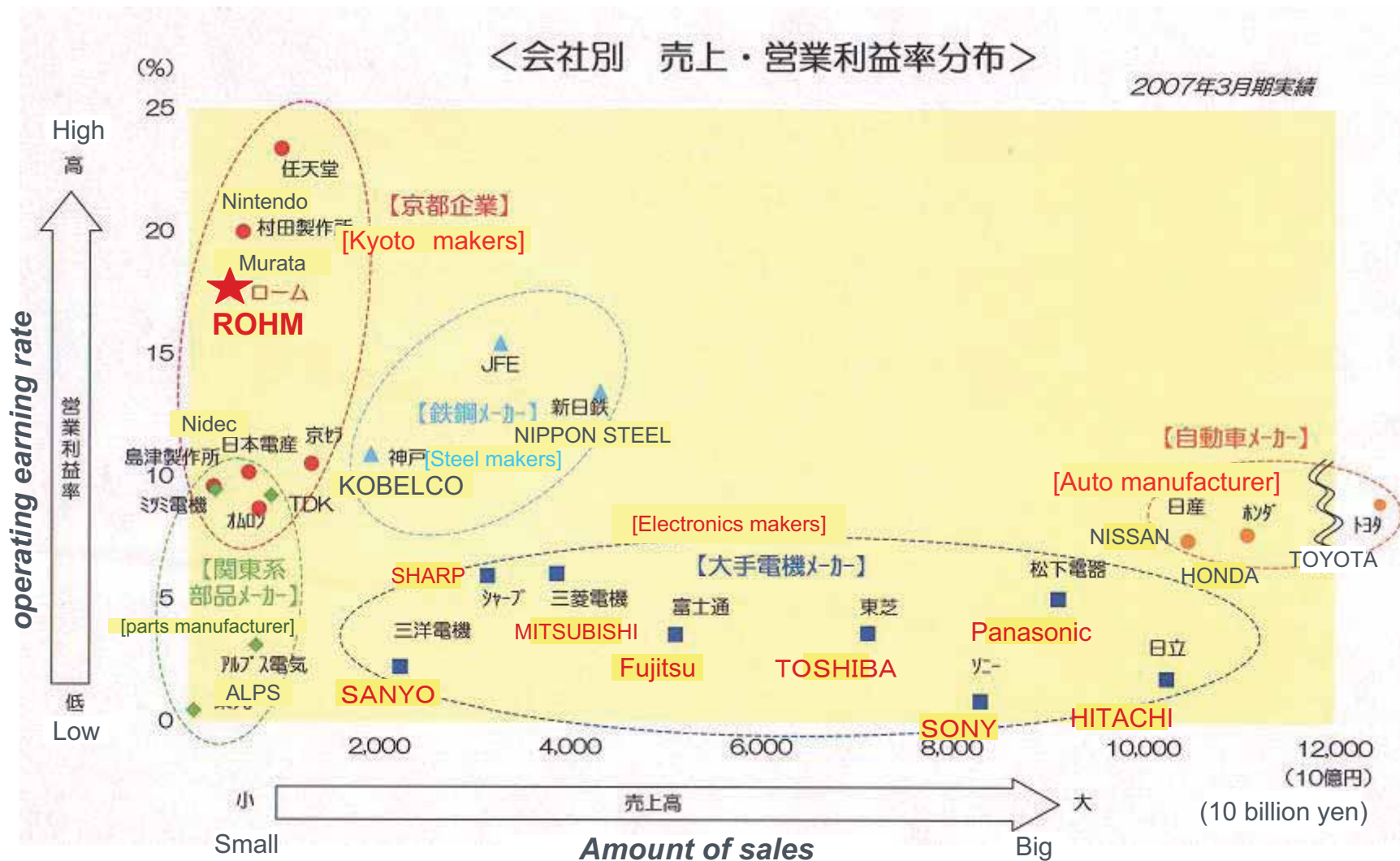
2009年3月23日

ローム株式会社 高須 秀視

Confidential © 2009 ROHM Co.,Ltd. All Rights Reserved

**ROHM Co.,Ltd.**

# 会社別 売上・営業利益率分布



# 新技術による差異化 イノベーションが利益を生み出す!

MORE MOORE から  
**MORE THAN MOORE** へ



個別電子部品+LSI

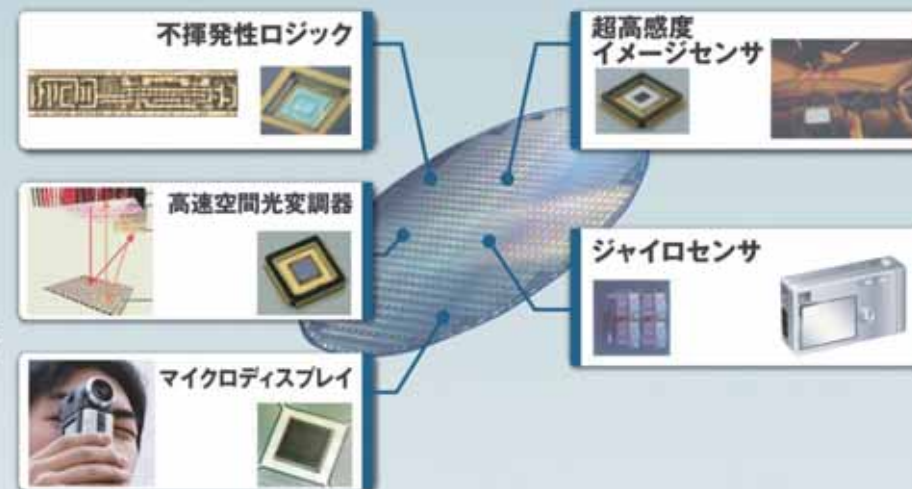


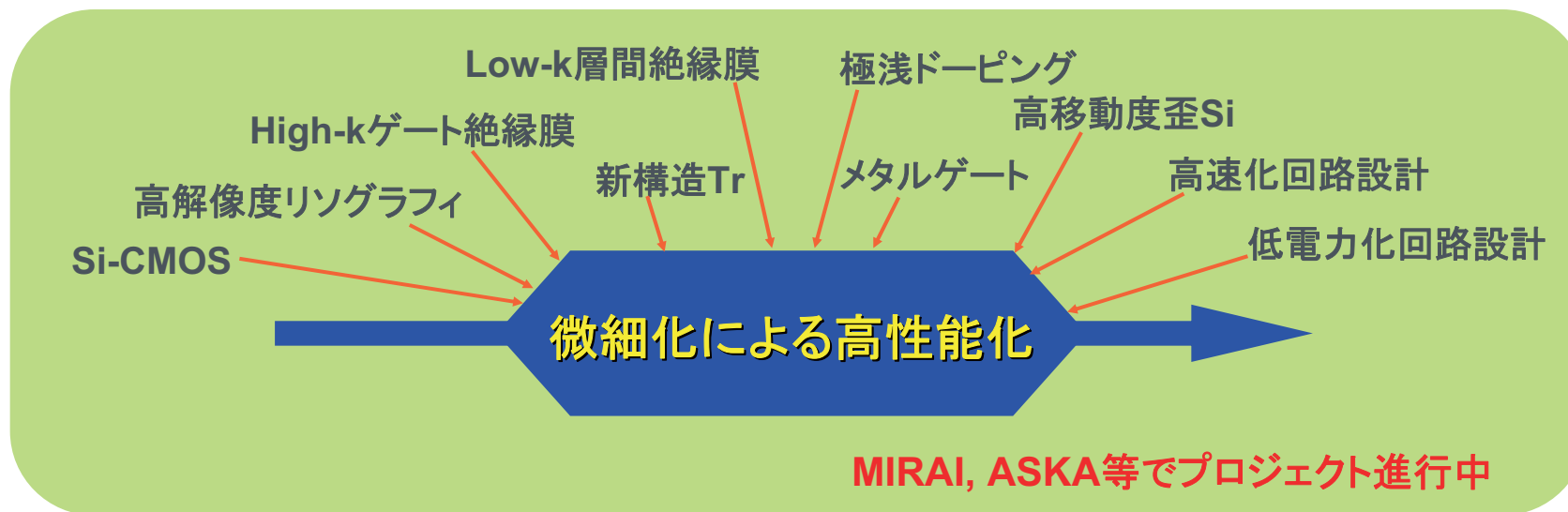
電子部品のSi化  
デバイスのモジュール化

MEMSによる要素デバイスは、LSIのIPコア化へ

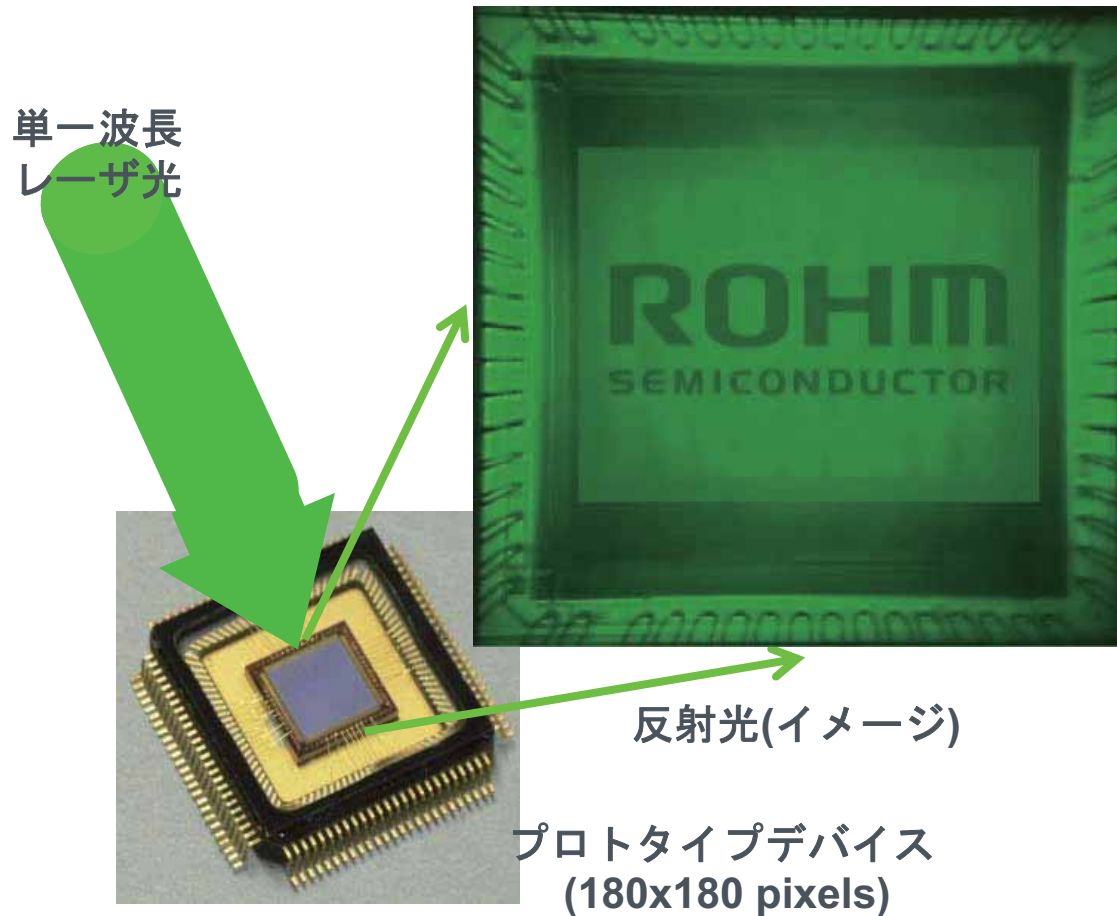
## コア技術とLSIの融合による 新しい付加価値の創造

- ・ 星明りでも見える超高感度イメージセンサ
- ・ 画像のパーソナル化につながるマイクロディスプレイ
- ・ T・Byteクラス ホログラフィックメモリ用 高速空間光変調器
- ・ アンプ内蔵 モノリシックタイプ ジャイレータ
- ・ 新しい低電力化技術を実現する不揮発ロジック





## Electro-Optic Spatial Light Modulator (E-O SLM)



### 特長

- 集積化が簡単
- アクティブマトリクス駆動
- 高速動作  
→ < 7ns
- 固体デバイス  
→ 高信頼性

## 従来のCMOSロジック回路

論理演算

データ記憶(揮発)

- 複雑な回路構成(素子数多い)
- 待機時の消費電力大  
(データ保持に電源が必要)

## 強誘電体ロジック回路

強誘電体デバイス

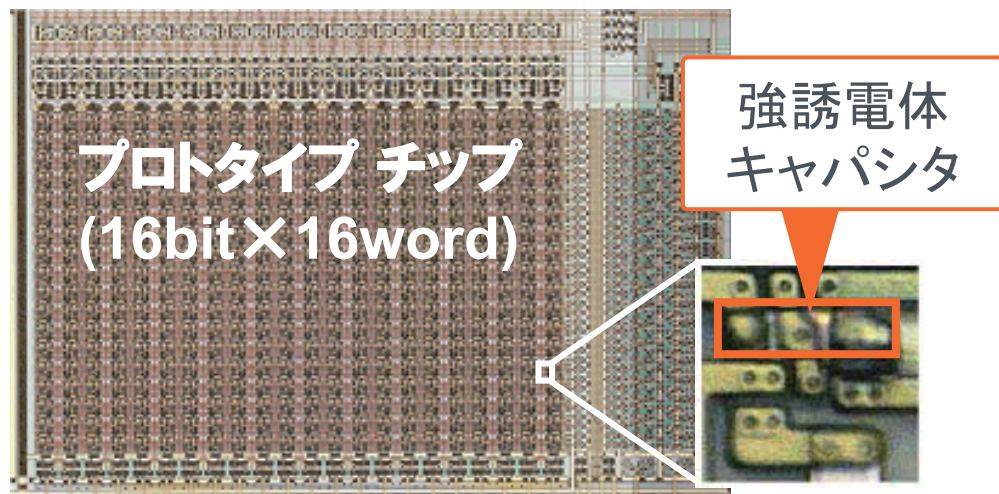
論理演算 + データ記憶(不揮発)

ラッチ ANDゲート+ラッチ

ラッチ ORゲート+ラッチ

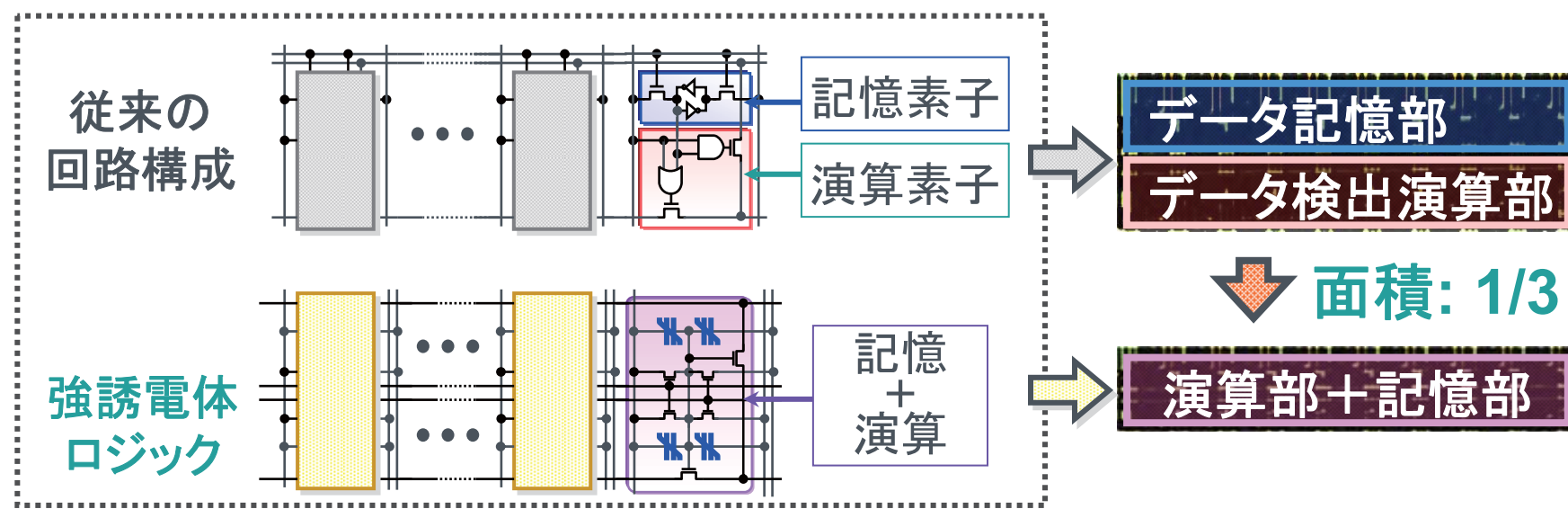
- コンパクトな回路(素子数少ない)
- 待機時の消費電力ゼロ  
(データ保持に電源不要)
- 様々な論理演算を実現可能

# 完全並列連想メモリの構成例



### CMOS実現との比較


面積	1/3
消費電力 (動作時)	2/3
消費電力 (待機時)	1/7700



## 電源を遮断してもLSI内のデータを保持

### 瞬時に起動


PC,ゲーム機  
待ち時間なしで瞬時に起動



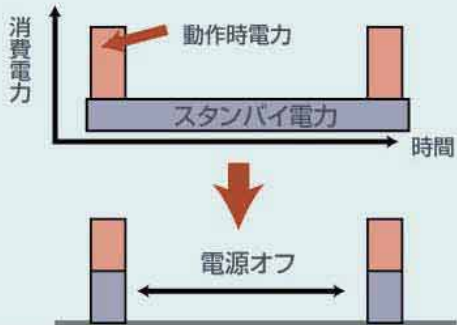
PC  
ゲーム機

### 待機時電力カット

モバイル機器  
待機時LSIは電源をカット



所謂パワーゲーティング



### 動作時の電力を極限までカット

例えばCPUなら

1サイクル

CPUレベルで ON/OFF

70% 削減

1サイクル

CPU内のブロックレベルで ON/OFF

85% 削減

1サイクル

CPU内のブロック内のレジスタレベルで ON/OFF

90% 削減

