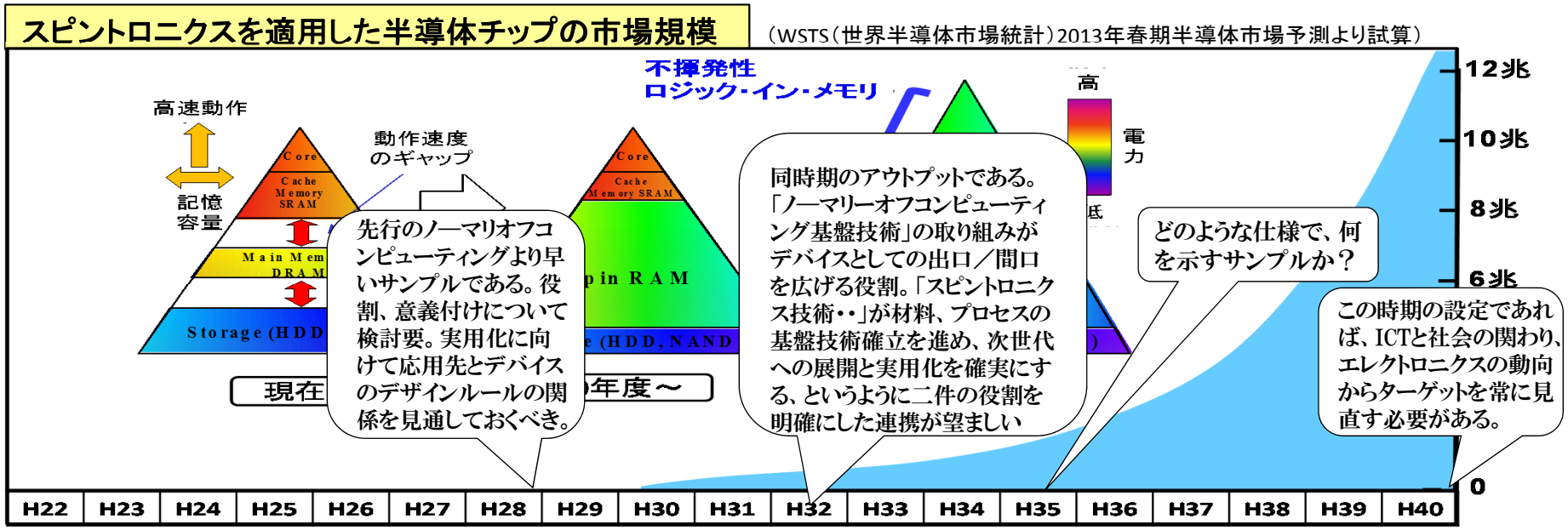
1）連携性についての整理

①スケジュール面から



先行のノーマリオフコンピューティングより早いサンプルである。役割、意義付けについて検討要。実用化に向けて応用先とデバイスのデザインルールの関係を見通しておくべき。

同時期のアウトプットである。「ノーマリーオフコンピューティング基盤技術」の取り組みがデバイスとしての出口／間口を広げる役割。「スピントロニクス技術・・」が材料、プロセスの基盤技術確立を進め、次世代への展開と実用化を確実にする、というように二件の役割を明確にした連携が望ましい

どのような仕様で、何を示すサンプルか？

この時期の設定であれば、ICTと社会の関わり、エレクトロニクスの動向からターゲットを常に見直す必要がある。

ITRSロードマップ
生産時のDesign Rule予測（概略値）

2015年20-22nm　2020年10-13nm　2025年 6.5-8nm

スピントロニクスを適用した革新的性能/機能を持つ先端半導体実現と実用化には、チップ基盤技術、材料技術開発と、目的機能を十分に発揮させるための新しい構成、回路技術、ソフトウエア、及びインストールのための基盤技術の研究開発が二件の連携として網羅されることが望ましい。

【エ・文01】ノーマリーオフコンピューティング技術開発

消費電力を10分の1にした電子機器の実用化

サンプル出荷

【エ・文12】スピントロニクス技術の応用等による極低消費エネルギーICT基盤技術の開発・実用化

消費電力を100分の1にする次世代情報デバイスを実用化

【エ・文07】創発現象を利用した革新的超低消費電力デバイスの開発

サンプル出荷

消費電力を1000分の1に抑制する次々世代技術を確立

消費電力を1000分の1に抑制する次々世代技術を用いたデバイスの実用化

先行の二件との連携には、本取組での基本性能や動作条件、動作が可能なディメンジョンなど、デバイス検討に必要な数値や指標、必要環境について、現状のレベルと目標値実現までのスケジュール設定が必要である