

## 【連携施策】

- ・「創発現象を利用した革新的  
超低消費電力デバイスの開発」
- ・「スピントロニクス技術の応用等による  
極低消費エネルギーICT基盤技術の開発・実用化」
- ・「ノーマリーオフコンピューティング基盤技術開発」

御助言への対応

文部科学省

経済産業省

# ノーマリーオフコンピューティング基盤技術開発

平成26年度予算案 6.5億円(6.5億円)

商務情報政策局 情報通信機器課  
03-3501-6944

## 事業の内容

### 事業の概要・目的

現状の情報処理システムは、電源が切れると書き込まれた情報が消えてしまう揮発性素子を前提として構成しているため、処理を必要としていないときにも情報の保持のために電力を必要としています。

電源を切っても書き込んだ情報が保持される不揮発性素子を構成要素として取り入れ、処理が必要なときだけ電力を消費する新たな情報処理システム「ノーマリーオフコンピューティング」を実現するため、不揮発性素子を用いたハードウェア技術、制御用ソフトウェア技術、コンピュータアーキテクチャを一体的に開発します。

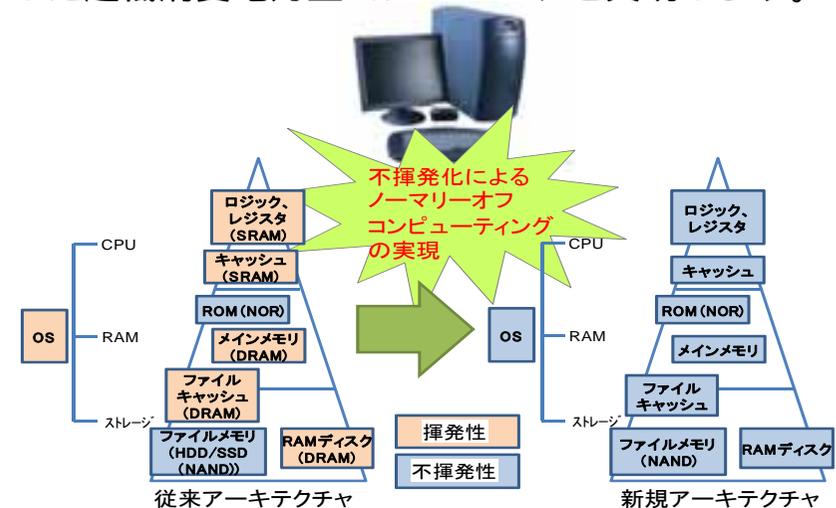
これにより、今後更なるエネルギー消費量の増大が予測される電子機器において、これまでの技術の延長線上にない抜本的な省エネを進めます。

### 条件(対象者、対象行為、補助率等)



## 事業イメージ

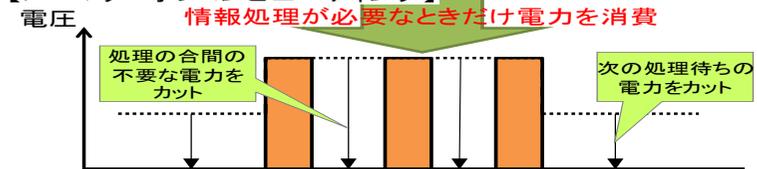
情報処理システムを現状の揮発性素子を前提としたものから、不揮発性素子を前提としたものに新しく設計することで、従来の電子機器の消費電力をさらに削減した超低消費電力型コンピュータを実現します。



【通常システム】



【ノーマリーオフコンピューティング】



# ノーマリーオフコンピューティング基盤技術開発

## 出口戦略

### ○成果活用段階における活用主体又は候補

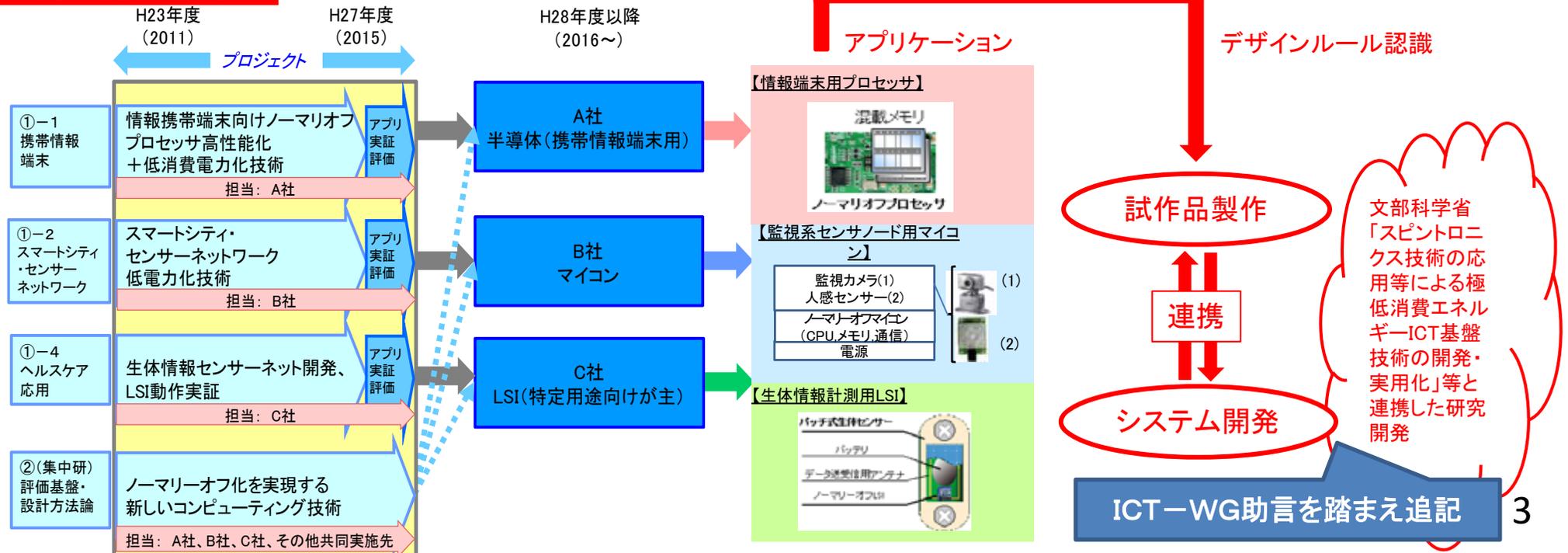
プロジェクト実施者(ノーマリーオフ型半導体製造事業者、センサーモジュール製造事業者等)

### ○成果の実用化の姿

2016年までに、ノーマリーオフコンピューティングの実現に不可欠な、コンピュータ構成方式、制御用ソフトウェアおよび新構成方式に要求される性能の不揮発性素子を開発する。電源を切っても書き込んだ情報が保持され処理が必要なときだけ電力を消費する不揮発性素子を前提としたものに新しく設計することで、従来の電子機器の消費電力をさらに削減した超低消費電力型コンピュータを実現する。

これにより、国民生活及び産業界において多く使用されている電子機器の革新的な省エネルギー化が図られ、エネルギー削減効果の高い超低消費電力情報通信機器・システムの普及を促進する。

## 対応方針(案)



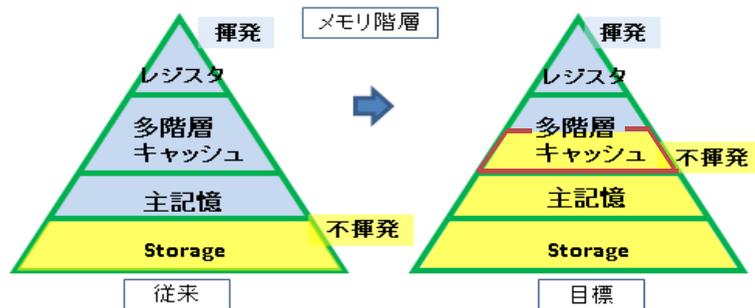
# ノーマリーオフコンピューティング基盤技術開発

## 施策推進にあたっての課題

「ノーマリーオフコンピューティング」の実現には、これまでとは違う不揮発性素子を前提としたアーキテクチャ及び制御用ソフトウェアを一体的に開発することが必要で、不揮発性素子も既存のものでは必要な性能(速度・書込回数など)がまだ不足しているとともに、システムの根本から設計するという難易度の高い課題に取り組まなければならない。

### 技術開発1

### キャッシュ用高性能不揮発性素子の開発とこれを利用したアーキテクチャの開発

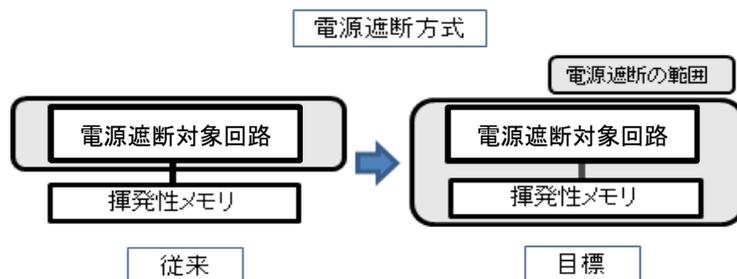


従来の不揮発性メモリのアクセス時間は、従来のメモリ階層を構成するSRAMよりも遅いため、そのまま置き換えようとすると大きな性能低下を招く。そのため当事業では、揮発性メモリと不揮発性メモリの長所をお互いに補完しあえる新しいメモリ階層の検討を実施。

当該事業で開発したReRAMは主記憶部分での適用を行う予定であるが、**上位の階層のキャッシュ部分にはMRAMの適用を検討している。**しかし、現在のMRAMを適用するには性能が不足しており、**一層の性能向上が必要である。**

### 技術開発2

### 最適電源遮断(ノーマリーオフ)を実現するためのアクティビティ局所化技術の開発とハード・ソフト協調設計の確立



電源遮断(パワーゲーティング)された部分(従来の対象はハード部分)は通電しないため、不要部の電源を遮断し、その部分の待機電力を抑えることができれば、大きな消費電力削減効果が期待される。

しかし不揮発メモリへの書き込みは大きなエネルギーを必要とし、またパワーゲーティング自体もエネルギーを消費する。そのため実効的に低電力効果を向上させるための手法が必要。

**これまでコンピュータの中核で電源遮断部分を入れるシステムはなく、既存技術の延長ではなく根本から設計しなくてはならない。**

## 事業の概要

- スピントロニクス技術は、2枚の電極の磁石(スピン)の向きによる電気抵抗の変化により素子を作成する、新しいエレクトロニクス技術。電源が切れても情報の記憶を保持することが可能。
- 従来のシリコンデバイスでは微細化、集積化による低消費電力化に限界。スピントロニクス技術を開発することで、現在の情報システムよりもシステム全体で単位性能当たりの消費電力を1/100以下にする極低エネルギー情報デバイスの作成が可能。
- 我が国は、スピントロニクス技術において世界でも優位性を保っており、当該技術の高度化及び産学官連携による実用化により、世界規模の新市場の創出と耐災害性強化による安全安心な社会を実現。

## 目標実現に向けた具体的アプローチ(実施内容)

- 素子寸法が20nm以下のスピントロニクス材料・素子技術を開発。
- スピン方向を安定的に保持するための技術の高度化を実現。
- 常温でのスピン方向の安定保持を実現。
- 開発した極低エネルギーICTデバイスを40nm世代或いはそれ以降の集積回路技術を開発。
- 現在の情報システムよりもシステム全体で単位性能当たりの消費電力を1/100以下にする極低電力・遅延・面積について実証実験につなげる研究を実施。
- 論理集積回路への活用により実用化研究を実施し、実用化技術の確立につなげる研究を実施。

今後3年間の検証可能な達成目標及び取組予定

	2014～	2015～	2016～
スピントロニクス技術の高度化研究	素子寸法が20nm以下のスピントロニクス材料・素子技術を開発。スピン方向を安定的に保持するための技術の高度化	常温でのスピン方向の安定保持技術を高度化し、論理集積回路技術を開発	論理集積回路への活用に向けた実用化研究の実施
産学官連携 実証研究、実用化	戦略的に知財の確保、実用化準備	TIA、COI等の産学官連携の場の活用、製品の試作(経済産業省と連携)	サンプル出荷 

施策推進にあたっての課題

- スピントロニクス技術を用いた商用ICT機器を実用化するためには、スピンドバイスの特徴を生かした回路設計の構築が必要となっており、材料・デバイス・回路の各フェーズの専門家が有機的に連携した形で技術開発する必要がある。
- また、小型センサの実用化や重要な情報インフラへの実装を実現するためには、電圧によるスイッチング、発熱の抑制、様々な衝撃や急激な外部変化等に対する頑丈さ、一定の機能を維持し続けなければならない。このため、実証実験においては、研究機関の研究者と企業の技術者が連携と取り、様々な状態を想定して、必要な仕様を厳密に定義することが必要である。

出口戦略

- 商用ICT機器(パソコン、スマートフォン等)の半導体、メモリに本技術を実装することにより、例えば、現在1日程度で電池が切れるスマートフォンが、本技術の革新だけで充電無しで10日程度もつようになり、機器の長時間動作につながる。
- また、本技術を小型センサに埋め込むことにより、社会のあらゆるインフラにセンサを配置することが可能である。これにより、インフラの劣化・損傷等を点検・診断・維持管理するためのデータを取得することができ、持続的に生活や産業を支えるインフラを低コストで実現し、安心してインフラを利用できる社会を実現する。
- さらに、大規模ストレージや重要な情報インフラに本技術を実装することで、災害発生時(無電源状態)においても、現在のシリコンデバイスとは異なり、データの保持が可能となり、災害等による被害を最小化する。これにより、安全・安心を実感できる社会を実現する。

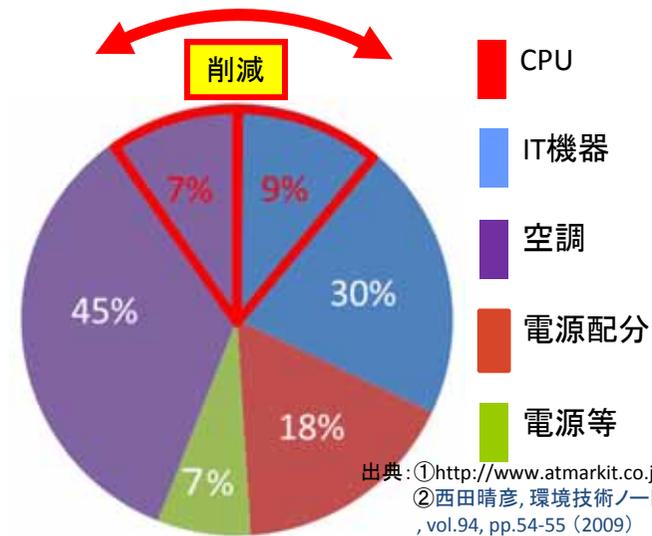
ICT-WG助言を踏まえ追記

○不揮発性メモリ材料を用いたデバイスの実用化に向けて、東北大学国際集積エレクトロニクス研究開発センターとも連携しつつ先駆的研究開発を進める。また、文部科学省、経済産業省との連携については、事業の進捗状況等について随時情報共有を行い、それぞれの事業にフィードバックしていくことを想定。

スピントロニクス技術による論理集積回路は社会のあらゆるインフラに配置可能



大規模ストレージや重要な情報インフラの省電力化に貢献



出典: ①<http://www.atmarkit.co.jp/fserver/articles/dcie/01.html>  
 ②西田晴彦, 環境技術ノート, 電気評論, vol.94, pp.54-55 (2009)