

炭化ケイ素 (SiC) CMOS集積回路技術による 高温等の過酷環境に適応可能なデジタル技術基盤構築

R8-02
(文部科学省)

事業の目的・概要

【R8配分額：145百万円】【実施期間：R8～R10】

SiC CMOS集積回路は、SiCのバンドギャップの大きさに起因して、**シリコン半導体では不可能な高温条件や高放射線条件下での安定的な動作を実現可能**である。特に**高温動作の安定性は**、EVのみならず今後重要性を増すAIデータセンターやフィジカルインテリジェンスを支える技術として、**その潜在需要は大きい**。SiC集積回路技術に基づくセンサーやマイコンなどの**新たな需要領域を開拓**することで、**新市場の獲得が期待される**。本提案では、高温・高放射線の過酷環境下での安定動作が可能なSiC集積回路技術の開発に取り組み、技術的不可欠性の獲得を目指す。**原子力発電所の廃炉現場や宇宙産業等への実装を目指しつつ、将来の汎用市場への展開を見据えた検討も並行して進める**。特に、今後、本格化する福島第一原子力発電所での放射性デブリの取出し作業などでは、遠隔操作によるロボット等の作業が必要不可欠となっているが、特に高い放射線によってセンサーや制御系が破壊されてしまうことが問題の1つとなっており、SiC集積回路はこの課題に対しての優れたソリューションとなる。**本研究開発は、高温・高放射線条件下でも安定的に動作し得るSiC集積回路の量産技術確立に向けた世界初の取組であり、経済安全保障上の不可欠性確保に資するとともに、市場拡大に伴い、パワー半導体としても重要なSiCサプライチェーンの自律性の向上にも資する。**

主な研究等内容

1. SiC CMOS集積回路設計：SiCロジック回路・アナログ回路
2. SiC CMOS集積回路試作/プロセス研究：半導体ファブとの擦り合わせ
3. SiC CMOS集積回路評価、及びデバイスパラメータ抽出

設計環境整備：SiC-IC PDK (Process Design Kit)
成果物：SiC-IC PDKを活用した集積回路の実証

実施体制

広島大学 半導体産業技術研究所(RISE)
役割：SiC CMOS集積回路設計・プロセス検討・評価
SiC-IC PDK構築

フェニテックセミコンダクター株式会社
役割：SiC CMOS集積回路試作・プロセス検討

量子科学技術研究開発機構 (QST)
役割：SiC CMOS集積回路への放射線照射効果と
デバイスパラメータ抽出

事業イメージ (全体像)



SiC-IC社会実装に向けて量産工場での試作と設計環境整備を行う。