

戦略重点科学技術

実効性のある省エネ生活を実現する先進的住宅・建築物関連技術

国土交通省

1. 選定理由

エネルギーの安定供給の確保及び地球環境問題への対応には、エネルギー消費の増大が続く民生部門での省エネルギーを徹底的に進めることが喫緊の課題です。これまで民生部門の省エネ対策としては、主に、新築時の住宅・建築物の省エネ性能向上や、家庭やオフィスで使用される多種多様な機器の省エネ技術の開発・普及に主眼が置かれてきました。今後はそうした取組に加え、省エネ性能が低い大量の既存住宅・建築物の省エネ化を促進するための取組が求められており、省エネ性能を簡易に評価する手法の開発が不可欠です。このため、住宅・建築物や街区のライフサイクル（建設から運用を経て解体まで）にわたる環境性能評価手法及び、簡易で信頼性の高く様々な既存住宅・建築物の断熱性能評価技術を開発することとしました。

施策目標体系

個別政策目標	世界を先導する省エネルギー国であり続ける。	
成果目標	【国土交通省】 省エネ性能に優れ、かつ、環境負荷を最小限に抑えた住宅・建築物が普及する。これにより、民生部門における省エネが促進され、CO2排出量が削減されることで、地球温暖化問題に貢献する。	
	2010 年までの研究開発目標	・街区レベル及び戸建住宅にも適用可能な環境性能評価手法を開発する。 ・既存住宅ストックの断熱性能を非破壊等により評価するための技術を開発する。

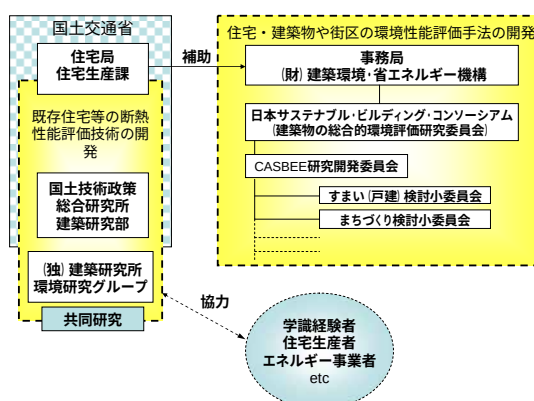
平成 19 年度対象プロジェクト一覧

住宅・建築物や街区の環境性能評価手法の開発	国土交通省	H16～	(百万円) 7 2	将来的に大きな CO2 排出削減（省エネルギー）が期待できる街区における廃熱利用や住宅の省エネを促進するため、それらに関する技術の導入が適切に評価されるように、街区レベルや戸建住宅を考慮した環境性能評価手法の研究開発を推進する。
既存住宅等の断熱性能評価技術の開発	国土交通省	H17～	(百万円) 3 3	

2. 施策の総合フレームワーク (PLAN)

次のプロジェクト目標を掲げて当該戦略重点科学技術の開発を進めています。

- 住宅・建築物や街区の環境性能評価手法の開発
 - ・街区レベルに適用する環境性能評価手法の開発
 - ・戸建住宅に適用する環境性能評価手法開発
 - 既存住宅等の断熱性能評価技術の開発
 - ・一般に広く使用でき、断熱改修に資する低コスト高耐久工法・建材の開発
 - ・エネルギー消費用途全般を対象とした改修手法開発
- 等



図：戦略重点科学技術「先端的住宅・建築物関連技術」の推進体制

項 目		平成17年度	平成18年度	平成19年度	平成20年度
住宅・建築物 や街区の環境 性能評価手法 の開発	街区レベルに適用 する評価手法 (CASBEE-まちづ くり)	検討・開発	→	改定版の公表 簡易版の検討・開発 普及方策の検討	普及活動の実施
	戸建住宅に適用す る評価手法	試行版の検討・開発	CASBEE-すまい(戸建)の検討・開発	普及方策の検討 CASBEE-既存(簡易版)の検討・開発 CASBEE-改修簡易版の検討・開発	
既存住宅等の 断熱性能評価 技術の開発	建物外皮の断熱改 修及び通風性能改 善に係わる低コス ト化・簡易化技術 の開発	木造住宅の断熱改修技術の開発	→		
		鉄筋コンクリート造住宅の断熱改修技術の開発	→		
		開口部(窓・ドア)の断熱改修技術の開発	→		
	設備システムに係 るエネルギー効率 向上のための改修 新技術	給湯設備及び配管等の改修技術の開発	→		
		全館換気設備及び暖冷房設備に係る改修技術の開発	→		
		照明設備及び太陽電池等に係る改修技術の開発	→		
	現況診断に係る新 技術の開発	目視又は居住者等とアラインによる簡易検査法の開発	→		
		各種計測による診断手法の開発	→		
	住宅省エネ改修技 術体系に関する施 主・実務者向け情 報提供等支援シス テムの整備	改修工事に伴う標準的コストの算出及び光熱費削減効果の推定法作成	→	立地及び居住者属性等と条件を勘案した改修 技術メニューの組合せ提案作成	省エネルギー改修設計施工 ガイドラインの整備

図：開発スケジュール

住宅・建築物や街区の環境性能評価手法の開発においては、日本サステナブル・ビルディング・コンソーシアム（建築物の総合的環境評価研究委員会）および傘下の小委員会等において、目標や開発スケジュールの設定・決定、改善等を行っています。

また、既存住宅等の断熱性能評価技術の開発においては、国土技術政策総合研究所内の所内委員会及び外部評価委員会において承認又は意見聴取を行い、目標や開発スケジュールの設定・決定、改善等を行っています。

3. 事務・事業のマネジメント (Do)

プロジェクトの推進

(1) 研究開発事業の概要

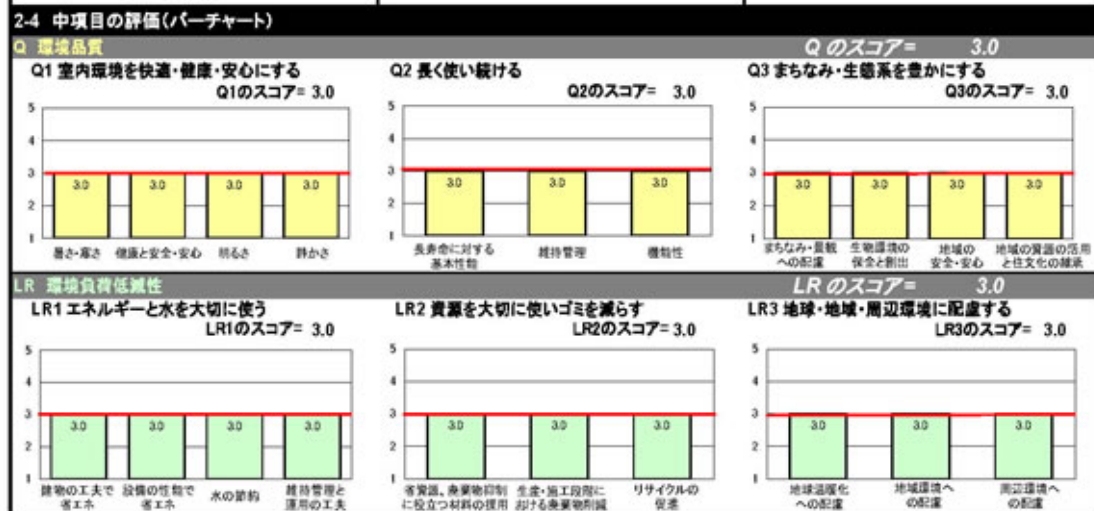
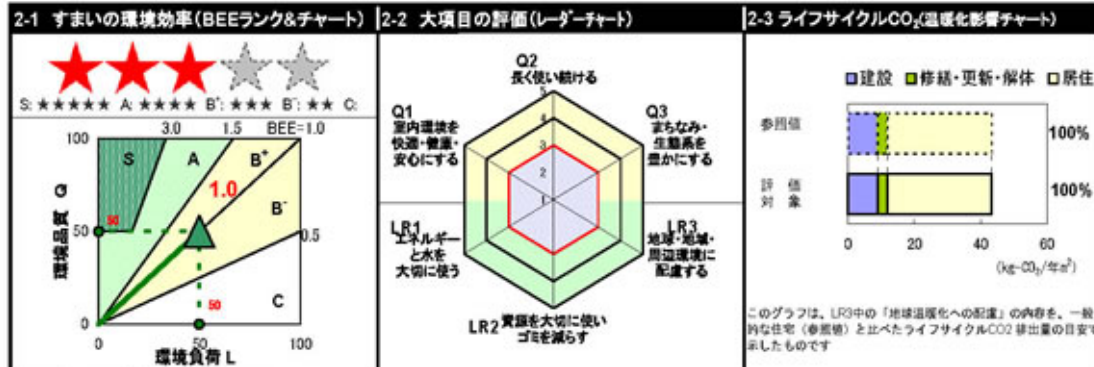
住宅・建築物や街区の環境性能評価手法の開発においては、街区レベルに適用する環境性能評価手法（CASBEE-まちづくり）の改訂版（2007 版）の公表、簡易版の開発・公表及び戸建住宅に適用する環境性能評価手法（CASBEE-すまい（戸建））の正式版の開発・公表を行いました。

また、既存住宅等の断熱性能評価技術の開発においては、種類の断熱改修工法についての施工性、コスト、改修効果等の実証データの蓄積、開口部改修による通風効果の確認、及び暖冷房設備を含む各種設備機器の更新による省エネルギー効果の実態に関するデータの蓄積等を行いました。

CASBEETM すまい[戸建] | 評価結果 |

■使用評価マニュアル: CASBEE-すまい (戸建) (2007年版) ■使用評価ソフト: CASBEE-H(DH) 2007(v1.0)

1-1 建物概要			1-2 外観		
建物名称	〇〇部		仕様の確定状況	建物の仕様	仮
竣工年月	2007年12月	予定		持ち込み家電等	仮
建設地	〇〇県〇〇市			外観の仕様	仮
用途地域	第1種住居専用地域	仮	外観パース等 図を貼り付けるときは シートの厚さを併用してください。		
省エネルギー地域区分	IV				
構造・工法	木造・在来工法	仮			
階数	地上〇〇F	仮			
敷地面積	XXX m ²	仮	評価の実施日	2007年7月8日	
延床面積	XXX m ²	仮	作成者	〇〇〇	
延床面積	125 m ²	仮	確認日	2007年7月10日	
世帯人数	〇〇	仮	確認者	〇〇〇	



3 設計上の配慮事項		
総合		その他
Q1 室内環境を快適・健康・安心にする	Q2 長く使い続ける	Q3 まちなみ・生態系を豊かにする
LR1 エネルギーと水を大切に使う	LR2 資源を大切に使いゴミを減らす	LR3 地球・地域・周辺環境に配慮する

■CASBEE: Comprehensive Assessment System for Building Environmental Efficiency (建築物総合環境性能評価システム)
 ■Q: Quality (すまいの環境品質), L: Load (すまいの環境負荷), LR: Load Reduction (すまいの環境負荷低減性), BEE: Building Environmental Efficiency (すまいの環境効率)
 ■CASBEE全体の表記ルールに従えば、CASBEEすまい(戸建)の場合、BEE₁₀₀, Q₁₀₀, LR₁₀₀などとすべきであるが、本シート上では簡略化のためHを省略した
 ■「ライフサイクルCO₂」とは住宅の建材生産・建設から居住、改修、解体廃棄に至る一生の間の二酸化炭素排出量であり、ここでは住宅の寿命年数と延床面積で換した値を示す
 ■評価対象のライフサイクルCO₂排出量は、Q₁₀₀, LR₁₀₀中の住宅の寿命、省エネルギーなどの項目の評価結果から自動的に算出される
 ■LCCO₂の算定条件等については、マニュアルおよび「ライフサイクルCO₂計算シート」を参照されたい

図 CASBEE—すまい(戸建て) サンプル画面 (出所: (財) 建築環境・省エネルギー財団ウェブサイト)

横断的な活動

(2) 研究者・技術者等への情報発信

プロジェクトの活動内容やその成果について、シンポジウムの開催や学会での成果発表などの様々な場を通じて情報発信等を実施しました。

- ・ 日本建築学会（2007 年度大会学術講演梗概集）

(3) 国民への情報発信

（財）建築環境・省エネルギー機構において、CASBEE-すまい（戸建）及び CASBEE-まちづくり等のホームページを公開しています¹。

(4) 国際協力の推進

住宅・建築物や街区の環境性能評価手法の開発においては、WGBC（ワールド・グリーンビルディング・カウンシル）に加盟し、国際的な CASBEE の認知と普及に努めており、iiSBE（国際サステナブル建築環境推進機構）に参加（GBC 検討小委員会）し、各国のアセスメントツールと CASBEE の評価結果の比較や、ケーススタディなどに協力しています。

また、既存住宅等の断熱性能評価技術の開発では、国際エネルギー機関に設置された国際共同研究組織（「建築とコミュニティにおける省エネルギー」）における分科会「環境応答型建築部材の統合」（アネックス 44）において共同研究を実施中です。

評価・改善の取組

(5) プロジェクト評価（中間・事後評価等）の実施

住宅・建築物や街区の環境性能評価手法の開発においては、一般使用者や評価認証などの実施事例を通じて、意見をフィードバックするとともに、必要に応じ改訂を随時実施しています。

また、既存住宅等の断熱性能評価技術の開発においては、研究終了後の平成 20 年度において外部評価委員会による事後評価を計画しています。

4. 総合的な結果・成果（パフォーマンス）や今後の課題・計画（See）

(1) 活動の総括

住宅・建築物や街区の環境性能評価手法の開発においては、当初の予定通り、街区レベルに適用する環境性能評価手法（CASBEE-まちづくり）の開発・公表及び戸建住宅に適用する環境性能評価手法（CASBEE-すまい（戸建））の開発を実施しました。

また、既存住宅等の断熱性能評価技術の開発においては、各種の実験なども順調に進めることができ、一定の成果を挙げることが出来ました。平成 20 年 4 月に施行された断熱改修関連の優遇税制関連告示及び解説書に成果が反映されています。

(2) 知の産出

平成 19 年度は対象プロジェクトの推進の一環として 14 本の論文が発表されました。

◎日本建築学会（2007 年度大会学術講演梗概集）

- ・ タイトル：建築物の総合環境性能評価手法 CASBEE に関する研究（その 64）：CASBEE における地球温暖化対策の明示的評価の検討（掲載：2007 年、D-1 分冊、p.1021）
- ・ タイトル：既存住宅へのダクト式換気設備の導入、省エネ改修時の換気設備の施工性確認と風量測定（掲載：2007 年、D-2 分冊、p.783）

¹（財）建築環境・省エネルギー機構 CASBEE ウェブサイト (<http://www.ibec.or.jp/CASBEE/index.htm>)

- ・ タイトル:木造戸建て住宅の省エネルギー改修に関する研究（その１） （掲載:2007 年, D-2 分冊, p.101） 等

(3) 今後の課題と計画

課題の概要

住宅・建築物や街区の環境性能評価手法の開発においては、本年度開発した CASBEE-新築（2007 版）に対する意見を反映し、2008 年版を公表すること、それから既存、改修建物に適用できる簡易版の開発・公表を行うことが今後の課題です。

また、既存住宅等の断熱性能評価技術の開発においては、これまで蓄積されたデータをまとめ、各種設計・施工ガイドラインや指針を作成することが今後の課題です。

今後の計画

住宅・建築物や街区の環境性能評価手法の開発においては、開発された CASBEE をより普及促進させるため、C A S B E E 評価員の増員や自治体へのさらなる普及活動等を計画していきます。

また、既存住宅等の断熱性能評価技術の開発においては、種々の省エネルギー改修設計・施工ガイドライン、指針の作成を計画しています。

戦略重点科学技術

便利で豊かな省エネ社会を実現する先端高性能汎用デバイス技術

経済産業省

1. 選定理由

景気の回復が本格化する我が国において、民生部門のみならず、他の部門においてもエネルギー消費の増大が懸念されており、世界的なエネルギー需給の逼迫や地球環境問題の深刻化が予想される中、我が国全体として抜本的な省エネ対策の強化が求められています。半導体等デバイスの用途は次々と広がっており、ありとあらゆる製品においてその高機能化や制御に使用されるようになってきており、民生、運輸、産業の全部門における省エネ促進を強化するためには、こうした汎用性の高い半導体等のデバイスを高性能化・小型化することにより応用対象となる各製品の制御・機能を向上してエネルギー消費を抑制することが不可欠です。したがって、全部門の省エネを大きく進展させることが期待できる半導体等デバイスの高効率化、高機能化、高集積化、システム化、大容量化等に係る研究開発を行うこととしました。

施策目標体系

個別政策目標	世界を先導する省エネルギー国であり続ける。	
成果目標	【経済産業省】 高効率半導体等デバイスを用いた情報家電、産業機械、輸送機器等の普及により、我が国のエネルギー消費量の抑制を図る。	
	2010 年までの研究開発目標	・2009年までに、飛躍的な省エネルギー等を実現する高効率インバータを実現する。 ・2010年までに、情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップ技術を開発する。45ナノメートルレベルの半導体微細化による高速度・低消費電力デバイスを実現する。

平成 19 年度対象プロジェクト一覧

パワーエレクトロニクスインバータ基盤技術開発	経済産業省	H18 ～ H20	900(百万円)	省エネルギーを進めるために、シリコンよりも材料特性に優れたワイドギャップ半導体デバイスを用いた高効率電源回路、インバータ等の実用パワーエレクトロニクス機器システムの基盤技術の開発を行う。
半導体アプリケーションチッププロジェクト	経済産業省	H15 ～ H21	1,978(百万円)	情報通信機器の低消費電力化を図るとともに、高度化(多機能化、高性能化、小型軽量化、セキュリティ化)を実現できる半導体アプリケーションチップ技術の開発を行う。
次世代低消費電力半導体基盤技術開発(MIRAI)	経済産業省	H13 ～ H22	6,200(百万円)	IT 化の進展、IT 利活用の高度化を支え、あらゆる機器に組み込まれている半導体の低消費電力化を図るため、テクノロジーノード 45 ナノメートル以下の極微細デバイスに必要な微細加工技術及び45ナノメートル以下のマスク製造の最適化を実現するため基盤技術開発を行う。
極端紫外線(EUV)露光システム開発プロジェクト	経済産業省	H14 ～ H19	1,530(百万円)	テクノロジーノード 45 ナノメートル以下の半導体微細加工技術に対応する波長13.5ナノメートルの極端紫外線(EUV)を用いた露光システムの基盤技術開発を行う。
次世代プロセスフレンドリー設計技術開発	経済産業省	H18 ～ H22	941(百万円)	テクノロジーノード 45 ナノメートル以下の半導体製品に求められる低消費電力化、大規模化、高速化、高機能化、低コスト化へ対応する System on a Chip 設計技術を開発する。
ナノエレクトロニクス半導体新材料・新構造基盤技術開発-窒化物系化合物半導体基板・エビタキシャル成長技術の開発-	経済産業省	H19 ～ H23	5001(百万円)	窒化物系化合物半導体は、パワーデバイス等、今後のIT社会を支える重要デバイスの飛躍的な性能向上と消費電力削減への貢献が期待されており、革新的な基盤作成技術の開発を行う。

2. 施策の総合フレームワーク(PLAN)

(1) 国内外の情勢¹

半導体の高性能化、省エネ化を目指し、これまで微細化(More Moore)による驚異的な発展を遂げてきています。さらに、シリコン LSI に全く別の技術を融合させ、従来持ち得なかった新機能の追加(More than Moore と呼ばれる)、シリコン MOS トランジスタとは全く異なる動作原理に基づくデバイスによ

¹ 「電子・情報技術分野の技術ロードマップ 2007 (NEDO 技術開発機構)」 <http://www.nedo.go.jp/denshi/roadmap/index.html>
「第2次 SNCC 検討資料」(半導体産業研究所第2次 SNCC 委員会) 三菱電機技報 2007 年 5 月号 他

り、シリコン LSI を超える性能を目指す技術の探求 (Beyond CMOS と呼ばれる) により、半導体システムの性能を向上させようという機運が高まってきています。また、製品企画・設計力を含めた総合生産性の向上が重視されるようになっており、設計・プロセスの効率化、最適化が求められています。

また、シリコンカーバイド (SiC) は優れた物理的性質から次世代のパワーデバイス用半導体として期待されており、近年、技術開発が加速している。低損失、高温動作など SiC の特長を生かすユニポーラデバイスの SiC-SBD (Schottky Barrier Diode) 及び SiC-MOSFET (Metal Oxide Semiconductor Field Effect Transistor) を開発ターゲットとしており、SiC-MOSFET インバータを試作して世界で初めて 3.7kW/400V 定格モータの駆動・制御に成功するなど、強力に開発が進められています。

諸外国においては、多くの半導体コンソーシアムが構築されており、基盤技術開発が行われています。ヨーロッパでは各国政府単位、アメリカでは州単位の支援による拠点作りを実施されており、政府からの資金も投入されています。また、半導体の微細化に伴い、必要な研究開発・設備投資が巨大化しているため、ワールドワイドで研究開発の技術提携、アライアンス化の傾向が見られます。

(2) 具体的な目標とスケジュール

プロジェクトの目標は、NEDO により当該技術分野の有識者からの意見聴取、技術戦略マップ等技術動向との整合性を踏まえ、設定します。次に、設定したプロジェクト目標を、事前評価ではホームページ掲載及びワークショップ開催を通じて、パブリックコメントを聴取・考慮した上で、目標の妥当性等を評価し、決定します。また、中間評価では、当該技術分野の有識者の意見及び社会・経済的情勢の変化等を踏まえて、必要に応じて目標の変更・改善を行います。各技術の開発目標は次の通りです。

【パワーエレクトロニクスインバータ基盤技術の開発】

ワイドギャップ半導体デバイスを用いた低損失インバータ等の実用パワーエレクトロニクス技術を開発します。SiC スイッチング素子を用いた低損失インバータユニットを試作し、同一定格の Si インバータユニットと比較して変換損失を 30%以下に低減することを実証、また、SiC 材料のポテンシャルを最大限活用した革新的な超低損失・高密度インバータを実現するために、SiC スイッチング素子の大容量化・信頼性向上・低損失化等の性能高度化や、インバータ設計・高速制御・高温実装等に関わる基盤技術を確立します。

【半導体アプリケーションチップの開発】

採択案件ごとにそれぞれの目標を達成 (開発した半導体チップ技術もしくはそれに準じるデバイスの機能と性能確認) します。これにより、ブロードバンド化の進展、情報家電の普及といった状況の中、世界に先駆けて情報家電等の高度化につながる低消費電力のアプリケーションチップ技術を供給することにより、これら省エネ型製品の開発・普及を促進します。

【次世代低消費電力半導体基盤技術の開発 (MIRAI)】

マスクの許容欠陥の指標及びブランクス (パターンが描かれる前のマスク) の位相欠陥検査技術 (可視光では発見できないマスク内部の欠陥の検査技術) の確立、マスク欠陥検出感度達成に目途をつけます。また、効果的な欠陥の修正技術を絞り込み、真空中でのマスクの搬送技術等を確立します。また、45nm 世代におけるマスク設計・描画・検査に要する時間を、本技術を利用しなかった場合のテクノロジーノード 65nm 世代における時間と比べ、1/2 以下に短縮します。

【極端紫外線 (EUV) 露光システムの開発】

テクノロジーノード 45nm 以細の半導体微細加工を可能とするため、集光点における EUV 光源出力が 50W の極端紫外線 (EUV: 波長 13~14nm) 光源及び低損失集光ミラー・光学系等の装置化基盤技術を開発することにより、EUV 露光システム基盤技術を確立します。

【次世代プロセスフレンドリー設計技術の開発】

テクノロジーノード 45nm 技術領域のシステム LSI に求められる製造歩留まりを確保可能な、製造性を考慮した設計技術を重点的に組み込んだ標準設計手法を開発します。これにより、テクノロジーノード 45nm 技術領域で求められる製造歩留まりを確保可能なシステム LSI を設計する生産性を、本技術を利用しなかった場合と比べ、2 倍にします。

【ナノエレクトロニクス半導体新材料・新構造基盤技術開発-窒化物系化合物半導体基板・エピタキシャル成長技術の開発-】

従来の半導体材料では実現できない領域で動作可能なハイパワー・超高効率の電力素子、超高速電子素子などの作成に必要な窒化物半導体結晶成長技術 (高品質大口径単結晶基盤、高品質大口径エピタキシャル成長技術、窒化物半導体単結晶基板上電子デバイスの作成と評価) の確立を目指す。

なお、年度開始前に当該年度の事業内容等を定めた実施方針を NEDO が策定した上で、NEDO、研究開発実施者及びプロジェクトリーダーにより当該年度の詳細な事業内容、スケジュール及び予算計画を設定・決定しました。さらに、期中においては、研究開発実施者から進捗状況を聴取等するとともに、必要に応じて研究開発予算の増減等の変更を行い適切な見直しを実施しました。

便利な豊かな省エネ社会を実現する先端高性能汎用デバイス技術

プロジェクト名	サブテーマ名	平成18年 (2006年)	平成19年 (2007年)	平成20年 (2008年)	平成21年 (2009年)	平成22年 (2010年)
パワーエレクトロニクスインバータ基盤技術開発	高効率・高密度インバータユニット技術開発	10AクラスのSiCデバイス、インバータ設計技術を確立する	30Aクラスのインバータモジュールの試作を行う	3相インバータユニットの試作を行う		
	高効率・高密度インバータ革新的高度化基盤技術開発	1〜3mm□のスイッチング素子の試作・基板分析技術を確立する	低オン抵抗 0.1mΩ/cm ² 、大電流10Aの課題を解決、インバータユニット統合設計技術を開発する	5mm□のスイッチング素子の試作、高パワー密度 (50W/cm3)を確立する技術を提示する		
半導体アプリケーションチッププロジェクト	-	情報家電用半導体アプリケーションチップ技術開発9プロジェクトを実施中				
次世代低消費電力半導体基盤技術開発 (MIRA II)	-	テクノロジーノード45nm以細の半導体デバイス実現に必要な技術課題を解決する				
極端紫外線 (EUV) 露光システム開発プロジェクト	高出力・高品位EUV光源技術およびEUV光源評価技術の研究開発	集光点出力50W以上の光源を開発する				
	EUV集光ミラー汚染・損傷防止技術の研究開発	ミラー汚染防止技術を高精度化する				
	EUV露光装置用非球面加工・計測技術の研究開発	ミラー加工・計測技術を高精度化する				
	EUV露光装置コンタミネーション制御技術の研究開発	露光装置コンタミネーション制御技術を高精度化する				
	小フィールドEUV露光装置 (SFET) の光源・投影光学系の試作および性能評価	小フィールドEUV露光装置用の光源と光学系を試作し、露光評価を通じて光源と光学系の統合的実証を行う				
	EUVリソグラフィ用レジストの評価	新しいレジスト材料の評価を進める				
次世代プロセスフレンドリー設計技術開発	製造性考慮設計の基盤技術開発	ばらつき考慮設計技術、歩留まり考慮設計技術、リソグラフィ考慮設計技術の開発を進め、テクノロジーノード65nm技術領域のシステムLSIに対応する設計手法を開発する。			製造性考慮設計技術を重点的に組み込んだシステムLSI設計手法を開発し、テクノロジーノード45nm技術領域において、必要な歩留まりを確保しつつ設計生産性を2倍に向上させる。	

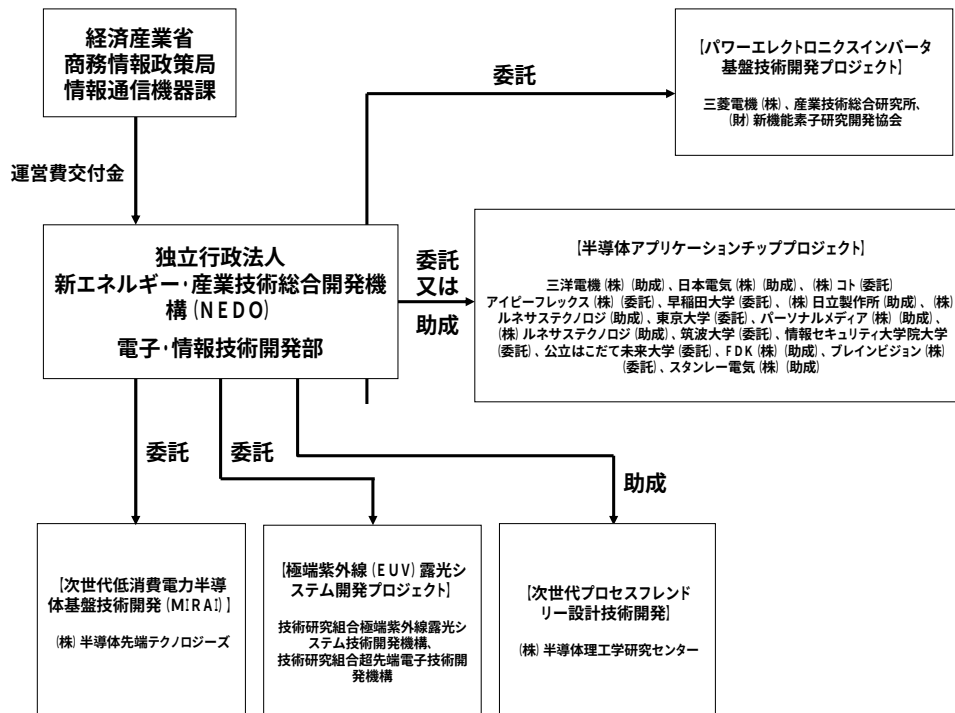


図 戦略重点科学技術 (先端高性能汎用デバイス技術) の研究開発推進体制

(3) 技術ロードマップ

パワーエレクトロニクスインバータ基盤技術開発、半導体アプリケーションチッププロジェクト、次世代低消費電力半導体基盤技術開発 (MIRAI)、極端紫外線 (EUV) 露光システム開発プロジェクト、次世代プロセスフレンドリー設計技術開発は、技術戦略マップ 2007²のエネルギー分野において、総合エネルギー効率の向上に寄与する技術のうち次世代省エネデバイス技術に位置づけられるとともに、半導体分野の重要技術としても位置づけられています。

このうち、パワーエレクトロニクスインバータ基盤技術開発については、同マップ参考資料4. 重点化した省エネルギー技術分野の概要 5) 次世代省エネデバイス技術において、「SiC等のワイドバンドギャップ半導体を用いたデバイスの通電状態でのオン抵抗値は、原理的には従来のSiと比較して、約2桁以上低くなり、結果として電力損失が大幅に削減されることから、大きな省エネルギー効果が期待される。(一部省略) このため、SiC、GaN、ダイヤモンド等のパワーデバイスに係る技術開発を推進していくことが重要である。」とされています。

このようなロードマップの策定や管理については、経済産業省ではNEDO等の協力の下、技術戦略マップの改訂作業を行っています。検討にあたっては、省外の有識者を招いたタスクフォース・ワーキングの場で議論し、取りまとめ結果について産業構造審議会産業技術分科会研究開発小委員会で審議しています。なお、エネルギー分野においては、従来「技術マップ」を策定していましたが、新たに「技術ロードマップ」・「導入シナリオ」を検討し策定しました。また、新・国家エネルギー戦略に基づき、省エネルギー技術戦略として重点5分野を定め、ロードマップとして策定しました。さらに、情報分野のロードマップにおいて、“More Moore”(更なるトランジスタの集積度向上する)の概念に関係が強い技術、“More than Moore”(半導体デバイス上に異種機能素子を融合集積化する)の概念に関係が深い技術をおのおの該当する技術について、それぞれ掲載しました。

² 経済産業省では、様々な分野の技術戦略マップを公開しています。技術戦略マップ 2007 (平成 19 年 4 月) 2-3 ⑤エネルギー分野 他 http://www.meti.go.jp/policy/kenkyu_kaihatu/main-toptm2007.htm

	2010	2015	2020	2025	2030へ
高性能デバイス	ウエーハ口径 3" 4" 6"				
SiCデバイス	ウエーハ転位密度 10^4 cm^{-2} 10^3 cm^{-2} 10^2 cm^{-2} 50 cm^{-2} 10 cm^{-2}				
	製造プロセス技術 (ウエーハ口径拡大、ウエーハ転位密度減少) 注入面チャネル移動度向上、酸化膜信頼性向上 ノーマリーオフ型MOSFET				
高性能デバイス					
窒化物デバイス (GaN, AlN)	GaN系ヘテロエビ成長技術				
	SBD (Schottky Barrier Diode) HFET (Hetero-junction Field Effect Transistor)				
高性能デバイス	消費電力 12.4 mW/百万トラン 4.2mW/百万トランジスタ 0.42 mW/百万トランジスタ				
省エネLSIシステム	システムLSI (SoC, System on a Chip) アプリケーションチップ技術 ディペンダブルLSI技術 微細化技術 自発光オンチップディスプレイ技術 ダイナミック制御LSI技術 外部光活用型有機EL発光素子技術				
高性能パワエレ					
高効率インバータ	超低損失SiCスイッチング素子 インバータ設計技術の高度化 インバータ化技術				

図 エネルギー分野の視点からの技術ロードマップ (一部)

3. 事務・事業のマネジメント (Do)

事務・事業の統合化の活動

(1) 施策マネジメントの活動

NEDO において実施される研究実施者ヒアリング等の技術進捗管理に資する会議ならびに外部有識者によるプロジェクト中間評価等に経産省の担当者が適宜参加することにより、プロジェクト進捗等を把握すると共に NEDO と協調してマネジメントを実施しています。また、プロジェクトマネジメントについては NEDO で実施しています。経済産業省においては、NEDO で開催される中間評価、事後評価委員会に参加し、目標に従って的確に実施されているか否か、評価しています。

(2) 国内外の情報の収集活動

NEDO において技術動向調査を実施し、今後のプロジェクトへの反映について、検討しています。このような国内外の技術動向調査をも踏まえた技術ロードマップを経産省及び NEDO により策定しています。技術ロードマップは外部有識者の意見を踏まえて策定しており、ホームページを通じて公開しています。

個別プロジェクト等の実施

(3) 新たに着手した研究開発プロジェクト

平成 18 年度から、シリコンよりも材料特性に優れたワイドギャップ半導体デバイスを用いた高効率電源回路、インバータ等の実用パワーエレクトロニクス機器システムの基盤技術の開発を開始するとともに、リソグラフィ技術の重要な要素であるマスク製造の最適化を実現するための基盤技術の開発を開始しました。

(4) 既存の研究開発プロジェクトの進捗

半導体アプリケーションチッププロジェクトについては、平成 17 年度に採択した各テーマの情報家電用アプリケーションチップについて、目標に基づき、チップの開発・設計を行い、試作に着手しました。また、平成 18 年度の新規テーマとして、ヘテロジニアス・マルチコア技術を採用し、研究開発に着手しました。

次世代低消費電力半導体基盤技術開発（MIRAI）については、省エネ半導体を作るための微細加工技術や、EUV リソグラフィのための次世代マスク基盤技術開発等を実施しました。また、その成果を MIRAI シンポジウム等で発表しています。

極端紫外線（EUV）露光システム開発プロジェクトについては、極端紫外線光（EUV 光）の光源及び装置技術の開発を行い、実験用としての小領域露光装置（S F E T）を開発しました。また、その成果は EUV 国際会議や EUV シンポジウムで発表しています。

(5) 関連プロジェクトの状況

エネルギー分野の重要な研究開発課題として、戦略重点科学技術（先端高性能汎用デバイス技術）の研究開発と一体的に進めるため、次世代の大型液晶及び大型プラズマディスプレイに関する低消費電力ディスプレイを実現するための研究開発、有機 EL を用いた照明技術すなわち電気-光変換技術の研究開発、省エネ効果へ大きく貢献する次世代の高効率ネットワークデバイス技術の開発に取り組めます。

【次世代大型低消費電力ディスプレイ基盤技術開発】

液晶に関しては、液晶テレビモジュール消費電力の約 2 / 3 を占めている従来のバックライトに代わる、高効率・高演色が期待できる LED バックライト技術等の開発を行い、プラズマに関しては、低消費電力化のキーとなるパネル低電圧駆動を実現する保護膜材料等の開発を実施します。

【有機発光機構を用いた高効率照明の開発】

民生部門及び産業部門における照明用途の電力消費の節減のために、従来の蛍光灯に代わる新しい発光機構である有機 EL を用いた照明技術すなわち電気-光変換技術の研究開発に取り組む。また、これを用いた発光光源を広く普及を図るため、低コストに製造可能とする製造プロセス技術等の研究開発に取り組めます。具体的には、①生活用照明を代替する高性能照明光源の研究開発、②高演色性光源デバイスの省資源型製造プロセス技術の研究開発を行います。

【次世代高効率ネットワークデバイス技術開発】

ネットワークで伝送されるデータ量の爆発的増加に伴い、関連機器の消費エネルギーが増大している中で、ネットワーク全体の消費電力量を抑制することが喫緊の課題であり、消費エネルギーの低減に大きく貢献するルータ・スイッチにおける 1 回線あたりの速度向上(このことは、処理容量規模(回線速度×回線数)増大にもかかわらず回線数の増大を抑制できることを意味し、省エネ効果へ大きく貢献する)を目指した研究開発を実施するとともに、機器そのものの消費エネルギーを低減するための研究開発を実施します。

(6) 普及促進の取組

省エネ法のトップランナー制度の活用などにより、技術の普及を進めています。

横断的な活動

(7) 研究者・技術者の育成・維持

ひとつのプロジェクトに様々な企業等が参画することを通じて、研究者間の交流及び意見交換により、研究者の質の向上につながっています。

研究開発実施者との年 2 回の意見交換の場を通じて、現状を把握するとともに今後の検討課題または重点化すべき内容等を共有化し、プロジェクト関係者間の目的意識の活性化につなげています。

(8) 研究者・技術者等への情報発信

研究開発成果の普及に繋げるべく、極端紫外線（EUV）露光システムの開発及び次世代低消費電力半導体基盤技術開発（MIRAI）に関する研究成果報告会³を実施し、研究成果を広く一般の研究者等へアピールを行いました

(9) 国民への情報発信

NEDOにおいて、学生にも理解される内容により「半導体」等を紹介する“よくわかる！技術解説”をホームページ上⁴で展開しており、分かりやすく技術を伝える試みを実施しています。また、NEDOにおいて実施中及び終了したプロジェクトの研究開発背景・内容等をまとめた冊子⁵を作成しており、ホームページにも掲載しています。

評価・改善の取組

(10) 施策評価の実施

当該技術に関しては、経産省では施策「省エネルギーの推進」として、施策評価として毎年4月に事前評価を実施しています。また、事後評価については平成19年度に実施予定です。

(11) プロジェクト評価（中間・事後評価等）の実施

NEDOの一般的なプロジェクト評価は、プロジェクト立案時の事前評価、プロジェクト期間中の中間評価及びプロジェクト終了後の事後評価を行っています。中でも、中間評価においてはプロジェクトの加速・縮小・廃止等を判断する機会であり、事業の必要性・マネジメント・研究開発成果・実用化等の見通しの4評価項目に対して評価を実施しています。

	中間評価	事後評価
パワーエレクトロニクスインバータ基盤技術開発	—	平成21年度
半導体アプリケーションチッププロジェクト	—	平成20、21年度
次世代低消費電力半導体基盤技術開発（MIRAI）	平成20年度	平成23年度
極端紫外線（EUV）露光システム開発プロジェクト	—	平成19年度
次世代プロセスフレンドリー設計技術開発	平成20年度	平成23年度
ナノエレクトロニクス半導体新材料・新構造基盤技術開発-窒化物系化合物半導体基板・エピタキシャル成長技術の開発-	平成21年度	平成24年度

図 今後の評価の予定

なお、平成17年8月18日に極端紫外線（EUV）露光システムの開発の中間評価を実施しており、優良な結果を得ています。

また、NEDOにおいては、評価部を中心として評価実施要領に係る標準的評価項目を定めるとともに、各プロジェクトの実態に即した評価項目を検討しています。

³ 半導体 MIRAI プロジェクト成果報告会（18年12月22日開催） <http://www.miraipj.jp/ja/2006/>

⁴ <http://www1.infoc.nedo.go.jp/kaisetsu/ele/el03/index.html>

⁵ <http://www.nedo.go.jp/kankobutsu/pamphlets/bunya/01denshi.html>

4. 総合的な結果・成果 (パフォーマンス) や今後の課題・計画 (See)

(1) 活動の総括

省エネルギーを進めるために、シリコンよりも材料特性に優れたワイドギャップ半導体デバイスを用いた高効率電源回路、インバータ等の実用パワーエレクトロニクス機器システムの基盤技術の開発を開始、また、あらゆる機器に組み込まれている半導体の低消費電力化を図るため、45 ナノm以細の極微細デバイスに必要な微細加工技術に関わる基盤技術開発が計画どおり、成果を出しているなど、目標の達成に向けて順調に進んでいます。

(2) 知の産出と表彰等の評価

平成 18 年 1 月 25 日に、半導体アプリケーションチッププロジェクト（高機能・高信頼性サーバ用半導体チップ）の基幹 IA サーバ「PRIMEQUEST（プライムクエスト）」の開発で、富士通（株）が日刊工業新聞主催の第 48 回「十大新製品賞 本賞」⁶を受賞しています。

また、平成 18 年度の発表された論文数及び出願された特許出願数は、極端紫外線（EUV）露光システムの開発において論文数 14 件及び特許出願数 47 件、マスク設計・描画・検査総合最適化技術開発において特許出願数 8 件、パワーエレクトロニクスインバータ基盤開発において特許出願数 3 件ありました。

(3) 実用化・社会適用

半導体アプリケーションチッププロジェクトの高機能・高信頼性サーバ用半導体チップの成果に基づいて、サーバの製品化を行いました。

(4) 今後の課題と計画

課題の概要

我が国が目指す高度情報通信ネットワーク社会の構築に向け、情報化の進展に伴うエネルギー消費量の増大等の課題を解決するため、情報通信分野の共通基盤である半導体の高性能化技術や省エネルギーなどの環境対応技術の開発を行うことが必要となっています。

今後の計画

パワーエレクトロニクスインバータ技術開発においては、出力容量 15VA 級の三相インバータユニットの設計、試作、また基盤技術開発として引き続き、素子特性と結晶欠陥との相関を明らかにして素子特性を劣化させるメカニズムを解明していきます。

次世代低消費電力半導体基盤技術開発においては、次世代マスク基盤技術開発としてマスクパターン欠陥検査装置、および欠陥修正装置の開発等の開発を行っていきます。

アプリケーションチッププロジェクトにおいては、既に採択している情報家電の高機能化、省エネ化に資する採択した各テーマの情報家電用アプリケーションチップについて、目標に基づき、引き続き開発・検証を行って行くとともに、平成 19 年度においても公募をかけ、新たなテーマについて、採択する予定です。

極端紫外線（EUV）露光システム開発においては、試作した小フィールド EUV 露光装置用の光源と光学系を、露光評価を通じて光源と光学系の統合的実証を行っていきます。

⁶ 日刊工業新聞紹介ページ http://www.nikkan.co.jp/port/10daisinseihin/48_10daisinseihin.html

戦略重点科学技術

究極の省エネ工場を実現する革新的素材製造プロセス技術

経済産業省

1. 選定理由

近年、我が国においては、景気回復が本格化する中、鉄鋼などの素材系産業を中心に経済活動が活発化し、それに伴い産業部門のエネルギー消費も増加傾向に転じました。我が国の製造業は省エネに向けて不断に努力してきた結果、世界一のエネルギー効率を誇るようになっていきます。更なる省エネを進めるためには、エネルギー多消費型の素材産業の製造プロセスについて、民間企業が取り組む漸進的なプロセスのエネルギー効率の改善に加え、国としては製造プロセスを抜本的に改善し飛躍的な省エネを可能とする先導的技術の研究開発が求められています。このため、例えば、エネルギー原単位を半減するような大幅な省エネ効果が見込まれる技術や、現在利用されていない工場からの低温排熱を大量かつ経済的に有効活用できる技術といった革新的な省エネ型素材製造プロセス技術の研究開発を行うこととしました。

施策目標体系

個別政策目標	世界を先導する省エネルギー国であり続ける。	
成果目標	【経済産業省】 革新的素材製造プロセスの実現により、エネルギー多消費産業のエネルギー消費の削減を図る。これにより、地球環境問題への貢献と、省エネルギーの面から我が国が世界の模範となる。	
	2010 年までの研究開発目標	・2008年度までに、NHPI系触媒技術を酸化反応製造プロセスに導入するため、高効率酸化触媒を用いた環境調和型化学プロセス技術などの要素技術等を確立する。 ・2009年度までに、低消費電力なフレキシブルデバイス材料開発に貢献する複合化材料技術を確立するとともに、フレキシブルディスプレイ実現のための部材およびそれらをRoll to Roll化するための技術を開発する。

平成 19 年度対象プロジェクト一覧

高効率酸化触媒を用いた環境調和型化学プロセス技術開発	経済産業省	H17 ～ H20	385 (百万円)	合成樹脂や合成繊維の原料となるカルボン酸、ケトンなどの含酸素化合物製造プロセスに対して、革新的な酸化反応触媒である N-ヒドロキシフタルイミド(NHPI)等を適用することにより、温室効果ガス (CO ₂ 、N ₂ O) の排出削減に資すると同時に化学産業の国際競争力強化を目指す。
超フレキシブルディスプレイ部材技術開発	経済産業省	H18 ～ H21	620(百万円)	従来の液晶ディスプレイなどの表示デバイス製造は、高温・真空での蒸着やエッチング等を用いるため、環境や省エネルギーに対する負荷が大きい。この課題を解決するために、製造プロセスの省エネ促進が可能な低負荷で連続的に効率よく生産できるロール to ロール製造技術やマイクロコンタクトプリント法、およびこれらに対応する部材を開発し、次世代汎用ディスプレイ製造の基盤技術を確立する。

2. 施策の総合フレームワーク (PLAN)

(1) 国内外の情勢

高効率酸化触媒を用いた環境調和型化学プロセス技術については、省エネルギーや環境問題への対応から現行の酸化反応プロセスの置き換える研究開発は例えば産総研等でも行われていますが、いずれも触媒の特質や対象化合物の点から、現在、経済産業省で開発を進めているものと異なるものです。

この触媒による酸化反応技術は日本発のものであり、海外の大手化学企業は現在経済産業省が進めている技術開発の成果に多大な関心を寄せており、複数の企業がこの技術のパルクケミカルズへの適用に積極的な状況にあります。海外での研究動向は、特に、アジピン酸製造に関わる地球環境温暖化効果ガスの亜酸化窒素排出抑制については、原因物質そのものを生成させないというよりむしろ、排出するガスを二次的に分解する技術開発に注がれています。高効率酸化触媒を用いた環境調和型化学プロセス技術の開発は、原因物質そのものを生成させないプロセス開発であり、技術インパクトが非常に大きいものです。

超フレキシブルディスプレイ部材技術については、電子ペーパーとして上市されているものもありますが、これらはガラス基板を用いたフレキシブル性の無いタイプです。このようにフレキシブル品については技術開発の段階を脱していませんが、本格的実用化に向けて具体的に動き出した状況です。

また、フレキシブルディスプレイ駆動回路用の有機 TFT に関してはガラス基板上で原理確認を進めた文献などは見られますが、製造プロセスに関する報告・提案は現状では少ない状況にあります。

海外では、Phillips はステンレス箔上に TFT を形成した電子ペーパーを開発しました（85ppi、応答時間 1.5s）。また、PhillipsResearch では PEN 基板上にペンタセンを蒸着した有機 TFT で 4.7 型のディスプレイを実現し、Samsung では、PES 基板上にアモルファスシリコン TFT を直接形成に成功しました。Universal display は、米国防総省の資金援助のもと、米ゼロックス社の協力でステンレス箔を用いたフルカラー有機 EL ディスプレイ（4 型、100dpi）を開発しました。

(2) 具体的な目標

高効率酸化触媒を用いた環境調和型化学プロセス技術の開発については、合成樹脂や合成繊維の原料となるカルボン酸、ケトンなどの含酸素化合物製造プロセスに対して、革新的な酸化反応触媒である N-ヒドロキシフタルイミド(NHPI)等を適用することにより、温室効果ガス(CO₂、N₂O)の抜本的な排出削減を目指しています。NHPI 系触媒関連特許を高効率酸化触媒技術研究組合に一括ライセンスし、参画企業はそれぞれ個別プロセスに対して本技術の活用によりプロセス検討ならびに実証化検討を実施します。

また、超フレキシブルディスプレイ部材技術の開発については、ハイエンドではない汎用性次世代ディスプレイを実現させる周辺部材・技術の開発を行います。従来のデバイス製造プロセスは、蒸着、フォトリソグラフ、エッチング等の減圧・高温焼成工程や負荷が大きい排ガス・排水処理工程が必須となっていました。これらのプロセスを常温・常圧・低負荷でロール to ロール化するための部材を開発することにより、次世代ディスプレイ等の基盤技術を確立し、新産業の創成を図ります。

究極の省エネ工場を実現する革新的素材製造プロセス技術

プロジェクト名	サブテーマ名	平成17年 (2005年)	平成18年 (2006年)	平成19年 (2007年)	平成20年 (2008年)	平成21年 (2009年)	平成22年 (2010年)
高効率酸化触媒を用いた環境調和型化学プロセス技術開発	アノン・アジピン酸併産プロセスの研究開発	プロセスの処方決定、工業化の実施に向けステージアップ検討を行い、パイロットプラント設計のためのデータを取得。その後、パイロットレベルでのパッケージ化研究に移行。					
	シクロペンタン製造プロセスの研究開発		有機物回収工程の連続形式へのステージアップ検討及び精製プロセス検討の構築を行う。その後、事業性、品質の評価を行い、反応条件の最適化及び最適プロセスの改善検討につなげる。				
	テレフタル酸製造プロセスの研究開発		工業化に必要な基本情報の確認後、プラント設計に関する基礎データ収集を行う。その後、スケールアップ検討を行い、商業技術確立に向けて検討を行う。				
超フレキシブルディスプレイ部材技術開発	ロール部材開発		位相差フィルム、カラーフィルタ等のロール部材を開発する。				
	造り込み技術の開発		ロール部材の貼り合わせ技術を開発する。				
	有機TFTの部材開発		電極部材、絶縁部材等を開発する。				

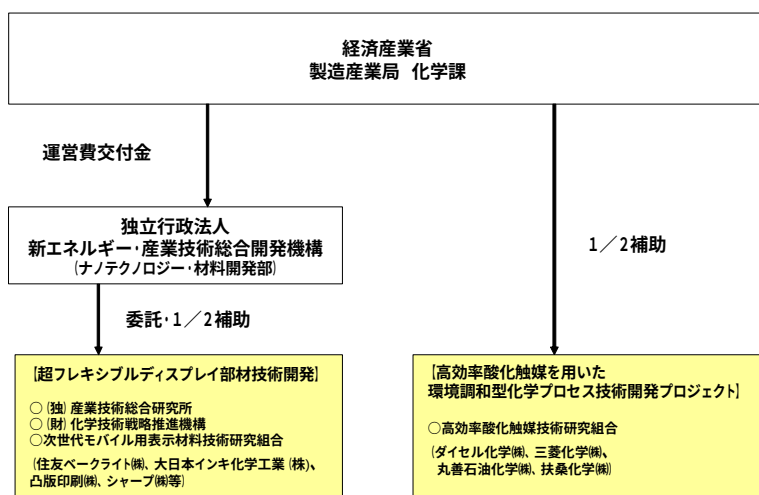


図 革新的素材製造プロセス技術の技術開発の推進体制

なお、超フレキシブルディスプレイ部材技術開発に関しては、外部委員を交えた推進委員会、中間評価等のプロセスを通じて、進捗状況に応じて研究計画の修正を行うこととしています。

(3) 技術ロードマップ¹

高効率酸化触媒を用いた環境調和型化学プロセス技術開発プロジェクトについては、エネルギー分野の総合エネルギー効率の向上に位置づけられ、「超燃焼システム技術」の「省エネ型素材産業プロセス 化学素材プロセス」に該当します。また、部材分野の技術戦略マップにおいて、共通基盤技術分野のうち、「材料製造技術－液相プロセス」における「反応強化用技術（高効率・高選択反応用技術）」に位置付けられています。

超フレキシブルディスプレイ部材技術開発については、エネルギー分野の総合エネルギー効率の向上に位置づけられ、「省エネ型情報生活空間創生技術」の「省エネディスプレイ 有機ELディスプレイ」に該当します。また、ナノテクノロジー分野の技術マップのディスプレイにおいて、大画面薄型ディスプレイのうち液晶ディスプレイにおける「有機TFT」、ポータブルディスプレイのうち液晶ディスプレイにおける「軽量化・フレキシブル化」、フレキシブルディスプレイのうち電子ペーパーにおける「フレキシブル化」、「低コスト化」に位置付けられています。

	2010	2015	2020	2025	2030へ
省エネ型ディスプレイ	発光効率 50 lm/W 寿命@千cd/m. 1万時間				
有機ELディスプレイ	70 lm/W 5万時間 10万時間				
	携帯情報機器用 発光効率改善 長寿命化				
	大型化 フレキシブル化				
省エネ型産業プロセス	化学産業のエネルギー 使用量を2005年レベル の2/3に削減を目指す				
化学素材プロセス	プロセス最適化技術(低温・低圧・高選択化、プロセス数削減、マイクロ波利用)				
	触媒技術 ガス分離技術 エネルギー回収 マテリアル再利用				
	バイオ技術 バイオリファイナー 分子状酸素の利用 製鉄とのコプロダクション SC3の高度利用				

図 エネルギー分野の視点からの技術ロードマップ

このようなロードマップの策定や管理については、経済産業省では、NEDO等の協力の下、技術戦略マップの改訂作業を行っています。検討に当たっては、省外の有識者を招いたタスクフォース・ワーキングの場で議論し、取りまとめ結果について産業構造審議会産業技術分科会研究開発小委員会で審議しています。なお、エネルギー分野において、従来「技術マップ」を策定していましたが、新たに「技術ロードマップ」・「導入シナリオ」を検討し策定しました。また、新・国家エネルギー戦略に基づき、省エネルギー技術戦略として重点5分野を定め、ロードマップとして策定しました。

3. 事務・事業のマネジメント (Do)

事務・事業の統合化の活動

(1) 施策マネジメントの活動

経産省では、NEDO等において実施される研究実施者ヒアリング等の技術進捗管理に資する会議

¹ 経済産業省では、様々な分野の技術戦略マップを公開しています。技術戦略マップ 2007 (平成 19 年 4 月) 2-3 ⑤エネルギー分野
他 http://www.meti.go.jp/policy/kenkyu_kaihatu/main-toptm2007.htm

ならびに外部有識者によるプロジェクト中間評価等に経産省の担当者が適宜参加することにより、プロジェクト進捗等を把握すると共にNE DOと協調してマネジメントを実施しています。また、プロジェクトマネジメントについては、中間評価、事後評価委員会に参加し、目標に従って的確に実施されているか否か、評価しています。

(2) 国内外の情報の収集活動

プロジェクト関係者で情報共有のため、定期的に関係者を集めた技術交流会等を開催する他、NE DOにおいて技術動向調査を実施し、今後のプロジェクトへの反映について検討しています。このような国内外の技術動向調査をも踏まえた技術ロードマップを経産省及びNE DOにより策定しています。技術ロードマップは外部有識者の意見を踏まえて策定しており、ホームページを通じて公開しています。

個別プロジェクト等の実施

(3) 新たに開始した研究開発プロジェクト

従来の液晶ディスプレイなどの表示デバイス製造は、高温・真空での蒸着やエッチング等を用いるため、環境や省エネルギーに対する負荷が大きく、この課題を解決するために、製造プロセスの省エネ促進が可能な低負荷で連続的に効率よく生産できるロール to ロール製造技術やマイクロコンタクトプリント法、およびこれらに対応する部材を開発し、次世代汎用ディスプレイ製造の基盤技術確立するプロジェクトに着手しました。

(4) 既存の研究開発事業

平成 17 年度から開始した、高効率酸化触媒を用いた環境調和型化学プロセス技術開発プロジェクトに関して、N-ヒドロキシフタルイミド(NHPI)をはじめとする革新的な高効率酸化触媒の各種含酸素バルクケミカルズへの適用を目指した検討を行いました。実用化にあたり経済性、製品純度等に影響を与える触媒の分解について、その機構解明ならびに抑制に向けた検討で有効な知見を得るとともに、併せて、実証のためのパイロット設備の建設を進めています。

横断的な活動

(5) 国民への情報発信

超フレキシブルディスプレイ部材技術開発に関しては、プロジェクト参加団体のうち、次世代モバイル用表示材料技術研究組合はホームページを開設(<http://www.tradim.or.jp/>)しており、プロジェクトの研究内容や活動内容の一部を公開しています。

なお、経産省では、研究開発プログラムの紹介として、経済産業省が実施するプロジェクト全文を掲載したハンドブックを作成し、広く一般に技術開発の内容について紹介しています。

評価・改善の取組

(6) 施策評価の実施

当該技術は、経産省の施策「省エネルギーの推進」の中の研究開発に位置付けられており、施策としては毎年4月に事前評価を実施する他、本年度は事後評価を実施予定する予定です。

(7) プロジェクト評価(中間・事後評価等)の実施

経済産業省における技術に関するプロジェクト等については、「国の研究開発評価に関する大綱的指針」を踏まえ、経済産業省技術評価指針を策定するとともに、本技術評価指針に基づく標準的評価項目・評価基準を定め、これらに基づき評価を実施しています。具体的には、次のスケジュールで評価を実施する予定です。

	次の評価の時期
高効率酸化触媒を用いた環境調和型化学プロセス技術開発	H21 年度（事後）
超フレキシブルディスプレイ部材技術開発	H22 年度（事後）

4. 総合的な結果・成果（パフォーマンス）や今後の課題・計画（See）

（1）活動の総括

省エネルギー対策推進のために、高効率酸化触媒を用いた環境調和型化学プロセス技術の開発については、平成 19 年度は、高効率酸化触媒技術のバルクケミカルズへの適用に向けて、酸化反応製造プロセス設計に必要な反応条件や生成条件等の検討を行い、データの蓄積を図ると共に課題を明らかにしました。

また、超フレキシブルディスプレイ部材技術の開発については、フロントプレーンとバックプレーンを一体的に進めるプロジェクトを国内企業分が力を合わせて取り組む体制を構築できたことが大きな成果です。助成先ではロール to ロール製造技術に関する主要装置の導入を順調に進め、導入装置を用いた高度集積部材及びロール部材パネル化要素技術の研究を開始したこと、委託先では有機半導体材料を用いたマイクロコンタクトプリント法による有機半導体製造技術の確立など、それぞれが最終目標に向けて着実に成果を出しているところであります。

（2）知の産出と表彰等の評価

高効率酸化触媒を用いた環境調和型化学プロセス技術に関しては、現行のプロジェクトの前身の技術開発プロジェクトにおいて関西大学石井教授らが発見した N-ヒドロキフタルイミド（NHPI）と呼ばれる触媒を利用したプロセスが穏和な条件での酸化を可能にし、従来改善がもはや困難と考えられてきた酸素酸化反応において、副生成物の削減・地球温暖化物質の抑制・省エネルギー化を達成し、生成物収率と選択率の飛躍的向上をもたらしたとして、平成 15 年度の GSC（グリーン・サステイナブル・ケミストリー）文部科学大臣賞を関西大学石井康敬氏、ダイセル化学工業株式会社八浪哲二氏、中野達也氏が受賞しています。

超フレキシブルディスプレイ部材技術に関しては、平成 19 年度はロール to ロール製造プロセス、印刷法による有機 TFT の製造方法など、合計 22 件の特許出願がありました。

（3）今後の課題と計画

課題の概要

特にありません。

今後の計画

高効率酸化触媒を用いた環境調和型化学プロセス技術開発プロジェクトに関しては、実用化に向けた課題対策とプロセスデータ収集を行い、N-オキシ触媒を適用した高効率な酸化反応プロセスについて、実証技術を確認する予定です。

また、超フレキシブルディスプレイ部材技術開発に関しては、有機 TFT アレイ化の基礎検討として、高精度化を実現するための材料・部材の開発およびマイクロコンタクトプリント法を中心とした印刷技術の開発を行います。さらに、導入装置でのロール to ロールによる高度集積化を図るとともに、高度集積部材をパネル化するための装置群開発の他、インライン検査装置の開発を行う予定です。