

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算額 (百万円)	H22予算額 (百万円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
23401	○ 2010年度までに、生体情報技術等を駆使した正確で低侵襲な医療情報統合型診断・治療用ロボットシステムを開発する。【厚生労働省】	・身体機能解析・補助・代替機器開発研究事業 ・活動領域拡張医療機器開発研究事業	超早期診断と低侵襲治療の実現と一体化を目指す先進的ナノバイオ・医療技術	厚生労働省	医政局研究開発振興課		871	758	561		新たな手術用ロボット装置の開発に関する研究(H19年度終了課題)他	503	2105の内数	平成19年度までに、外科領域において手術が困難な領域における、高機能内視鏡的手術装置及び画像支援手術室環境の開発、などの研究を実施した。	一定の成果は得られており、今後も必要に応じて、研究開発目標を達成するための研究に対して、支援を行う。	遠隔からコントロールが可能な手術用ロボット等を開発することにより、通常の手術が困難な領域などに対して、新たな治療方法を提供することが可能。	
23402	◇ 疾患に対する診断・治療を、正確で低侵襲かつ高次元で行うことのできる医療情報統合型ロボットシステムを開発する。【厚生労働省】	・身体機能解析・補助・代替機器開発研究事業 ・活動領域拡張医療機器開発研究事業	超早期診断と低侵襲治療の実現と一体化を目指す先進的ナノバイオ・医療技術	厚生労働省	医政局研究開発振興課		871	758	561		新たな手術用ロボット装置の開発に関する研究(H19年度終了課題)他	503	2105の内数	平成19年度までに、外科領域において手術が困難な領域における、高機能内視鏡的手術装置及び画像支援手術室環境の開発、などの研究を実施した。	一定の成果は得られており、今後も必要に応じて、研究開発目標を達成するための研究に対して、支援を行う。	遠隔からコントロールが可能な手術用ロボット等を開発することにより、通常の手術が困難な領域などに対して、新たな治療方法を提供することが可能。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
20106	○企業が利用するに足る信頼性等を満たす新形態のIT資源に関する、ソフトウェア部分の技術開発・実証を行う。	次世代高信頼・省エネ型IT基盤技術開発・実証事業	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報処理振興課	22 24					平成22年度新規	860					
20309	○2008年頃に通信量10Tb/s級の光スイッチングデバイスを実現する。【経済産業省】	次世代高効率ネットワークデバイス技術開発	大量の情報を瞬時に伝え誰もが便利・快適に利用できる次世代ネットワーク技術	経済産業省	情報通信機器課	19 23	-	1,159	1,043		①大規模エッジルータの高機能化及び省電力化(要素デバイスの25Gbps動作のシミュレーションと設計、高速インターフェース測定器の開発) ②超高速伝送技術の確立(100Gbps超の転送動作の要素デバイス間のインターフェース仕様と評価の立ち上げ) ③超高速通信デバイスの高機能化と小型・集積化及び省電力化(要素デバイスの低消費電力での25/40Gbps動作の確認と小型・アレイ化の要素設計) 以上、中間目標の実現に向け、計画通りの進捗である。	434	385	エッジルータおよびLAN/SANシステムの処理速度の向上と省エネを実現するため、高速通信、省エネを可能とするデバイスの開発を行い、以下の成果を得た。 ・光インターフェースは、光デバイスとCMOS回路の高速化で省電力化を達成し25Gbps×4チャネル送受信モジュールの目標を得た。 ・各レーザーは、25G~40Gbps高速動作化を進めるとともに、駆動電流の低減と高温動作化を実証した。 ・エッジルータは、40Gbps、4Mフロー/秒を達成するトラフィック分析装置と、スケラブル・ルータの機能検証を実施した。 ・2チャネルSHV映像の160Gbps光LAN上での伝送システム動作を実証した。	・光モジュール化技術として、光送信用LSIと光デバイスの4チャネル化集約による超高速・省電力型光モジュール・光スイッチ製技術を確認する。 ・超高速データ通信技術として、ルータ間・ルータ内100Gbps光接続によるルータの省電力化実証とSHV画像データの160Gbps光信号伝送の設計を検証する。 ・大規模情報処理を実現する次世代のエッジルータ等システムに対応する各種デバイス技術を確認する。	・25Gbps×4チャネルの光送受信モジュールの展示デモを国際会議で行い、IEEE802. 3で同方式の100Gイーサネット標準化を獲得した。 ・40Gbpsイーサネットにおいてシリアル方式の実証を進め、標準化を主導している。 ・光通信デバイスの最先端技術開発を進め、この分野の国際競争力の維持発展に寄与している。 ・ポスト100Gイーサネットに向けた究極の省電力ネットワーク技術として超高速OTDM伝送技術を世界に先駆け開発している。	
20310	◇2011年頃までに、革新的な効率の光スイッチ用偏光素子等のオプティカル新機能部材を実現する。【経済産業省】	低損失オプティカル新機能部材技術開発		経済産業省	情報通信機器課	18 22	540	486	437		この技術開発により、光学機器メーカー、光学部品メーカーが新規な偏光制御部材を利用することで、省エネ効果の高い製品の実現を目指す。中間目標として、透過率(光エネルギー効率)60%以上を可能とした、低損失偏光制御部材を作成するための各種要素技術(シミュレーション技術、作製技術、評価技術)を開発する。シミュレーションの結果をもとに、実際に低損失偏光制御部材を試作し実証試験を行う。最終目標として、偏光制御部材について透過率75%以上を実証する。	360	300	プロジェクトやディスプレイ等に用いられる光学部材の消費電力の低減を実現するため、「近接場光」という全く新しい光の原理を使用した偏光板を開発する。具体的には以下の成果を得た。 ・最終仕様に適するような、オプティカル新機能部材の材料と加工精度の作製要素技術内容の目的を得た。 ・ナノ構造金属部材作製技術を絞込んで最適作製プロセスの目的を得た。 ・半導体量子ドットの形状制御技術、材料制御技術を更に向上させ、室温動作に向けた材料・構造の最適化構成に対する作製技術の目的を得た。	・数十nmレベルの偏光板等、オプティカル新機能部材の仕様に対応した材料と加工精度のナノ構造部材作成技術を開発する。 ・高分解能のラマン分光法を開発し、100nm以下の分解能を持つ二次元プラズモン評価技術を開発する。 ・ナノ構造部材に発現する近接場光の機能を動作原理とするオプティカル新機能部材を検討し、機能を確認するとともに、近接場光を信号キャリアとする、波長変換素子の動作確認を行う。 ・近接場相互作用の数値解析シミュレーション技術を応用し、電気双極子の集合を近似的に表現するモデル化を行い、局所領域の光学特性計算が可能な計算手法を開発し、偏光制御部材の材料、構成・構造、寸法等を最適設計する。 ・ナノ構造の偏光制御部材を作製し光学特性・機能の評価・実証する。	シミュレーションにおいて、全ての波長において最終目標値(偏光透過率75%、消光比1:2000)を実現する結果が得られており、世界最高性能である。作製技術については、60%を超える偏向効率を実現しており、海外においてはナノ構造の作製技術は開発中であるが、透過現象や屈折現象のみで偏向現象を発揮するまでには至っておらず、優位性がある。 携帯プロジェクトやディスプレイ向けの高効率偏光制御部材(従来の物理的最大の効率は50%)の出現により、新たな商品展開、省エネ効果が期待できる。これにより環境面および国際競争力強化の面において意義がある。	
20605	○企業が利用するに足る信頼性等を満たす新形態のIT資源に関する、ソフトウェア部分の技術開発・実証を行う。	次世代高信頼・省エネ型IT基盤技術開発・実証事業	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報処理振興課	22 24					平成22年度新規	860					
21101	○2007年までに、耐久性を有した国際標準に準拠した電子タグを低コストで製造するための基盤的技術を開発する。【経済産業省】	UHF帯電子タグの製造技術及び実装技術の開発		経済産業省	情報経済課	16 18	425	-	-		電子タグインレット(ICチップとアンテナが一体となったもの)を販売価格5円(月産1億個の条件下)で製造する技術、国際標準との相互接続性、安定供給を実現する技術を開発した。	-	-	-	-	-	
21301	○2010年までに、45nmレベルの半導体微細化による高速化・低消費電力デバイスを実現する。【文部科学省・経済産業省(連名)】	次世代半導体材料・プロセス基盤プロジェクト(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	13 22	300	280	200		・極限性能・新構造トランジスタ基盤技術の開発においては、低い電圧にてトランジスタを駆動させるため、チャンネルに最適な応力を付加させた高駆動力CMOSトランジスタを開発した。 ・カーボン配線技術においては、微細化による配線の信頼性低下を解決するためのCNT(カーボンナノチューブ)配線技術を開発し、400℃での低温にて局所的に1012本/cm2という高密度で成長させる成果を得た。また、CNT配線を形成し多層CNT構造でのバリステック伝導特性を明確化した。 ・耐外部擾乱デバイス技術において、中性子入射による誤動作率の基本評価フローの開発及び中性子入射に対するプリミティブセル(回路の基本単位)の高精度なモデル化の手法を開発した。 ・少量生産においても、高い歩留まり及び低いばらつきを可能とするLSIを製造するために、工場の生産性を阻害する計画外に飛び込んできた要求(特急生産要求)等に対処する制御方式を構成する16種類の制御アルゴリズムを創出し、より高度な生産性を有するシステムの構築が可能となった。	1,400	1,000	半導体の微細化が進むにつれて顕在化する、トランジスタの信頼性低下・消費電力増大等の課題に対処する技術開発内容について、以下の成果を得た。 ・バリステック効率向上のためのメタルソースドレイン技術を開発。 ・カーボンナノチューブ配線の高電流密度耐性を実証。 ・5波長の光信号に対応した超小型光合分波器を開発。 トランジスタの閾値ばらつき原因を明確化。 ・微細化による中性子線ソフトエラーの影響を明確化。	・微細な低消費電力・高電流駆動カトランジスタにおけるバリステック効果の実証を行う。 ・構造依存の特性ばらつきを物理的理解とモデリング技術の開発を行う。 ・低誤動作のための回路設計指針、トランジスタノイズに起因する回路誤動作に対して耐性の高い回路設計指針を提示する。 ・ウェハ単位の制御により、製造プロセス全体をリアルタイムで統合的に制御し、コスト、TAT、歩留まり等に関し総合最適化を図ることができる統合制御システム技術の開発を行う。 ・平成20年度に作成した要件書に基づき、各開発技術の実装上の性能を机上あるいは試作ライン等へ実装して評価し、導入上の問題がないことを確認する。	平成22年度までにhp45nmを超える技術領域の技術課題を解決し、超低消費電力のシステムLSIの実現のために必要な技術開発が行える。これにより、我が国の半導体関連産業(デバイス、装置及び材料)の国際競争力強化のため、高機能LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイス・プロセス基盤技術を確認できる。 海外競争社と比べ生産性・採算性(下記目標参照)を同等以上目標とし、我が国半導体企業の競争力維持・向上を行う。 ・製造工程全体の装置有効付加価値時間を40%以上改善 ・前工程TAT(Turn Around Time)を50%以上短縮	

コード番号 （「重要な研究開発課題」）	研究開発目標 （○：計画期間中の研究開発目標、◇：最終的な研究開発目標）	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 （百万円）	H19予算額 （百万円）	H20予算額 （百万円）	進捗度の チェック （中間 フォロー アップ）	主な成果と目標の達成状況（中間 フォローアップ）	H21予算額 （百万円）	H22予算額 （百万円）	H21の重要な取組み（具体的な成果、研究開発計画の見直し等）	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21302	○ 2010年までに、波長20ナノm未満の極端紫外線(EUV)を用いたリソグラフィ技術を実現する。【文部科学省・経済産業省(連名)】	次世代低消費電力半導体基盤技術開発(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	16 22	300	340	300		EUVマスクに関しては、6インチマスクブランクス全面を検査できる位相欠陥検査装置の機械系、光学系、光源系を製作した。本成果により、中間目標であるブランクス検査技術の確立を目指す。また小領域EUV露光装置による露光特性評価を行い、26nmサイズのパターンを形成すると共に、中間目標である許容欠陥指針の確立に役立てる。 さらに、マスク構造最適化の検討、マスクコンタミネーションの影響評価と除去技術の検討、レジストアウトガス(レジストに露光した時に発生する脱ガス)評価、欠陥修正技術開発、搬送・保管技術開発を進め、45nm微細加工に向けた技術確立を進める。 マスク総合最適化に関しては、マスクの設計・描画・検査、各工程における時間短縮のための各個別技術の方式を確定し、ソフト、ハードの試作が進展。デバイス実データを用いた短縮効果、ターン重要度を反映した場合の効果を確認中。多くの要素技術について基礎技術の開発を完了した。既に国内外で成果発表を開始。	2,700	1,850	半導体の低消費電力化、高性能化に必要な微細化技術を今後さらに進めるため、次世代のプロセス技術として最も有力視されている極端に波長が短い光を用いる技術を開発する。具体的には以下の成果を得た。 ・ブランクス検査のhp32nm対応位相欠陥検出確率100%を達成した。 ・hp32nm対応パターン欠陥検出感度を実証した。 ・マスク保管ケースの性能評価を行い、EUVLプレ量産に適用可能な防塵性能を持つことを示した。 ・二方式の光源を比較評価し、次年度に高信頼化技術開発を主体的に進める方式を選択した。 ・マスク総合最適化では実デバイスデータに基づいてデータ量削減と描画、検査時間の短縮効果を確認。 ・マスク描画については4コラムのシステムを構築し、基本的性能の達成を確認。	・EUVリソグラフィによるhp32nm微細加工の実現に向け、マスクに許容される欠陥指標を策定すると共に、マスク欠陥低減のためのブランクス位相欠陥検査技術の確立、マスク搬送・保管技術の確立を行う。さらにマスクパターンの欠陥検査・修正技術開発において、hp32nm微細加工に要求される検査感度、修正精度の達成に目処を付ける。 ・量産機(中間集光点出力180W)におけるマスク・ミラー寿命(反射率低下10%以下)が1年を明示できる汚染損傷評価技術を開発する。さらに、量産機におけるマスク・ミラー寿命1年を実現できる高信頼化技術(燃料デブリ等の拡散・流出防止技術、燃料回収技術、集光系構成部材等の熱管理技術及びクリーニング技術)を確立するための基本技術を蓄積する。	・ブランクス位相欠陥検査技術は世界的に先行している。 ・EUVマスクキャリアがSEMI標準E-152に認定された。 ・燃料液滴の小径化と集光ミラークリーニングの高速化を達成し、開発した汚染物質拡散防止技術との統合により集光ミラーの寿命1年の目処が立った。いずれも米Cymer社EUV光源の学会報告と同レベルの成果である。 ・マスク作製において設計・描画・検査にまたがった総合最適化技術は世界的に例はない。 ・設計、描画、検査各々では海外で競合する例がある。設計、描画は当プロジェクトが最も実用化に近く、検査装置では海外メーカーがほぼ1社独占状態にあり今後のシェア獲得を目指す。	
21303	○ 2010年までに、実効ゲート酸化膜厚1.7ナノmを実現する高誘電率材料技術及び比誘電率2.1の層間絶縁膜技術を実現する。【経済産業省】	次世代半導体材料・プロセス基盤プロジェクト(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	13 22	300	280	200		・極限性能・新構造トランジスタ基盤技術の開発においては、低い電圧にてトランジスタを駆動させるため、チャンネルに最適な応力を付加させた高駆動力CMOSトランジスタを開発した。 ・カーボン配線技術においては、微細化による配線の信頼性低下を解決するためのCNT(カーボンナノチューブ)配線技術を開発し、400℃での低温にて局所的に1012本/cm ² という高密度で成長させる成果を得た。また、CNTビア配線を形成し多層CNT構造でのバリスティック伝導特性を明確化した。 ・耐外部擾乱デバイス技術において、中性子入射による誤動作率の基本評価フローの開発及び中性子入射に対するプリミティブセル(回路の基本単位)の高精度なモデル化の手法を開発した。 ・少量生産においても、高い歩留まり及び低いばらつきを可能とするLSIを製造するために、工場の生産性を阻害する計画外に飛び込んできた要求(特急生産要求)等に対処する制御方式を構成する16種類の制御アルゴリズムを創出し、より高度な生産性を有するシステムの構築が可能となった。	1,400	1,000	半導体の微細化が進むにつれて顕在化する、トランジスタの信頼性低下・消費電力増大等の課題に対処する技術開発内容について、以下の成果を得た。 ・バリスティック効果向上のためのメタルソースドレイン技術を開発。 ・カーボンナノチューブ配線の高電流密度耐性を実証。 ・5波長の光信号に対応した超小型光合分波器を開発。 トランジスタの閾値ばらつき原因を明確化。 ・微細化による中性子線ソフトエラーの影響を明確化。	・微細な低消費電力・高電流駆動トランジスタにおけるバリスティック効果の実証を行う。 ・構造依存の特性ばらつきを物理的理解とモデリング技術の開発を行う。 ・低誤動作のための回路設計指針、トランジスタノイズに起因する回路誤動作に対して耐性の高い回路設計指針を提示する。 ・ウエハ単位の制御により、製造プロセス全体をリアルタイムで統合的に制御し、コスト、TAT、歩留まり等に関し総合最適化を図ることができる統合制御システム技術の開発を行う。 ・平成20年度に作成した要件書に基づき、各開発技術の実装上の性能を机上あるいは試作ライン等へ実装して評価し、導入上の問題がないことを確認する。	平成22年度までにhp45nmを越える技術領域の技術課題を解決し、超低消費電力のシステムLSIの実現のために必要な技術開発が行える。これにより、我が国の半導体関連産業(デバイス、装置及び材料)の国際競争力強化のため、高機能LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイス・プロセス基盤技術を確立できる。 海外競争社と比べ生産性・採算性(下記目標参照)を同等以上目標とし、我が国半導体企業の競争力維持・向上を行う。 ・製造工程全体の装置有効付加価値時間を40%以上改善 ・前工程TAT(Turn Around Time)を50%以上短縮	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額(百万円)	H19予算額(百万円)	H20予算額(百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算額(百万円)	H22予算額(百万円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21304	○ 2010年までに、膜厚1.3ナノmの薄膜CVD技術を実現する。【経済産業省】	次世代低消費電力半導体基盤技術開発(MIRAI)	・次世代半導体の国際競争を勝ち抜き超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	16 22	300	340	300		EUVマスクに関しては、6インチマスクブランクス全面を検査できる位相欠陥検査装置の機械系、光学系、光源系を作製した。本成果により、中間目標であるブランクス検査技術の確立を目指す。また小領域EUV露光装置による露光特性評価を行い、26nmサイズのパターンを形成すると共に、中間目標である許容欠陥指針の確立に役立てる。 さらに、マスク構造最適化の検討、マスクコンタミネーションの影響評価と除去技術の検討、レジストアウトガス(レジストに露光した時に発生する脱ガス)評価、欠陥修正技術開発、搬送・保管技術開発を進め、45nm微細加工に向けた技術確立を進める。 マスク総合最適化に関しては、マスクの設計・描画・検査、各工程における時間短縮のための各個別技術の方式を確定し、ソフト、ハードの試作が進展。デバイス実データを用いた短縮効果、ターン重要度を反映した場合の効果を確認中。多くの要素技術について基礎技術の開発を完了した。既に国内外で成果発表を開始。	2,700	1,850	半導体の低消費電力化、高性能化に必要な微細化技術を今後さらに進めるため、次世代のプロセス技術として最も有力視されている極端に波長が短い光を用いる技術を開発する。具体的には以下の成果を得た。 ・ブランクス検査のhp32nm対応位相欠陥検出確率100%を達成した。 ・hp32nm対応パターン欠陥検出感度を実証した。 ・マスク保管ケースの性能評価を行い、EUVLプレ量産に適用可能な防塵性能を持つことを示した。 ・二方式の光源を比較評価し、次年度に高信頼化技術開発を主体的に進める方式を選択した。 ・マスク総合最適化では実デバイスデータに基づいてデータ量削減と描画、検査時間の短縮効果を確認。 ・マスク描画については4コラムのシステムを構築し、基本的性能の達成を確認。	・EUVリソグラフィによるhp32nm微細加工の実現に向け、マスクに許容される欠陥指標を策定すると共に、マスク欠陥低減のためのブランクス位相欠陥検査技術の確立、マスク搬送・保管技術の確立を行う。さらにマスクパターンの欠陥検査・修正技術開発において、hp32nm微細加工に要求される検査感度、修正精度の達成に目処を付ける。 ・量産機(中間集光点出力180W)におけるマスク・ミラー寿命(反射率低下10%以下)が1年を明示できる汚染損傷評価技術を開発する。さらに、量産機におけるマスク・ミラー寿命1年を実現できる高信頼化技術(燃料デブリ等の拡散・流出防止技術、燃料回収技術、集光系構成部材等の熱管理技術及びクリーニング技術)を確立するための基本技術を蓄積する。	・ブランクス位相欠陥検査技術は世界的に先行している。 ・EUVマスクキャリアがSEMI標準E-152に認定された。 ・燃料液滴の小径化と集光ミラークリーニングの高速化を達成し、開発した汚染物質拡散防止技術との統合により集光ミラーの寿命1年の目処が立った。いずれも米Cymer社EUV光源の学会報告と同レベルの成果である。 ・マスク作製において設計・描画・検査にまたがった総合最適化技術は世界的に例はない。 ・設計、描画、検査各々では海外で競合する例がある。設計、描画は当プロジェクトが最も実用化に近く、検査装置では海外メーカーがほぼ1社独占状態にあり今後のシェア獲得を目指す。	
21305	○ 2010年までに、極端紫外線(EUV)リソグラフィに対応するマスク技術を実現する。【経済産業省】	次世代低消費電力半導体基盤技術開発(MIRAI)	・次世代半導体の国際競争を勝ち抜き超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	16 22	300	340	300		EUVマスクに関しては、6インチマスクブランクス全面を検査できる位相欠陥検査装置の機械系、光学系、光源系を作製した。本成果により、中間目標であるブランクス検査技術の確立を目指す。また小領域EUV露光装置による露光特性評価を行い、26nmサイズのパターンを形成すると共に、中間目標である許容欠陥指針の確立に役立てる。 さらに、マスク構造最適化の検討、マスクコンタミネーションの影響評価と除去技術の検討、レジストアウトガス(レジストに露光した時に発生する脱ガス)評価、欠陥修正技術開発、搬送・保管技術開発を進め、45nm微細加工に向けた技術確立を進める。 マスク総合最適化に関しては、マスクの設計・描画・検査、各工程における時間短縮のための各個別技術の方式を確定し、ソフト、ハードの試作が進展。デバイス実データを用いた短縮効果、ターン重要度を反映した場合の効果を確認中。多くの要素技術について基礎技術の開発を完了した。既に国内外で成果発表を開始。	2,700	1,850	半導体の低消費電力化、高性能化に必要な微細化技術を今後さらに進めるため、次世代のプロセス技術として最も有力視されている極端に波長が短い光を用いる技術を開発する。具体的には以下の成果を得た。 ・ブランクス検査のhp32nm対応位相欠陥検出確率100%を達成した。 ・hp32nm対応パターン欠陥検出感度を実証した。 ・マスク保管ケースの性能評価を行い、EUVLプレ量産に適用可能な防塵性能を持つことを示した。 ・二方式の光源を比較評価し、次年度に高信頼化技術開発を主体的に進める方式を選択した。 ・マスク総合最適化では実デバイスデータに基づいてデータ量削減と描画、検査時間の短縮効果を確認。 ・マスク描画については4コラムのシステムを構築し、基本的性能の達成を確認。	・EUVリソグラフィによるhp32nm微細加工の実現に向け、マスクに許容される欠陥指標を策定すると共に、マスク欠陥低減のためのブランクス位相欠陥検査技術の確立、マスク搬送・保管技術の確立を行う。さらにマスクパターンの欠陥検査・修正技術開発において、hp32nm微細加工に要求される検査感度、修正精度の達成に目処を付ける。 ・量産機(中間集光点出力180W)におけるマスク・ミラー寿命(反射率低下10%以下)が1年を明示できる汚染損傷評価技術を開発する。さらに、量産機におけるマスク・ミラー寿命1年を実現できる高信頼化技術(燃料デブリ等の拡散・流出防止技術、燃料回収技術、集光系構成部材等の熱管理技術及びクリーニング技術)を確立するための基本技術を蓄積する。	・ブランクス位相欠陥検査技術は世界的に先行している。 ・EUVマスクキャリアがSEMI標準E-152に認定された。 ・燃料液滴の小径化と集光ミラークリーニングの高速化を達成し、開発した汚染物質拡散防止技術との統合により集光ミラーの寿命1年の目処が立った。いずれも米Cymer社EUV光源の学会報告と同レベルの成果である。 ・マスク作製において設計・描画・検査にまたがった総合最適化技術は世界的に例はない。 ・設計、描画、検査各々では海外で競合する例がある。設計、描画は当プロジェクトが最も実用化に近く、検査装置では海外メーカーがほぼ1社独占状態にあり今後のシェア獲得を目指す。	
21306	○ 2010年までに多層(12層)配線技術を実現する。【経済産業省】	立体的構造新機能集積回路(ドリームチップ)技術開発	次世代半導体の国際競争を勝ち抜き超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	20 24	-	-	1,200			1,200	900	半導体デバイスに、三次元構造という新たな概念を構築し、異種のデバイスとの集積化を実現する技術を確立する。具体的には以下の成果を得た。 ・接触15万端子、非接触3.6万端子を有する300mmウエハ対応プローブカードの設計、試作、最適化を行った。 ・伝送速度1Gbpsの非接触通信プローブチップの設計・試作を完了。 ・可変アンテナに関して、MEMSスイッチ4個を切替えて700MHz~6GHzをカバーできることを試作により確認した。 ・三次元通信回路方式を検討し、通信基本回路方式評価のためのTEGチップ試作を完了した。三次元実装を開始した。	・2桁多いメッシュ、8倍の信号幅の対象を現状同等時間で解析する電気系Simの性能評価 ・30万端子、高速端子で15Gbps可能な300mmウエハ一括検査システムの性能評価 ・実用的アプリに準ずる三次元積層SiPの試作、機能検証 ・可変アンテナ・インピーダンス・フィルタのモジュールで、MEMS回路、制御・電源回路を三次元集積化し機能実証 ・複数帯域で通信可能なMCMで実装面積1/8に小型化可能なことを実証 ・数十μm程度まで薄層化した基板に対するSi貫通ビア、ハンパ構造等を開発 ・ウエハ貼り合わせで5μm以下の位置合わせ精度を可能とする技術を開発 ・動的リコンプロセッサのアーキ、およびFPGAを用いた4層積層において、三次元回路再構成可能デバイスとしての動作を実証	三次元半導体集積化技術に関しては欧米に先駆けて着手している(1999年~「NEDO超高密度電子Si技術の研究開発」)。その成果を半導体メモリデバイスに展開するとともに、一層の高機能化を実現するため、産学官の連携のもと、基盤技術開発を先行して推進中。 他国の取り組みとしては、米国:2002年~「DARPA VISA Proj」、欧州:2005年~「IMEC 3D-SiCプログラム」、および、2006年~「P6 e-CUBE Proj」、台湾:2008年~「Ad-STACプログラム」、米独韓:2009年~「3D ASSM」[Geogia Tec(米)、IZM(独)、KAIST(韓国)]等があげられる。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21401	○ 2010年までに、45ナノmレベルの半導体微細化による高速化・低消費電力デバイスを実現する。【文部科学省・経済産業省(連名)】	次世代半導体材料・プロセス基盤プロジェクト(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走らせるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	13 22	300	280	200		・極限性能・新構造トランジスタ基盤技術の開発においては、低い電圧にてトランジスタを駆動させるため、チャネルに最適な応力を付加させた高駆動力CMOSトランジスタを開発した。 ・カーボン配線技術においては、微細化による配線の信頼性低下を解決するためのCNT(カーボンナノチューブ)配線技術を開発し、400℃での低温にて局所的に1012本/cm2という高密度で成長させる成果を得た。また、CNTビア配線を形成し多層CNT構造でのパリストック伝導特性を明確化した。 ・耐外部擾乱デバイス技術において、中性子入射による誤動作率の基本評価フローの開発及び中性子入射に対するプリミティブセル(回路の基本単位)の高精度なモデル化の手法を開発した。 ・少量生産においても、高い歩留まり及び低いばらつきを可能とするLSIを製造するために、工場の生産性を阻害する計画外に飛び込んできた要求(特急生産要求)等に対処する制御方式を構成する16種類の制御アルゴリズムを創出し、より高度な生産性を有するシステムの構築が可能となった。	1,400	1,000	半導体の微細化が進むにつれて顕在化する、トランジスタの信頼性低下・消費電力増大等の課題に対処する技術開発内容について、以下の成果を得た。 ・パリストック効率向上のためのメタルソースドレイン技術を開発。 ・カーボンナノチューブ配線の高電流密度耐性を検証。 ・5波長の光信号に対応した超小型光合分波器を開発。 ・トランジスタの閾値ばらつき原因を明確化。 ・微細化による中性子線ソフトエラーの影響を明確化。	・微細な低消費電力・高電流駆動カトランジスタにおけるパリストック効果の実証を行う。 ・構造依存の特性ばらつきを物理的理解とモデリング技術の開発を行う。 ・低誤動作のための回路設計指針、トランジスタノイズに起因する回路誤動作に対して耐性の高い回路設計指針を提示する。 ・ウェハ単位の制御により、製造プロセス全体をリアルタイムで統合的に制御し、コスト、TAT、歩留まり等に関し総合最適化を図ることができる統合制御システム技術の開発を行う。 ・平成20年度に作成した要件書に基づき、各開発技術の実装上の性能を机上あるいは試作ライン等へ実装して評価し、導入上の問題がないことを確認する。	平成22年度までにhp45nmを超える技術領域の技術課題を解決し、超低消費電力のシステムLSIの実現のために必要な技術開発が行える。これにより、我が国の半導体関連産業(デバイス、装置及び材料)の国際競争力強化のため、高機能LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイス・プロセス基盤技術を確立できる。 海外競争社と比べ生産性・採算性(下記目標参照)を同等以上目標とし、我が国半導体企業の競争力維持・向上を行う。 ・製造工程全体の装置有効付加価値時間を40%以上改善・前工程TAT(Turn Around Time)を50%以上短縮	
21402	○ 2010年までに、効率的に4400万ゲート以上のシステムLSIの設計を可能とする設計技術を実現する。【経済産業省】	次世代プロセスフレンドリー設計技術開発	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	18 22	990	941	893		「hp45nm技術領域で求められる製造歩留まりを確保可能なシステムLSI」の設計生産性向上に必要な技術として、平成19年度末までに、「hp65nm」に適用可能な歩留まり考慮設計技術、低消費電力指向設計技術等の開発を計画通り達成した。これらの成果を盛り込んだ設計技術を産業界に技術移転した。	690	578	半導体の微細化を進める上で、製造段階で生じうる問題をあらかじめモデル化し、設計段階で事前に検証する手法を開発した。具体的成果は以下のとおり。 ・hp45nmソングラフに対応した製造性考慮設計技術を開発し、実際の形状に関わる欠陥(ホットスポット)に対しては歩留り低下を発生させないことを示した。 ・平成20年度に開発した標準設計フローを、hp45nm世代で必要とされる設計規模(44Mゲート規模)に適用できるように開発した。 ・ばらつき考慮として、現在課題となっている主なばらつき要因であるソングラフ・ストレスによるばらつき、電源ノイズによるばらつき、発熱に関わるばらつき、製造起因のランダムばらつきを統合し、設計全体で考慮する統合ばらつき考慮設計技術を開発した。	・ストレス(拡散分離による応力)の影響度解析とトランジスタの配置調整により、歩留まりが悪化しないように影響度を最小化する技術を開発する。 ・製造性考慮設計技術をLSI設計フローとしてまとめあげ、hp45nm世代に想定される大規模データの検証実験を行い、標準設計技術を確立する。 ・統合ばらつき考慮設計技術の効果を実証する。また、低消費電力対応である多電源サインオフ、hp45nm世代でのサインオフコーナ削減手法、統計的なタイミング解析を組み合わせ、サインオフコーナ数、設計制約の最適化技術を開発する。さらに、LSI全体としての電力最小化技術を開発する。	・平成22年度末までに、hp45nm技術領域のシステムLSIで求められる製造歩留まりを確保可能な、製造性考慮設計技術を重点的に組み込んだ標準設計手法を開発する。開発成果を盛り込んだシステムLSI設計手法を用いることにより、hp45nm技術領域で求められる製造歩留まりを確保可能なシステムLSIを設計する生産性を、本技術開発手法を用いない場合と比較して2倍にする。 ・上記の開発を統合したシステムLSI設計手法を早期に実用化することにより、設計効率向上や歩留まり向上で製品コスト競争力を強化し、日本の半導体業界全体に貢献することが期待される。	
21403	○ 2010年までに、オンプロセステストを可能とするDFM(Design For Manufacturing)技術及び論理回路自動修復技術を実現する。【経済産業省】	次世代プロセスフレンドリー設計技術開発	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	18 22	990	941	893		「hp45nm技術領域で求められる製造歩留まりを確保可能なシステムLSI」の設計生産性向上に必要な技術として、平成19年度末までに、「hp65nm」に適用可能な歩留まり考慮設計技術、低消費電力指向設計技術等の開発を計画通り達成した。これらの成果を盛り込んだ設計技術を産業界に技術移転した。	690	578	半導体の微細化を進める上で、製造段階で生じうる問題をあらかじめモデル化し、設計段階で事前に検証する手法を開発した。具体的成果は以下のとおり。 ・hp45nmソングラフに対応した製造性考慮設計技術を開発し、実際の形状に関わる欠陥(ホットスポット)に対しては歩留り低下を発生させないことを示した。 ・平成20年度に開発した標準設計フローを、hp45nm世代で必要とされる設計規模(44Mゲート規模)に適用できるように開発した。 ・ばらつき考慮として、現在課題となっている主なばらつき要因であるソングラフ・ストレスによるばらつき、電源ノイズによるばらつき、発熱に関わるばらつき、製造起因のランダムばらつきを統合し、設計全体で考慮する統合ばらつき考慮設計技術を開発した。	・ストレス(拡散分離による応力)の影響度解析とトランジスタの配置調整により、歩留まりが悪化しないように影響度を最小化する技術を開発する。 ・製造性考慮設計技術をLSI設計フローとしてまとめあげ、hp45nm世代に想定される大規模データの検証実験を行い、標準設計技術を確立する。 ・統合ばらつき考慮設計技術の効果を実証する。また、低消費電力対応である多電源サインオフ、hp45nm世代でのサインオフコーナ削減手法、統計的なタイミング解析を組み合わせ、サインオフコーナ数、設計制約の最適化技術を開発する。さらに、LSI全体としての電力最小化技術を開発する。	・平成22年度末までに、hp45nm技術領域のシステムLSIで求められる製造歩留まりを確保可能な、製造性考慮設計技術を重点的に組み込んだ標準設計手法を開発する。開発成果を盛り込んだシステムLSI設計手法を用いることにより、hp45nm技術領域で求められる製造歩留まりを確保可能なシステムLSIを設計する生産性を、本技術開発手法を用いない場合と比較して2倍にする。 ・上記の開発を統合したシステムLSI設計手法を早期に実用化することにより、設計効率向上や歩留まり向上で製品コスト競争力を強化し、日本の半導体業界全体に貢献することが期待される。	
21404	○ 2010年までに、クリーンルーム内半導体製造装置の標準プロセス導入率98%を実現する。【経済産業省】	次世代半導体材料・プロセス基盤プロジェクト(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走らせるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	13 22	300	280	200		・極限性能・新構造トランジスタ基盤技術の開発においては、低い電圧にてトランジスタを駆動させるため、チャネルに最適な応力を付加させた高駆動力CMOSトランジスタを開発した。 ・カーボン配線技術においては、微細化による配線の信頼性低下を解決するためのCNT(カーボンナノチューブ)配線技術を開発し、400℃での低温にて局所的に1012本/cm2という高密度で成長させる成果を得た。また、CNTビア配線を形成し多層CNT構造でのパリストック伝導特性を明確化した。 ・耐外部擾乱デバイス技術において、中性子入射による誤動作率の基本評価フローの開発及び中性子入射に対するプリミティブセル(回路の基本単位)の高精度なモデル化の手法を開発した。 ・少量生産においても、高い歩留まり及び低いばらつきを可能とするLSIを製造するために、工場の生産性を阻害する計画外に飛び込んできた要求(特急生産要求)等に対処する制御方式を構成する16種類の制御アルゴリズムを創出し、より高度な生産性を有するシステムの構築が可能となった。	1,400	1,000	半導体の微細化が進むにつれて顕在化する、トランジスタの信頼性低下・消費電力増大等の課題に対処する技術開発内容について、以下の成果を得た。 ・パリストック効率向上のためのメタルソースドレイン技術を開発。 ・カーボンナノチューブ配線の高電流密度耐性を検証。 ・5波長の光信号に対応した超小型光合分波器を開発。 ・トランジスタの閾値ばらつき原因を明確化。 ・微細化による中性子線ソフトエラーの影響を明確化。	・微細な低消費電力・高電流駆動カトランジスタにおけるパリストック効果の実証を行う。 ・構造依存の特性ばらつきを物理的理解とモデリング技術の開発を行う。 ・低誤動作のための回路設計指針、トランジスタノイズに起因する回路誤動作に対して耐性の高い回路設計指針を提示する。 ・ウェハ単位の制御により、製造プロセス全体をリアルタイムで統合的に制御し、コスト、TAT、歩留まり等に関し総合最適化を図ることができる統合制御システム技術の開発を行う。 ・平成20年度に作成した要件書に基づき、各開発技術の実装上の性能を机上あるいは試作ライン等へ実装して評価し、導入上の問題がないことを確認する。	平成22年度までにhp45nmを超える技術領域の技術課題を解決し、超低消費電力のシステムLSIの実現のために必要な技術開発が行える。これにより、我が国の半導体関連産業(デバイス、装置及び材料)の国際競争力強化のため、高機能LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイス・プロセス基盤技術を確立できる。 海外競争社と比べ生産性・採算性(下記目標参照)を同等以上目標とし、我が国半導体企業の競争力維持・向上を行う。 ・製造工程全体の装置有効付加価値時間を40%以上改善・前工程TAT(Turn Around Time)を50%以上短縮	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21405	○ 2008年頃に低消費電力な積層メモリを実現する。【経済産業省】	立体構造新機能集積回路(ドリームチップ)技術開発	次世代半導体の国際競争を勝ち抜き超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	20 24	-	-	1,200	-	-	1,200	900	半導体デバイスに、三次元構造という新たな概念を構築し、異種のデバイスとの集積化を実現する技術を確立する。具体的には以下の成果を得た。 ・接触15万端子、非接触3.6万端子を有する300mmウェハ対応プローブカードの設計、試作、最適化を行った。 ・伝送速度1Gbpsの非接触通信プローブチップの設計・試作を完了。 ・可変アンテナに関して、MEMSスイッチ4個を切替えて700MHz～6GHzをカバーできることを試作により確認した。 ・三次元通信回路方式を検討し、通信基本回路方式評価のためのTEGチップ試作を完了した。三次元実装を開始した。	・2桁多いメッシュ、8倍の信号幅の対象を現状同等時間で解析する電気系Simの性能評価 ・30万端子、高速端子で15Gbps可能な300mmウェハー一括検査システムの性能評価 ・実用的アプリに準ずる三次元積層SIPの試作、機能検証 ・可変アンテナ・インビダダンス・フィルタのモジュールで、MEMS回路、制御・電源回路を三次元集積化し機能実証 ・複数帯域で通信可能なMCMで実装面積1/8に小型化可能なことを実証 ・数十μm程度まで薄層化した基板に対するSi貫通ビア、ハンパ構造等を開発 ・ウェハ貼り合わせで5μm以下の位置合わせ精度を可能とする技術を開発 ・動的リコンプロセッサのアーキ、およびFPGAを用いた4層積層において、三次元回路再構成可能デバイスとしての動作を実証	三次元半導体集積化技術に関しては欧米に先駆けて着手している(1999年～「NEDO超高密度電子SI技術の研究開発」)。その成果を半導体メモリデバイスに展開するとともに、一層の高機能化を実現するため、産学官の連携のもと、基盤技術開発を先行して推進中。 他国の取り組みとしては、米国:2002年～「DARPA VISA Proj」、欧州:2005年～「IMEC 3D-SiCプログラム」、および、2006年～「PF6 e-CUBE Proj」、台湾:2008年～「Ad-STACプログラム」、米独韓:2009年～「3D ASSM」[Geogia Tec(米)、IZM(独)、KAIST(韓国)]等があげられる。	
21406	○ 2010年頃に情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップを実現する。【経済産業省】	半導体アプリケーションチッププロジェクト	次世代半導体の国際競争力強化を勝ち抜き超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	15 21	1,995	1,978	1,400	-	平成17年度から、「情報家電用半導体アプリケーションチップ技術開発」として提案型公募を行い、採択している。 採択案件ごとにそれぞれの目標を達成(開発した半導体チップ技術もしくはそれに準じるデバイスの機能と性能確認)する。平成15年度に採択した6件、17年度に採択した9件の下記テーマについて研究開発を行い、平成19年度までに終了し、概ね、当初の目標を達成した。 H19年度終了テーマの実用化時期については、早いものは、2-3年後の実用化を目指している。H19年度にも新たに5件を採択し、現在は6テーマを実施中。	1,000	-	①ヘテロジニアス・マルチコア技術開発 汎用コアと特定用途コアで合計8コア以上搭載する64ビットヘテロ・マルチコアチップRP-Xを試作し、30GOPS/Wの高い電力性能比を実現した。 ②次世代ネットワークにおけるセキュリティプラットフォームチップの開発 FPGA実装からASIC化を実施し、目標である処理スループット1Gbpsの達成を確認できた。ユーザ評価用のボードを追加制作し、評価した。 ③ワイヤレスHDMIモジュールの研究開発 3チャンネルを装備したHDMI送受信システムチップとアンテナボードを開発し、1080i24bitのHD画像の送受信実験を完了した。1080p化の再設計を行い、伝送を確認した。 ④システムLSI高密度不揮発メモリの研究開発 MOSTトランジスタのホットキャリア効果を記憶動作の原理とする不揮発多値メモリセル型512MbitPROMプロトタイプを試作評価を行った。最終目標特性を評価した。 ⑤ビデオCODECチップの研究開発 ビデオCODECコアの論理設計と検証と、チップ設計を完了した。応用機能ボードとアプリケーションソフトの製作と評価、ビデオCODECチップの評価を行った。 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 デジタルマイクロフォンA/D変換器の試作・評価を完了した。ノイズキャンセラルゴリズムの要素技術をモデル化した。実装できるアルゴリズム、デジタル補聴器回路を設計開発した。	①～⑤ 平成21年度で終了 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 3ヶ月間期間を延長し、補聴器向け半導体回路については、音量の調整機能を含めた特性確認回路を試作し、総合統制評価を行う1つ要素技術を確立し、目標が達成していることを確認する。	国際的位置づけ等は、テーマ毎に市場展開やベンチマークで考慮している。 ①該当分野でもっとも重要な国際学会ISSCCで2月にプレス発表。30GOPS/Wという高い電力性能比は世界トップレベル。 ③HD画像データのワイヤレス伝送が進展する中、モバイル機器からの簡易伝送というニッチ市場への展開が期待される。 ⑤海外競合他社との比較で5db以上優れている。 ⑥エンドユーザである補聴器メーカーからの要望を踏まえ、「聞こえ」を改善するための専用回路を開発中。補聴器メーカーからの要望スベックは、現時点において海外競合他社も開発できていない。海外競合他社に先行することにより、国内補聴器メーカーの国際競争力を高めることができる。	
21407	○半導体チップを試作・評価することを通じて、種々の回路デザインによる高機能な情報通信機器の開発及び製品製造を実現する	次世代回路アーキテクチャ技術開発事業(H22から「次世代半導体回路構成実用化支援事業」として支援事業に移行)	次世代半導体の国際競争を勝ち抜き超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	20 22	-	-	225	-	・ベンチャー企業等中小企業や大学から優れた半導体回路デザインを公募し、採択を行っている。平成20年度は29件、平成21年度は44件の試作・評価を行った。開発成果はウェブで広く公開されており、実活用の促進を図っている。	240	-	・大学等から優れた半導体回路デザインを公募し、採択した計44件(東京大学、広島大学等16機関)の半導体を試作。各提案者が線幅65nm以下の集積回路における電気漏えい対策や低電圧化に対応するノイズ対策として、その物理特性やメカニズムのモデル化等の研究開発を行った。 ・海外3件(ISSCC 2010等)、国内4件(デザインガイア等)の回路技術関連の学会等に参加。最新の回路技術や今後実現すべき市場動向等についての調査及び分析を行った。	将来キーとなる技術を開発するために、多くのアイデアを試作検証する場及び試作機会の増加を行う必要がある。 また、本事業の成果をより効果的に用いるためにも、より多くの関係者を含めた実用化に向けた支援体制を構築する必要がある。	コストや技術の面から試作が困難であった者も本スキームを用いることにより、より手軽に試作することができ、本結果を用いて新しい技術や製品をより多く生み出すことが可能となり、我が国の半導体業界ならびにそのユーザとなる主要産業の国際競争力を高めることが可能である。	
21501	◇ 2012年頃までに、増大する情報量に対応するため、半導体微細加工技術等の開発により大容量・低消費電力の32～64ギガビットFlashメモリ(現在の約4～8倍)、シリコンに代わる半導体新材料及び新しいデバイス構造の技術開発により高速・低消費電力のギガビット超級M-RAM等を実現する。【経済産業省】	スピントロニクス不揮発性機能技術開発	世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	18 22	840	650	520	-	強磁性体ナノ構造体を示す不揮発性機能を用いた新しいエレクトロニクス基盤技術(スピントロニクス技術)の確立を目指す。研究開発終了時点(平成22年度)には、超高集積で高速な不揮発性メモリとして期待されるスピンのための基盤技術を確立する。また、不揮発性スピントロニクス素子、スピントロニクス素子の新しい動作原理によるスピントロニクス素子実現のための基盤技術を確立する。	520	320	スピントロニクスRAMについては、世界最高レベルの書き込み電流の低電流化と、10年以上の素子寿命が得られるメモリ特性安定化の両立を実現した。さらに、この成果を早期に実用化につなげるため、メガビット容量のメモリアレイ(メモリ素子の配列)におけるばらつき低減技術、大口径ウェハ上のCMOSデバイスとの集積化技術など、スピントロニクスRAM実現に向けて一段高い技術開発レベルを推進しているところである。また、スピントロニクス素子である磁壁移動メモリでは、基本セルの高速動作を実証することに成功し、実用化の形態である半導体LSIと集積化したアレイ構造での特性検証に向けて、技術開発を加速しているところである。	スピントロニクスRAM開発として、先端プロセスによる微細半導体素子とスピントロニクス素子を集積化し、微細メモリアレイとしてRAM動作が実証されること。また、スピントロニクス素子として、複数の能動素子を駆動できるレベルの増幅動作が実証されること。	最先端の研究開発分野であるスピントロニクス技術からは、高速性、大容量性、高い書き換え耐性を同時に満たす不揮発性メモリ(スピントロニクスRAM)や、電源を切っても状態を保持するスピントロニクス素子等、従来にはない革新的デバイスの実現が期待される。また、米国、及び韓国でもスピントロニクス、とりわけスピントロニクスRAM開発の重要性を認識し、公的資金を用いた技術開発を開始するなどグローバルな技術開発競争が激化している状況である。これらことから本事業は、国の関与の下、産学官の共同研究体制を構築して、開発を行うことが必要である。また米韓の開発状況から、イコールファイティングの観点からも国が推進すべき事業であり、その中でも特にスピントロニクスRAMは国内産業の競争力強化につながる明確な実用化目標をもつ技術開発である。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置 づけ・意義」	備考
21502	◇ 2012年頃までに、増大する情報量に対応する1.2Tb/inch2級の大容量・高記録密度ストレージ(現在150Gb/inch2級の約8倍)を実現する。【経済産業省】	スピントロニクス不揮発性機能技術開発	世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	18 22	840	650	520		強磁性体ナノ構造体が示す不揮発性機能を用いた新しいエレクトロニクス基盤技術(スピントロニクス技術)の確立を目指す。研究開発終了時点(平成22年度)には、超高集積で高速な不揮発性メモリとして期待されるスピントロニクス技術の確立を目指す。また、不揮発性スピントロニクス素子等の新しい動作原理によるスピントロニクス素子実現のための基盤技術の確立を目指す。	520	320	スピントロニクスRAMについては、世界最高レベルの書き込み電流の低電流化と、10年以上の素子寿命が得られるメモリ特性安定化の両立を実現した。さらに、この成果を早期に実用化につなげるため、メガビット容量のメモリアレイ(メモリ素子の配列)におけるばらつき低減技術、大口径ウェハ上のCMOSデバイスとの集積化技術など、スピントロニクスRAM実現に向けて一段高い技術開発レベルを推進しているところである。また、スピントロニクス素子である磁壁移動メモリでは、基本セルの高速動作を実証することに成功し、実用化の形態である半導体LSIと集積化したアレイ構造での特性検証に向けて、技術開発を加速しているところである。	スピントロニクスRAM開発として、先端プロセスによる微細半導体素子とスピントロニクス素子を集積化し、微細メモリアレイとしてRAM動作が実証されること。また、スピントロニクス素子として、複数の能動素子を駆動できるレベルの増幅動作が実証されること。	最先端の研究開発分野であるスピントロニクス技術からは、高速性、大容量性、高い書き換え耐性を同時に満たす不揮発性メモリ(スピントロニクスRAM)や、電源を切っても状態を保持するスピントロニクス等、従来にはない革新的デバイスの実現が期待される。また、米国、及び韓国でもスピントロニクス、とりわけスピントロニクスRAM開発の重要性を認識し、公的資金を用いた技術開発を開始するなどグローバルな技術開発競争が激化している状況である。これらことから本事業は、国の関与の下、産学官の共同研究体制を構築して、開発を行っていくことが必要である。また米韓の開発状況から、イコールフィッティングの観点からも国が推進すべき事業であり、その中でも特にスピントロニクスRAMは国内産業の競争力強化につながる明確な実用化目標をもつ技術開発である。	
21503	DRAMのように高速で動作する一方で、フラッシュメモリのようにデータを保持するために電力を消費しない高速不揮発性メモリ機能技術を実現する。	高速不揮発性メモリ機能技術開発	次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	22 24	-	-	-		H22新規	-	330	H22新規			
21504	【超高密度ナノビット磁気記録技術開発】HDDを構成する媒体、ヘッド、アドレッシング技術に関して革新的高度化を図り、統合・集積化する技術開発に取り組む。平成22年度に中間目標2.5Tbit/inch2、平成24年度に最終目標5Tbit/inch2対応の個別要素技術を開発し、得られる各性能値をもとにHDD性能を検証し、単位情報当たりの消費電力を0.3W/TB以下に低減可能であることを示す。	グリーンITプロジェクト	世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	20 24			3000	今年度実施予定	【超高密度ナノビット磁気記録技術開発】H20・21年度の研究開発によって、H22年度終了時の中間目標として設定した値を達成できる見通しを得ることができた。	5000	4000	【超高密度ナノビット磁気記録技術開発】 ・ナノビットにおける磁化反転制御条件、ならびに、周辺ナノビットに対する影響について定量的な検討結果を考慮し、ナノビット記録性の検証環境の効率を向上した。 ・位置決め、ヘッド浮上、記録/再生、振動解析などの解析、および、熱・磁気・振動の連成解析のためのシミュレーションの開発を行い、その妥当性を確認した。	【超高密度ナノビット磁気記録技術開発】 ・エネルギーアシスト対応の非磁性材料、表面保護材、潤滑剤の開発。 ・ヘッドが10nm以下で安定浮上し、2.5Tbits/inch2で記録再生可能を検証。 ・ヘッドが7nm以下で安定浮上し、円周方向・動径方向共に10nm以下の精度で動的制御可能を確認。 ・個別要素技術を2.5Tbits/inch2レベルで達成し、シミュレーションを整備し、最終目標に向けた研究開発の手段と方向性を確認。	【超高密度ナノビット磁気記録技術開発】 2.5Tb/inch2という世界初の磁気記録が実現可能な熱アシスト記録ヘッド作製技術と熱・光・磁気記録統合シミュレータを開発(新聞発表:日経産業2010年2月2日)。超高密度記録の研究開発を推進している米に対し、技術的一歩リード。	
21601	○ 2008年頃に通信量10Tb/s級の光スイッチングデバイスを実現する。【経済産業省】	次世代高効率ネットワークデバイス技術開発	大量の情報伝送時に伝え誰もが便利・快適に利用できる次世代ネットワーク技術	経済産業省	情報通信機器課	19 23	-	1,159	1,043		①大規模エッジルータの高機能化及び省電力化(要素デバイスの25Gbps動作のシミュレーションと設計、高速インターフェース測定器の開発) ②超高速伝送技術の確立(100Gbps超の転送動作の要素デバイス間のインターフェース仕様策定と評価の立ち上げ) ③超高速通信デバイスの高機能化と小型・集積化及び省電力化(要素デバイスの低消費電力での25/40Gbps動作の確認と小型・アレイ化の要素設計)以上、中間目標の実現に向け、計画通りの進捗である。	434	385	エッジルータおよびLAN/SANシステムの処理速度の向上と省エネを実現するため、高速通信、省エネを可能とするデバイスの開発を行い、以下の成果を得た。 ・光インターフェースは、光デバイスとCMOS回路の高速化で省電力化を達成し25Gbps×4チャネル送受信モジュールの目処を得た。 ・各レーザーは、25G~40Gbps高速動作化を進めるとともに、駆動電流の低減と高温動作化を実証した。 ・エッジルータは、40Gbps、4Mフロー/秒を達成するトラフィック分析装置と、スケラブル・ルータの機能検証を実施した。 ・2チャンネルSHV映像の160Gbps光LAN上での伝送システム動作を実証した。	・光モジュール化技術として、光送受信LSIと光デバイスの4チャネル化集約による超高速・省電力型光モジュール・光スイッチ作製技術を確認する。 ・超高速データ通信技術として、ルータ間・ルータ内100Gbps光接続によるルータの省電力化実証とSHV画像データの160Gbps光信号伝送の設計を検証する。 ・大規模情報処理を実現する次世代のエッジルータ等システムに対応する各種デバイス技術を確認する。	・25Gbps×4チャネルの光送受信モジュールの展示デモを国際会議で行い、IEEE802.3で同方式の100Gイーサネット標準化を獲得した。 ・40Gbpsイーサネットにおいてシリアル方式の実証を進め、標準化を主導している。 ・光通信デバイスの最先端技術開発を進め、この分野の国際競争力の維持発展に寄与している。 ・ポスト100Gイーサネットに向けた究極の省電力ネットワーク技術として超高速OTDM伝送技術を世界に先駆け開発している。	
21602	◇ 2011年頃までに、革新的な効率の光スイッチ用偏光素子等のオプティカル新機能部材を実現する。【経済産業省】	低損失オプティカル新機能部材技術開発		経済産業省	情報通信機器課	18 22	540	486	437		この技術開発により、光学機器メーカー、光学部品メーカーが新規な偏光制御部材を利用することで、省エネ効果の高い製品の実現を目指す。中間目標として、透過率(光エネルギー効率)60%以上を可能とした、低損失偏光制御部材を作成するための各種要素技術(シミュレーション技術、作製技術、評価技術)を開発する。シミュレーションの結果をもとに、実際に低損失偏光制御部材を試作し実証試験を行う。最終目標として、偏光制御部材について透過率75%以上を実証する。	360	300	プロジェクトやディスプレイ等に用いられる光学部材の消費電力の低減を実現するため、「近接場光」という全く新しい光の原理を使用した偏光板を開発する。具体的には以下の成果を得た。 ・最終仕様に適するような、オプティカル新機能部材の材料と加工精度の作製要素技術内容の目途を得た。 ・ナノ構造金属部材作製技術を絞込んで最適作製プロセスの目途を得た。 ・半導体量子ドットの形状制御技術、材料制御技術を更に向上させ、室温動作に向けた材料・構造の最適化構成に対する作製技術の目途を得た。	・数十nmレベルの偏光板等、オプティカル新機能部材の仕様に対応した材料と加工精度のナノ構造部材作成技術を開発する。 ・高分解能のラマン分光法等を開発し、100nm以下の分解能を持つ二次元プラズモン評価技術を開発する。 ・ナノ構造部材に発現する近接場光の機能を動作原理とするオプティカル新機能部材を検討し、機能を確認するとともに、近接場光を信号キャリアとする、波長変換素子の動作確認を行う。 ・近接場相互作用の数値解析シミュレーション技術に応用し、電気双極子の集合を近似的に表現するモデル化を行い、局所領域の光学特性計算が可能な計算手法を開発し、偏光制御部材の材料、構成・構造、寸法等を最適設計する。 ・ナノ構造の偏光制御部材を作製し光学特性・機能の評価・実証する。	シミュレーションにおいて、全ての波長において最終目標値(偏光透過率75%、消光比1:2000)を実現する結果が得られており、世界最高性能である。作製技術については、60%を超える偏向効率を実現しており、海外においてはナノ構造の作製技術は開発中であるが、透過現象や屈折現象のみで偏向現象を発揮するまでには至っておらず、優位性がある。 携帯プロジェクトやディスプレイ向けの高効率偏向制御部材(従来の物理的最大限度は50%)の出現により、新たな商品展開、省エネ効果が期待できる。これにより環境面および国際競争力強化の面において意義がある。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21701	○2010年までに、45ナノmレベルの半導体微細化による高速化・低消費電力デバイスを実現する。【文部科学省・経済産業省(連名)】	次世代半導体材料・プロセス基盤プロジェクト(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	13 22	300	280	200		・極限性能・新構造トランジスタ基盤技術の開発においては、低い電圧にてトランジスタを駆動させるため、チャネルに最適な応力を付加させた高駆動力CMOSトランジスタを開発した。 ・カーボン配線技術においては、微細化による配線の信頼性低下を解決するためのCNT(カーボンナノチューブ)配線技術を開発し、400℃での低温にて局所的に1012本/cm2という高密度で成長させる成果を得た。また、CNTビア配線を形成し多層CNT構造でのパリストック伝導特性を明確化した。 ・耐外部擾乱デバイス技術において、中性子入射による誤動作率の基本評価フローの開発及び中性子入射に対するプリミティブセル(回路の基本単位)の高精度なモデル化の手法を開発した。 ・少量生産においても、高い歩留まり及び低いばらつきを可能とするLSIを製造するために、工場の生産性を阻害する計画外に飛び込んだ要求(特急生産要求)等に対処する制御方式を構成する16種類の制御アルゴリズムを創出し、より高度な生産性を有するシステムの構築が可能となった。	1,400	1,000	半導体の微細化が進むにつれて顕在化する、トランジスタの信頼性低下・消費電力増大等の課題に対処する技術開発内容について、以下の成果を得た。 ・パリストック効率向上のためのメタルソースドレイン技術を開発。 ・カーボンナノチューブ配線の高電流密度耐性を検証。 ・5波長の光信号に対応した超小型光合分波器を開発。 ・トランジスタの閾値ばらつき原因を明確化。 ・微細化による中性子線ソフトエラーの影響を明確化。	・微細な低消費電力・高電流駆動カトランジスタにおけるパリストック効果の実証を行う。 ・構造依存の特性ばらつきを物理的理解とモデリング技術の開発を行う。 ・低誤動作のための回路設計指針、トランジスタノイズに起因する回路誤動作に対して耐性の高い回路設計指針を提示する。 ・ウェハ単位の制御により、製造プロセス全体をリアルタイムで統合的に制御し、コスト、TAT、歩留まり等に関し総合最適化を図ることができる統合制御システム技術の開発を行う。 ・平成20年度に作成した要件書に基づき、各開発技術の実装上の性能を机上あるいは試作ライン等へ実装して評価し、導入上の問題がないことを確認する。	平成22年度までにhp45nmを超える技術領域の技術課題を解決し、超低消費電力のシステムLSIの実現のために必要な技術開発が行える。これにより、我が国の半導体関連産業(デバイス、装置及び材料)の国際競争力強化のため、高機能LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイス・プロセス基盤技術を確立できる。 海外競争社と比べ生産性・採算性(下記目標参照)を同等以上目標とし、我が国半導体企業の競争力維持・向上を行う。 ・製造工程全体の装置有効付加価値時間を40%以上改善 ・前工程TAT(Turn Around Time)を50%以上短縮	
21702	○2010年までに、効率的に4400万ゲート以上のシステムLSIの設計を可能とする設計技術を実現する。【経済産業省】	次世代プロセスフレンドリー設計技術開発	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	18 22	990	941	893		「hp45nm技術領域で求められる製造歩留まりを確保可能なシステムLSI」の設計生産性向上に必要な技術として、平成19年度末までに、「hp65nm」に適用可能な歩留まり考慮設計技術、低消費電力指向設計技術等の開発を計画通り達成した。これらの成果を盛り込んだ設計技術を産業界に技術移転した。	690	578	半導体の微細化を進める上で、製造段階で生じうる問題をあらかじめモデル化し、設計段階で事前に検証する手法を開発した。具体的成果は以下のとおり。 ・hp45nmリソグラフィに対応した製造性考慮設計技術を開発し、実際の形状に関わる欠陥(ホットスポット)に対しては歩留り低下を発生させないことを示した。 ・平成20年度に開発した標準設計フローを、hp45nm世代で必要とされる設計規模(44Mゲート規模)に適用できるように開発した。 ・ばらつき考慮として、現在課題となっている主なばらつき要因であるリソグラフィ・ストレスによるばらつき、電源ノイズによるばらつき、発熱に関わるばらつき、製造起因のランダムばらつきを統合し、設計全体で考慮する統合ばらつき考慮設計技術を開発した。	・ストレス(拡散分離による応力)の影響度解析とトランジスタの配置調整により、歩留まりが悪化しないように影響度を最小化する技術を開発する。 ・製造性考慮設計技術をLSI設計フローとしてまとめあげ、hp45nm世代に想定される大規模データの実証実験を行い、標準設計技術を確立する。 ・統合ばらつき考慮設計技術の効果を実証する。また、低消費電力対応である多電源サイノフ、hp45nm世代でのサイノフコーナ数削減手法、統計的なタイミング解析を組み合わせ、サイノフコーナ数、設計制約の最適化技術を開発する。さらに、LSI全体としての電力最小化技術を開発する。	・平成22年度末までに、hp45nm技術領域のシステムLSIで求められる製造歩留りを確保可能な、製造性考慮設計技術を重点的に組み込んだ標準設計手法を開発する。開発成果を盛り込んだシステムLSI設計手法を用いることにより、hp45nm技術領域で求められる製造歩留りを確保可能なシステムLSIを設計する生産性を、本技術開発手法を用いない場合と比較して2倍にする。 ・上記の開発を統合したシステムLSI設計手法を早期に実用化することにより、設計効率向上や歩留まり向上で製品コスト競争力を強化し、日本の半導体業界全体に貢献することが期待される。	
21703	○2010年までに、オンプロセステストを可能とするDFM(Design For Manufacturing)技術及び論理回路自動修復技術を実現する。【経済産業省】	次世代プロセスフレンドリー設計技術開発	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	18 22	990	941	893		「hp45nm技術領域で求められる製造歩留まりを確保可能なシステムLSI」の設計生産性向上に必要な技術として、平成19年度末までに、「hp65nm」に適用可能な歩留まり考慮設計技術、低消費電力指向設計技術等の開発を計画通り達成した。これらの成果を盛り込んだ設計技術を産業界に技術移転した。	690	578	半導体の微細化を進める上で、製造段階で生じうる問題をあらかじめモデル化し、設計段階で事前に検証する手法を開発した。具体的成果は以下のとおり。 ・hp45nmリソグラフィに対応した製造性考慮設計技術を開発し、実際の形状に関わる欠陥(ホットスポット)に対しては歩留り低下を発生させないことを示した。 ・平成20年度に開発した標準設計フローを、hp45nm世代で必要とされる設計規模(44Mゲート規模)に適用できるように開発した。 ・ばらつき考慮として、現在課題となっている主なばらつき要因であるリソグラフィ・ストレスによるばらつき、電源ノイズによるばらつき、発熱に関わるばらつき、製造起因のランダムばらつきを統合し、設計全体で考慮する統合ばらつき考慮設計技術を開発した。	・ストレス(拡散分離による応力)の影響度解析とトランジスタの配置調整により、歩留まりが悪化しないように影響度を最小化する技術を開発する。 ・製造性考慮設計技術をLSI設計フローとしてまとめあげ、hp45nm世代に想定される大規模データの実証実験を行い、標準設計技術を確立する。 ・統合ばらつき考慮設計技術の効果を実証する。また、低消費電力対応である多電源サイノフ、hp45nm世代でのサイノフコーナ数削減手法、統計的なタイミング解析を組み合わせ、サイノフコーナ数、設計制約の最適化技術を開発する。さらに、LSI全体としての電力最小化技術を開発する。	・平成22年度末までに、hp45nm技術領域のシステムLSIで求められる製造歩留りを確保可能な、製造性考慮設計技術を重点的に組み込んだ標準設計手法を開発する。開発成果を盛り込んだシステムLSI設計手法を用いることにより、hp45nm技術領域で求められる製造歩留りを確保可能なシステムLSIを設計する生産性を、本技術開発手法を用いない場合と比較して2倍にする。 ・上記の開発を統合したシステムLSI設計手法を早期に実用化することにより、設計効率向上や歩留まり向上で製品コスト競争力を強化し、日本の半導体業界全体に貢献することが期待される。	
21704	○2010年頃に情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップを実現する。【経済産業省】	半導体アプリケーションチッププロジェクト	次世代半導体の国際競争力強化を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	15 21	1,995	1,978	1,400		平成17年度から、「情報家電用半導体アプリケーションチップ技術開発」として提案型公募を行い、採択している。 採択案件ごとにそれぞれの目標を達成(開発した半導体チップ技術もしくはそれに準じるデバイスの機能と性能確認)する。平成15年度に採択した6件、17年度に採択した9件の下記テーマについて研究開発を行い、平成19年度までに終了し、概ね、当初の目標を達成した。H19年度終了テーマの実用化時期については、早いものは、2-3年後の実用化を目指している。H19年度にも新たに5件を採択し、現在6テーマを実施中。	1,000	-	①ヘテロジニアス・マルチコア技術開発 汎用コアと特定用途コアで合計8コア以上搭載する64ビットヘテロ・マルチコアチップRP-Xを試作し、30GOPS/Wの高い電力性能比を実現した。 ②次世代ネットワークにおけるセキュリティプラットフォームチップの開発 FPGA実装からASIC化を実施し、目標である処理スループット1Gbpsの達成を確認できた。ユーザ評価用のボードを追加制作し、評価した。 ③ワイヤレスHDMIモジュールの研究開発 3チャネルを装備したHDMI送受信システムチップとアンテナボードを開発し、1080i/24bitのHD画像の送受信実験を完了した。1080p化の再設計を行い、伝送を確認した。 ④システムLSI高密度不揮発メモリの研究開発 MOSTランジスタのホットキャリア効果を記憶動作の原理とする不揮発多値メモリセル型512MbitPROMプロトタイプの試作評価を行った。最終目標特性を評価した。 ⑤ビデオCODECチップの研究開発 ビデオCODECコアの論理設計と検証と、チップ設計を完了した。応用機能ボードとアプリケーションソフトの製作と評価、ビデオCODECチップの評価を行った。 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 デジタルマイクロフォンA/D変換器の試作・評価を完了した。ノイズキャンセラルゴリズムの要素技術をモデル化した。実装できるアルゴリズム、デジタル補聴器回路を設計開発した。	①～⑤ 平成21年度で終了 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 3ヶ月間期間を延長し、補聴器向け半導体回路については、音量の調整機能を含めた特性確認回路を試作し、総合統制評価を行いつつ要素技術を確立し、目標が達成していることを確認する。	国際的位置づけ等は、テーマ毎に市場展開やベンチマークで考慮している。 ①該当分野でもっとも重要な国際学会ISSCCで2月にプレス発表。30GOPS/Wという高い電力性能比は世界トップレベル。 ③HD画像データのワイヤレス伝送が進展する中、モバイル機器からの簡易伝送というニッチ市場への展開が期待される。 ⑤海外競合他社との比較で5db以上優れている。 ⑥エンドユーザである補聴器メーカーからの要望を踏まえ、「聞こえ」を改善するための専用回路を開発中。補聴器メーカーからの要望スベックは、現時点において海外競合他社も開発できていない。海外競合他社に先行することにより、国内補聴器メーカーの国際競争力を高めることができる。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額(百万円)	H19予算額(百万円)	H20予算額(百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21801	○ 2010年までに、45ナノmレベルの半導体微細化による高速化・低消費電力デバイスを実現する。【文部科学省・経済産業省(連名)】	次世代半導体材料・プロセス基盤プロジェクト(MIRAI)	・次世代半導体の国際競争を勝ち抜く超微細化・低消費電力化及び設計・製造技術 ・世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	13 22	300	280	200		・極限性能・新構造トランジスタ基盤技術の開発においては、低い電圧にてトランジスタを駆動させるため、チャネルに最適な応力を付加させた高駆動力CMOSトランジスタを開発した。 ・カーボン配線技術においては、微細化による配線の信頼性低下を解決するためのCNT(カーボンナノチューブ)配線技術を開発し、400℃での低温にて局所的に1012本/cm2という高密度で成長させる成果を得た。また、CNTビア配線を形成し多層CNT構造でのバリエーション伝導特性を明確化した。 ・耐外部擾乱デバイス技術において、中性子入射による誤動作率の基本評価フローの開発及び中性子入射に対するプリミティブセル(回路の基本単位)の高精度なモデル化の手法を開発した。 ・少量生産においても、高い歩留まり及び低いばらつきを可能とするLSIを製造するために、工場の生産性を阻害する計画外に飛び込んできた要求(特急生産要求)等に対処する制御方式を構成する16種類の制御アルゴリズムを創出し、より高度な生産性を有するシステムの構築が可能となった。	1,400	1,000	半導体の微細化が進むにつれて顕在化する、トランジスタの信頼性低下・消費電力増大等の課題に対処する技術開発内容について、以下の成果を得た。 ・バリエーション効率向上のためのメタルソースドレイン技術を開発。 ・カーボンナノチューブ配線の高電流密度耐性を実証。 ・5波長の光信号に対応した超小型光合分波器を開発。 ・トランジスタの閾値ばらつき原因を明確化。 ・微細化による中性子線ソフトエラーの影響を明確化。	・微細な低消費電力・高電流駆動トランジスタにおけるバリエーション効果の実証を行う。 ・構造依存の特性ばらつきを物理的理解とモデリング技術の開発を行う。 ・低誤動作のための回路設計指針、トランジスタノイズに起因する回路誤動作に対して耐性の高い回路設計指針を提示する。 ・ウェハ単位の制御により、製造プロセス全体をリアルタイムで統合的に制御し、コスト、TAT、歩留まり等に関し総合最適化を図ることができる統合制御システム技術の開発を行う。 ・平成20年度に作成した要件書に基づき、各開発技術の実装上の性能を机上あるいは試作ライン等へ実装して評価し、導入上の問題がないことを確認する。	平成22年度までにhp45nmを超える技術領域の技術課題を解決し、超低消費電力のシステムLSIの実現のために必要な技術開発が行える。これにより、我が国の半導体関連産業(デバイス、装置及び材料)の国際競争力強化のため、高機能LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイス・プロセス基盤技術を確立できる。 海外競争社と比べ生産性・採算性(下記目標参照)を同等以上目標とし、我が国半導体企業の競争力維持・向上を行う。 ・製造工程全体の装置有効付加価値時間を40%以上改善 ・前工程TAT(Turn Around Time)を50%以上短縮	
21802	○ 2010年頃に情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップを実現する。【経済産業省】	半導体アプリケーションチッププロジェクト	次世代半導体の国際競争力強化を勝ち抜く以下・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	15 21	1,995	1,978	1,400		平成17年度から、「情報家電用半導体アプリケーションチップ技術開発」として提案型公募を行い、採択している。 採択案件ごとにそれぞれの目標を達成(開発した半導体チップ技術もしくはそれに準じるデバイスの機能と性能確認)する。平成15年度に採択した6件、17年度に採択した9件の下記テーマについて研究開発を行い、平成19年度までに終了し、概ね、当初の目標を達成した。H19年度終了テーマの実用化時期については、早いものは、2-3年後の実用化を目指している。H19年度にも新たに5件を採択し、現在は6テーマを実施中。	1,000	-	①ヘテロジニアス・マルチコア技術開発 汎用コアと特定用途コアで合計8コア以上搭載する64ビットヘテロ・マルチコアチップRP-Xを試作し、30GOPS/Wの高い電力性能比を実現した。 ②次世代ネットワークにおけるセキュリティプラットフォームチップの開発 FPGA実装からASIC化を実施し、目標である処理スループット1Gbpsの達成を確認できた。ユーザー評価用のボードを追加制作し、評価した。 ③ワイヤレスHDMIモジュールの研究開発 3チャンネルを装備したHDMI送受信システムチップとアンテナボードを開発し、1080i/24bitのHD画像の送受信実験を完了した。1080p化の再設計を行い、伝送を確認した。 ④システムLSI高密度不揮発メモリの研究開発 MOSTトランジスタのホットキャリア効果を記憶動作の原理とする不揮発多値メモリセル型512MbitPROMプロトタイプの試作評価を行った。最終目標特性を評価した。 ⑤ビデオCODECチップの研究開発 ビデオCODECコアの論理設計と検証と、チップ設計を完了した。応用機能ボードとアプリケーションソフトの製作と評価、ビデオCODECチップの評価を行った。 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 デジタルマイクロフォン用A/D変換器の試作・評価を完了した。ノイズキャンセラルゴリズムの要素技術をモデル化した。実装できるアルゴリズム、デジタル補聴器回路を設計開発した。	①～⑤ 平成21年度で終了 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 3ヶ月間期間を延長し、補聴器向け半導体回路については、音量の調整機能を含めた特性確認用回路を試作し、総合評価評価を行う必要があることを確認し、目標が達成していることを確認する。	国際的位置づけ等は、テーマ毎に市場展開やベンチマークで考慮している。 ①該当分野でもっとも重要な国際学会ISSCCで2月にプレス発表。30GOPS/Wという高い電力性能比は世界トップレベル。 ③HD画像データのワイヤレス伝送が進展する中、モバイル機器からの簡易伝送というニッチ市場への展開が期待される。 ⑤海外競合他社との比較で5db以上優れている。 ⑥エンドユーザである補聴器メーカーからの要望を踏まえ、「聞こえ」を改善するための専用回路を開発中。補聴器メーカーからの要望は、現時点において海外競合他社も開発できていない。海外競合他社に先行することにより、国内補聴器メーカーの国際競争力を高めることができる。	
21803	○ 2008年頃に通信量10Tb/s級の光スイッチングデバイスを実現する。【経済産業省】	次世代高効率ネットワークデバイス技術開発	大量の情報瞬時に伝え誰もが便利・快適に利用できる次世代ネットワーク技術	経済産業省	情報通信機器課	19 23	-	1,159	1,043		①大規模エッジルータの高機能化及び省電力化(要素デバイスの25Gbps動作のシミュレーションと設計、高速インターフェース測定器の開発) ②超高速伝送技術の確立(100Gbps超の転送動作の要素デバイス間のインターフェース仕様の策定と評価の立ち上げ) ③超高速通信デバイスの高機能化と小型・集積化及び省電力化(要素デバイスの低消費電力での25/40Gbps動作の確認と小型・レイアウトの要素設計) 以上、中間目標の実現に向け、計画通りの進捗である。	434	385	エッジルータおよびLAN/SANシステムの処理速度の向上と省エネを実現するため、高速通信、省エネを可能とするデバイスの開発を行い、以下の成果を得た。 ・光インターフェースは、光デバイスとCMOS回路の高速化で省電力化を達成し25Gbps×4チャンネル送受信モジュールの目処を得た。 ・各レーザは、25G～40Gbps高速動作化を進めるとともに、駆動電流の低減と高温動作化を実証した。 ・エッジルータは、40Gbps、4Mフロー/秒を達成するトラヒック分析装置と、スケラブル・ルータの機能検証を実施した。 ・2チャンネルSHV映像の160Gbps光LAN上での伝送システム動作を実証した。	・光モジュール化技術として、光送受信用LSIと光デバイスの4チャンネル集約による超高速・省電力型光モジュール・光スイッチ製技術を確立する。 ・超高速データ通信技術として、ルータ間・ルータ内100Gbps光接続によるルータの省電力化実証とSHV画像データの160Gbps光信号伝送の設計を検証する。 ・大規模情報処理を実現する次世代のエッジルータ等システムに対応する各種デバイス技術を確立する。	・25Gbps×4チャンネルの光送受信モジュールの展示デモを国際会議で行い、IEEE802.3で同方式の100Gイーサネット標準化を獲得した。 ・40Gbpsイーサネットにおいてシリアル方式の実証を進め、標準化を主導している。 ・光通信デバイスの最先端技術開発を進め、この分野の国際競争力の維持発展に寄与している。 ・ポスト100Gイーサネットに向けた究極の省電力ネットワーク技術として超高速OTDM伝送技術を世界に先駆け開発している。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21804	○ 2007年頃に集積化した低消費電力ディスプレイを実現する。【経済産業省】	次世代大型低消費電力ディスプレイ基盤技術開発	世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	19 23	-	1,235	1,173		<p>【液晶ディスプレイ】</p> <p>①高性能TFT実現に向けて、新規成膜装置による成膜条件検討および膜の基礎物理量を測定した。また、新規洗浄方式の洗浄メカニズム解明のための基礎データを抽出するとともに、新規露光装置技術におけるTFT基板のアライメント方法を考案し、実験検証した。</p> <p>②画像評価技術として、人工学的好適視認条件の調査によるデータ解析および評価システムの検討を行った。</p> <p>③LEDバックライトの要素技術検討として、輝度むら評価方法、バックライトの高精度計測技術の検討を行い、評価指針を得た。</p> <p>【プラズマディスプレイ】</p> <p>①低い電圧で電子(二次電子)を放出する保護膜材料(高γ保護膜材料)開発のために、二次電子放出過程の計算モデルを作成し、膜物性の基礎データにより検証し計算モデルの改善指針を得た。</p> <p>②パネル構成部材等の保護膜特性への影響を評価しパネル製造プロセスの要求パラメータを抽出した。</p> <p>③基礎的な駆動実験により低電圧化のためのパネル駆動技術開発指針をまとめるなど、基礎となる評価結果を得た。</p>	445	520	大画面・高精細・高画質でありながら大幅な低消費電力を実現する技術開発を行い、以下の成果を得た。 ・PDP放電における二次電子放出機構を解明。低電圧化目標が実現可能な新規高γ保護膜材料を複数発見。実用化向け評価を開始。同材料を用いたパネル製造プロセス実現に向けた課題を抽出。最適セル構造と放電制御技術を探索。小型パネルを使用した低電圧駆動実用化技術の実証実験を実施。 ・作製プロセス・成膜装置技術の開発でTFT高性能化達成。 高洗浄力の新規ウェット洗浄装置技術を確立。製造ラインへ対応大型基板用新規露光装置の設計着手。画質評価用低輝度光源・評価システムを構築。新規表示モードの高速性(現行比)を確認。部材効率化の原理実証。輝度ムラ評価指標を定式化。色ムラ表示可能なLEDバックライトシステムを完成。	・PDPの低電圧放電を実現する新しい高γ保護膜材料の実用化可能性を示す。新規高γ保護膜材料を用いて、50型以上の大型パネル用設備実用化に向けたプロセス・設備条件を明確にし、適したセル構造と放電制御技術を確立して現行材料を用いた技術による駆動電圧と比較して駆動電圧を1/2に低減する。さらに新規高γパネルに適した駆動制御設計法を確立する。 ・高性能TFT構造・製膜の最適化を進め、大型基板への適応性を検証する。ウェット洗浄装置技術は実ラインでの有用性を検証する。新規露光装置は大型基板への対応可能性を示す。高画質評価指標の設定を行い、LEDバックライトのムラ評価方法を確立する。	・既存材料でのPDPの低消費電力化が進められてきているが、それらをさらに大幅に加速する消費電力削減を実現するにはディスプレイの低消費電力化は世界的に進んでおり、米国のEnergy StarIIにおける消費電力の目標値も厳しくなっている。このような状況の中、PDPプロジェクトでは当初計画より1年前倒して最終目標達成見込みであり、PDPの国際競争力を高める上でも非常に意義がある。また、LCDプロジェクトでは、各種の革新的基盤技術開発により、膨大な市場を有する各種大型ディスプレイ開発を加速することが考えられ、今後の国際競争力の観点から極めて重要となる。	
21805	○ 2010年頃までに、シリコントランジスタにとってかわる10W/cm ³ 級パワーデバイス(現在5W/cm ³ 級の約2倍)により高効率インバータを実現し、また、350GHz級の高周波デバイス(現在200GHz級の約1.8倍)を実現する。【経済産業省】	パワーエレクトロニクスインバータ基盤技術開発		経済産業省	情報通信機器課	18 20	1,260	900	855		SiCスイッチング素子を用いたAC400V、3相、15kVA級のインバータユニットを試作し、同一定格のSiインバータユニットと比較して変換損失を30%以下に低減することがほぼ実証された。また、SiC材料のポテンシャルを最大限活用した革新的な超低損失・高密度インバータを実現するために、SiCスイッチング素子の大容量化・信頼性向上・低損失化等の性能高度化や、インバータ設計・高速制御・高温実装等に関わる基盤技術がほぼ確立された。	-	-	-	-	-	
21806	○ 2008年頃に低消費電力な積層メモリを実現する。【経済産業省】	立体構造新機能集積回路(ドリームチップ)技術開発	次世代半導体の国際競争を勝ち抜き超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	20 24	-	-	1,200			1,200	900	半導体デバイスに、三次元構造という新たな概念を構築し、異種のデバイスとの集積化を実現する技術を確認する。具体的には以下の成果を得た。 ・接触15万端子、非接触3.6万端子を有する300mmウェハ対応プローブカードの設計、試作、最適化を行った。 ・伝送速度1Gbpsの非接触通信プローブチップの設計、試作を完了。 ・可変アンテナに関して、MEMSスイッチ4個を切替えて700MHz~6GHzをカバーできることを試作により確認した。 ・三次元通信回路方式を検討し、通信基本回路方式評価のためのTEGチップ試作を完了した。三次元実装を開始した。	・2桁多いメッシュ、8倍の信号幅の対象を現状同等時間で解析する電気系Simの性能評価 ・30万端子、高速端子で15Gbps可能な300mmウェハー一括検査システムの性能評価 ・実用的アプリに準ずる三次元積層SIPの試作、機能検証 ・可変アンテナ・インピーダンス・フィルタのモジュールで、MEMS回路、制御・電源回路を三次元集積化し機能実証 ・複数帯域で通信可能なMCMで実装面積1/8に小型化可能なことを実証 ・数十μm程度まで薄層化した基板に対するSi貫通ビア、ハンパ構造等を開発 ・ウェハ貼り合わせで5μm以下の位置合わせ精度を可能とする技術を開発 ・動的リコンプロセッサのアーキ、およびFPGAを用いた4層積層において、三次元回路再構成可能デバイスとしての動作を実証	三次元半導体集積化技術に関しては欧米に先駆けて着手している(1999年~「NEDO超高密度電子SI技術の研究開発」)。その成果を半導体メモリデバイスに展開するとともに、一層の高機能化を実現するため、産学官の連携のもと、基盤技術開発を先行して推進中。 他国の取り組みとしては、米国:2002年~「DARPA VISA Proj」、欧州:2005年~「IMEC 3D-SiCプログラム」、および、2006年~「PF6 e-CUBE Proj」、台湾:2008年~「Ad-STACプログラム」、米独韓:2009年~「3D ASSM」(Georgia Tec(米)、IZM(独)、KAIST(韓国))等があげられる。	
21807	○ 2007年頃までに、超電導を用いた低消費電力なデバイスを実現する。【経済産業省】	パワーエレクトロニクスインバータ基盤技術開発		経済産業省	情報通信機器課	18 20	1,260	900	855		SiCスイッチング素子を用いたAC400V、3相、15kVA級のインバータユニットを試作し、同一定格のSiインバータユニットと比較して変換損失を30%以下に低減することがほぼ実証された。また、SiC材料のポテンシャルを最大限活用した革新的な超低損失・高密度インバータを実現するために、SiCスイッチング素子の大容量化・信頼性向上・低損失化等の性能高度化や、インバータ設計・高速制御・高温実装等に関わる基盤技術がほぼ確立された。	-	-	-	-	-	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
21808	○ 2008年頃までに、効率的な情報家電機器の宅内相互運用を実現するため、リモート管理などシステムの統合管理が可能となる基盤技術を開発する。【経済産業省】	デジタル情報機器相互運用基盤プロジェクト		経済産業省	情報通信機器課	17 19	400	360	-		デジタル情報機器相互運用基盤プロジェクトにおいて、機器認証運用管理、高信頼リモート管理、サービスポータル基盤等、デジタル情報家電の相互リモート管理基盤技術に関する共通仕様を開発し、その成果を仕様書としてまとめた。また、解説書として小冊子「情報家電が拓く明るい未来」を作成し、情報家電サービス基盤フォーラムを開催するなど広く普及活動を行った。また、技術の利用場面を想定したシナリオにより総合検証を実施し、コンビニ向け省エネ実証実験では、店舗内の温熱環境評価指数を快適な範囲内で保ちながら、年間消費電力を5%削減することを実証した。	-	-	-	今回の成果を踏まえ、今後は、民間主導のもと実用化に向けた研究開発を実施する予定	-	
21809	◇ 2011年までに、革新的材料による高効率な表示・発光デバイスを用いた次世代ディスプレイを実現する。【経済産業省】	次世代大型低消費電力ディスプレイ基盤技術開発	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	19 23	-	1,235	1,173		[液晶ディスプレイ] ①高性能TFT実現に向けて、新規成膜装置による成膜条件検討および膜の基礎物理量を測定した。また、新規洗浄方式の洗浄メカニズム解明のための基礎データを抽出するとともに、新規露光装置技術におけるTFT基板のアライメント方法を考案し、実験検証した。 ②画像評価技術として、人工学的好適視聴条件の調査によるデータ解析および評価システムの検討を行った。 ③LEDバックライトの要素技術検討として、輝度むら評価方法、バックライトの高精度計測技術の検討を行い、評価指針を得た。 [プラズマディスプレイ] ①低い電圧で電子(二次電子)を放出する保護膜材料(高γ保護膜材料)開発のために、二次電子放出過程の計算モデルを作成し、膜物性の基礎データにより検証し計算モデルの改善指針を得た。 ②パネル構成部材等の保護膜特性への影響を評価しパネル製造プロセスの要求パラメータを抽出した。 ③基礎的な駆動実験により低電圧化のためのパネル駆動技術開発指針をまとめるなど、基礎となる評価結果を得た。	445	520	大画面・高精細・高画質でありながら大幅な低消費電力を実現する技術開発を行い、以下の成果を得た。 ・PDP放電における二次電子放出機構を解明。低電圧化目標が実現可能な新規高γ保護膜材料を複数発見、実用化に向け評価を開始。同材料を用いたパネル製造プロセス実現に向けた課題を抽出。最適セル構造と放電制御技術を探求。小型パネルを使用した低電圧駆動実用化技術の実証実験を実施。 ・作製プロセス・成膜装置技術の開発でTFT高性能化達成。高洗浄力の新規ウェット洗浄装置技術を確立。製造ラインへ対応大型基板用新規露光装置の設計着手。画質評価用低輝度光源・評価システムを構築。新規表示モードの高速度(現行比)を確認。部材高効率化の原理実証。輝度ムラ評価指標を定式化。色ムラ表示可能なLEDバックライトシステムを完成。	・PDPの低電圧放電を実現する新しい高γ保護膜材料の実用化可能性を示す。新規高γ保護膜材料を用いて、50型以上の大型パネル用設備実用化に向けたプロセス・設備条件を明確にし、適したセル構造と放電制御技術を確立して現行材料を用いた技術による駆動電圧と比較して駆動電圧を1/2に低減する。さらに新規高γパネルに適した駆動制御設計法を確立する。 ・高性能TFT構造・製膜の最適化を進め、大型基板への適応性を検証する。ウェット洗浄装置技術は実ラインでの有用性を検証する。新規露光装置は大型基板への対応可能性を示す。高画質評価指標の設定を行い、LEDバックライトのムラ評価方法を確立する。	・既存材料でのPDPの低消費電力化が進められて来ているが、それらをさらに大幅に加速する消費電力削減を実現するにはディスプレイの低消費電力化は世界的に進んでおり、米国のEnergy Starにおける消費電力の目標値も厳しくなっている。このような状況の中、PDPプロジェクトでは当初計画より1年前倒して最終目標達成見込みであり、PDPの国際競争力を高める上でも非常に意義がある。また、LCDプロジェクトでは、各種の革新的基盤技術開発により、膨大な市場を有する各種大型ディスプレイ開発を加速することが考えられ、今後の国際競争力の観点から極めて重要となる。	
21810	◇ 2012年頃までに、増大する情報量に対応する1.2Tb/in2級の大容量・高記録密度ストレージ(現在150Gb/in2級の約8倍)を実現する。【経済産業省】	スピントロニクス不揮発性機能技術開発	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	18 22	840	650	520		強磁性体ナノ構造体を示す不揮発性機能を用いた新しいエレクトロニクス基盤技術(スピントロニクス技術)の確立を目指す。研究開発終了時点(平成22年度)には、超高集積で高速な不揮発性メモリとして期待されるスピントロニクス技術のための基盤技術を開発する。また、不揮発性スピントロニクス素子、スピントロニクス素子等の新しい動作原理によるスピントロニクス素子実現のための基盤技術を開発する。	520	320	スピントロニクスRAMについては、世界最高レベルの書き込み電流の低電流化と、10年以上の素子寿命が得られるメモリ特性安定化の両立を実現した。さらに、この成果を早期に実用化につなげるため、メガビット容量のメモリアレイ(メモリ素子の配列)におけるばらつき低減技術、大口径ウエハ上のCMOSデバイスとの集積化技術など、スピントロニクス実現に向けて一段高い技術開発レベルを推進しているところである。また、スピントロニクス素子である磁壁移動メモリでは、基本セルの高速度動作を実証することに成功し、実用化の形態である半導体LSIと集積化したアレイ構造での特性検証に向けて、技術開発を加速しているところである。	スピントロニクスRAM開発として、先端プロセスによる微細半導体素子とスピントロニクス素子を集積化し、微細メモリアレイとしてRAM動作が実証されること。また、スピントロニクス素子として、複数の能動素子を駆動できるレベルの増幅動作が実証されること。	最先端の研究開発分野であるスピントロニクス技術からは、高速性、大容量性、高い書き換え耐久性を同時に満たす不揮発性メモリ(スピントロニクスRAM)や、電源を切っても状態を保持するスピントロニクスRAM等、従来にはない革新的なデバイスの実用化が期待される。また、米国、及び韓国でもスピントロニクス、とりわけスピントロニクスRAM開発の重要性を認識し、公的資金を用いた技術開発を開始するなどグローバルな技術開発競争が激化している状況である。これらことから本事業は、国の関与の下、産学官の共同研究体制を構築して、開発を行っていくことが必要である。また米韓の開発状況から、イコールフィッティングの観点からも国が推進すべき事業であり、その中でも特にスピントロニクスRAMは国内産業の競争力強化につながる明確な実用化目標をもつ技術開発である。	
21811	◇ 2011年頃までに、革新的な効率の光スリット用偏光素子等のオプティカル新機能部材を実現する。【経済産業省】	低損失オプティカル新機能部材技術開発		経済産業省	情報通信機器課	18 22	540	486	437		この技術開発により、光学機器メーカー、光学部品メーカーが新規な偏光制御部材を利用することで、省エネ効果の高い製品の実現を目指す。中間目標として、透過率(光エネルギー効率)60%以上を可能とした、低損失偏光制御部材を作成するための各種要素技術(シミュレーション技術、作製技術、評価技術)を開発する。シミュレーションの結果をもとに、実際に低損失偏光制御部材を試作し実証試験を行う。最終目標として、偏光制御部材について透過率75%以上を実証する。	360	300	プロジェクトやディスプレイ等に用いられる光学部材の消費電力の低減を実現するため、「近接場光」という全く新しい光の原理を使用した偏光板を開発する。具体的には以下の成果を得た。 ・最終仕様に適するような、オプティカル新機能部材の材料と加工精度の作製要素技術内容の目的を得た。 ・ナノ構造金属部材作製技術を絞込んで最適作製プロセスの目的を得た。 ・半導体量子ドットの形状制御技術、材料制御技術を更に向上させ、室温動作に向けた材料・構造の最適化構成に対する作製技術の目的を得た。	・数十nmレベルの偏光板等、オプティカル新機能部材の仕様に対応した材料と加工精度のナノ構造部材作製技術を開発する。 ・高分解能のラマン分光法等を開発し、100nm以下の分解能を持つ二次元プラズモン評価技術を開発する。 ・ナノ構造部材に発現する近接場光の機能を動作原理とするオプティカル新機能部材を検討し、機能を確認するとともに、近接場光を信号キャリアとする。波長変換素子の動作確認を行う。 ・近接場相互作用の数値解析シミュレーション技術を応用し、電気双極子の集合を近似的に表現するモデル化を行い、局所領域の光学特性計算が可能な計算手法を開発し、偏光制御部材の材料、構成・構造、寸法等を最適設計する。 ・ナノ構造の偏光制御部材を作製し光学特性・機能の評価・実証する。	シミュレーションにおいて、全ての波長において最終目標値(偏光透過率75%、消光比1:2000)を実現する結果が得られており、世界最高性能である。作製技術については、60%を超える偏向効率を実現しており、海外においてはナノ構造の作製技術は開発中であるが、透過現象や屈折現象のみで偏向現象を発生するまでには至っておらず、優位性がある。携帯プロジェクトやディスプレイ向けの高効率偏向制御部材(従来の物理的最大限度は50%)の出現により、新たな商品展開、省エネ効果が期待できる。これにより環境面および国際競争力強化の面において意義がある。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考	
21820	【革新的省エネデバイス開発】 ・極低電圧要素回路技術と極低電力無線／チップ間ワイヤレス通信技術を開発し、要素技術の主要部分を統合最適化する技術で、LSIチップの低消費電力化を図る。具体的には、同じ処理の消費エネルギーを従来技術比で1/10以下に削減を目標とする。 ・2種類のアーキテクチャで電力当たりの処理性能30GFLOPS/W以上を達成でき、米国産マルチコアの数GFLOPS/Wを大幅に上回った。電力制御については64コアで50%近い電力削減を達成でき、コンパイラによる低消費電力化として世界初の成果。	グリーンITプロジェクト	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	20 24			3000	今年度実施予定	【革新的省エネデバイス開発】 ・H21年度は研究開発体制および環境を整備した。 ・2種類のアーキテクチャで電力当たりの処理性能30GFLOPS/W以上を達成でき、米国産マルチコアの数GFLOPS/Wを大幅に上回った。また、電力制御については64コアで50%近い電力削減を達成でき、コンパイラによる低消費電力化としては世界初の成果となった。	5000	4000	【革新的省エネデバイス開発】 ・研究開発の体制構築にあたっては、産学連携を推進すると共に、異なる提案者間でのコンペネーションと研究開発項目の補完、全体としての研究開発目標の方向性統一、知財の共有等を条件として、ナショナルとしての効果を高める条件を付して採択した。 ・低電圧動作PLLを実現するために、デジタル制御による離散型回路のPLLを開発。 ・ばらつきを考慮したキャリブレーション方式による補正方法を検討し、システムシミュレーションによりその有効性を確認した。 ・スカラ型及びアクセラレータ並列型の2種類のアーキテクチャで、各々電力当たりの処理性能目標30 GFLOPS/W以上を達成した。	【革新的省エネデバイス開発】 ・40nm CMOS技術でのロジック回路技術提案とTEG開発を行う。 ・TEGのジッタ性能を測定、シミュレーション結果と比較し、評価。 ・最適な昇圧と降圧を組み合わせた電源回路アーキテクチャの詳細設計を行い、40nm CMOS技術での電源回路技術提案を行う。 ・低消費電力通信方式の回路設計を行う。	【革新的省エネデバイス開発】 LSIを低電圧化したときに問題となるしきい値電圧のバラツキによる影響を解決するため、各素子に電気ストレスを印加し、素子の絶縁膜中に電荷を注入することにより、ばらつきを抑制するという手法を考案、世界的に権威のあるVLSI Symposiumで認められた(論文2件投稿)。海外メーカを引き離す技術的優位性を確立すべく、現在実用化開発に向けた取り組みを実施。 メモリーコアは、既存コンパイラからの出力結果と比較して並列化コンパイラの性能としては世界最高レベル。また、コンパイラによる消費電力削減に成功したのは世界初である。150件以上の国内外のメディアに掲載、国産コンパイラと低消費電力メモリーコア・プロセス技術が注目を集めた。		
21821	【グリーンクラウドコンピューティング技術開発・省エネ型ネットワーク技術・サーバー放熱及びストレージシステム技術開発】 ・データセンターの消費電力量を30%以上削減可能とするエネルギー利用の最適化を実現する基盤技術と、ネットワーク部分の年間消費電力量を30%以上削減する革新的な省エネルギー化を可能とする要素技術を開発。	グリーンITプロジェクト	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	20 24			3000	今年度実施予定	【グリーンクラウドコンピューティング技術開発・省エネ型ネットワーク技術・サーバー放熱及びストレージシステム技術開発】 ・データセンターの消費電力量を30%以上削減可能とするエネルギー利用の最適化を実現する基盤技術と、ネットワーク部分の年間消費電力量を30%以上削減する革新的な省エネルギー化を可能とする要素技術を開発する。	5000	4000	【グリーンクラウドコンピューティング技術開発・省エネ型ネットワーク技術・サーバー放熱及びストレージシステム技術開発】 ・データセンターの消費電力量を30%以上削減可能とするエネルギー利用の最適化を実現する基盤技術と、ネットワーク部分の年間消費電力量を30%以上削減する革新的な省エネルギー化を可能とする要素技術を開発する。 ・データセンターの消費電力量を30%以上削減可能とするエネルギー利用の最適化を実現する基盤技術と、ネットワーク部分の年間消費電力量を30%以上削減する革新的な省エネルギー化を可能とする要素技術を開発する。	【グリーンクラウドコンピューティング技術開発・省エネ型ネットワーク技術・サーバー放熱及びストレージシステム技術開発】 ・サーバー内CPUの熱を空調ファンや冷却ポンプを用いることなくサーバーラック外に放熱するシステムを開発し、水冷コンテナ型データセンターを推進する米園に対して、技術的な優位性を得た。また、世界に先駆けて、トラフィック量に応じて消費電力を制御する省エネ型ルーター・スイッチを開発発表した。クラウドコンピューティングにおいて、我が国が先行するストレージ技術を最大限利用してデータの処理や配置をエネルギー的に最適化する取り組みを行っている。			
21901	○ 2010年頃までに、シリコントランジスタにとってかわる10W/cm ³ 級パワーデバイス(現在5W/cm ³ 級の約2倍)により高効率インバータを実現し、また、350GHz級の高周波デバイス(現在200GHz級の約1.8倍)を実現する。【経済産業省】	パワーエレクトロニクスインバータ基盤技術開発		経済産業省	情報通信機器課	18 20	1,260	900	855		SiCスイッチング素子を用いたAC400V、3相、15kVA級のインバータユニットを試作し、同一定格のSiインバータユニットと比較して変換損失を30%以下に低減することがほぼ実証された。また、SiC材料のポテンシャルを最大限活用した革新的な超低損失・高密度インバータを実現するために、SiCスイッチング素子の大容量化・信頼性向上・低損失化等の性能高度化や、インバータ設計・高速制御・高温実装等に関わる基盤技術がほぼ確立された。							
21902	【次世代パワーデバイス技術開発】 平成24年度末に次の最終目標を達成。①電力容量2 kW級のサーバー電源のプロトタイプを試作し、電力変換効率が負荷50%で94%以上であることを実証。 ②電力容量が30 kW級の太陽光発電用パワーコンディショナのプロトタイプを試作し、定格出力時に98%以上のシステム効率をもつことを実証する。 ・デバイス温度200～250℃で動作可能とする高温実装技術を開発し、25～30 W/cm ³ 級の出力パワー密度を持つ革新的電力変換器の試作検証を行う。	グリーンITプロジェクト	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	20 24			3000	今年度実施予定	【次世代パワーデバイス技術開発】 H21年度は研究開発体制および環境を整備した。	5000	4000	【次世代パワーデバイス技術開発】 ・研究開発の体制構築にあたっては、産学連携を推進すると共に、国内を代表する電機メーカから成る技術研究組合に、成果の出口を見据えて自動車メーカを加えた。 ・サーバー電源の駆動方式として、高速スイッチング動作の有効性と実現性を確認するとともに、安定動作確保のための指針を策定。 ・ゲート酸化膜の界面単位密度を低減させる新規プロセスを開発しチャネル移動度を阻害する原因を低減した。	【次世代パワーデバイス技術開発】 ・サーバー電源システム開発として、実験回路を作製し信頼性と効率を評価する。 ・デバイス開発として、FETの低オン抵抗化を進め、変換器試作に供給するとともに、信頼性評価も行う。 ・変換器の試作設計を行う。並行して、電力変換器の回路方式や制御方式の工夫等の効果に関して試作検証試験を含む評価を行い、その改善効果を定量的に示す。	【次世代パワーデバイス技術開発】 SiCパワーMOS-FET使用温度を300℃という高温で5000時間安定動作することを確認した(他機関は150℃)。また、その実装に必要な高温用ハンダ材料も開発。いずれも世界初の成果である。		
22001	○ 2007年頃に集積化した低消費電力ディスプレイを実現する。【経済産業省】	次世代大型低消費電力ディスプレイ基盤技術開発	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	19 23		1,235	1,173		【液晶ディスプレイ】 ①高性能TFT実現に向けて、新規成膜装置による成膜条件検討および膜の基礎物理量を測定した。また、新規洗浄方式の洗浄メカニズム解明のための基礎データを抽出するとともに、新規露光装置技術におけるTFT基板のアライメント方法を考案し、実験検証した。 ②画像評価技術として、人工工学的好適視認条件の調査によるデータ解析および評価システムの検討を行った。 ③LEDバックライトの要素技術検討として、輝度むら評価方法、バックライトの高精度計測技術の検討を行い、評価指針を得た。 【プラズマディスプレイ】 ①低い電圧で電子(二次電子)を放出する保護膜材料(高γ保護膜材料)開発のために、二次電子放出過程の計算モデルを作成し、膜物性の基礎データにより検証し計算モデルの改善指針を得た。 ②パネル構成部材等の保護膜特性への影響を評価しパネル製造プロセスの要求パラメータを抽出した。 ③基礎的な駆動実験により低電圧化のためのパネル駆動技術開発指針をまとめるなど、基礎となる評価結果を得た。	大画面・高精細・高画質でありながら大幅な低消費電力を実現する技術開発を行い、以下の成果を得た。 ・PDP放電における二次電子放出機構を解明。低電圧化目標が実現可能な新規高γ保護膜材料を複数発見、実用化に向けた評価を開始。同材料を用いたパネル製造プロセス実現に向けた課題を抽出。最適セル構造と放電制御技術を探求。小型パネルを使用した低電圧駆動実用化技術の実証実験を実施。 ・作製プロセス・成膜装置技術の開発でTFT高活性化達成。高洗浄力の新規ウェット洗浄装置技術を確立。製造ラインへ対応大型基板用新規露光装置の設計着手。画質評価用低輝度光源・評価システムを構築。新規表示モードの高速性(現行比)を確認。部材高効率化の原理実証。輝度ムラ評価指標を定式化。色ムラ表示可能なLEDバックライトシステムを完成。	・PDPの低電圧放電を実現する新しい高γ保護膜材料の実用化可能性を示す。新規高γ保護膜材料を用いて、50型以上の大型パネル用設備実用化に向けたプロセス・設備条件を明確にし、適したセル構造と放電制御技術を確立して現行材料を用いた技術による駆動電圧と比較して駆動電圧を1/2に低減する。さらに新規高γパネルに適した駆動制御設計法を確立する。 ・高性能TFT構造・製膜の最適化を進め、大型基板への適用性を検証する。ウェット洗浄装置技術は実ラインでの有用性を検証する。新規露光装置は大型基板への対応可能性を示す。高画質評価指標の設定を行い、LEDバックライトのムラ評価方法を確立する。	・既存材料でのPDPの低消費電力化が進められてきているが、それらをさらに大幅に加速する消費電力削減を実現するにはディスプレイの低消費電力化は世界的に進んでおり、米国のEnergy Starにおける消費電力の目標値も厳しくなっている。このような状況の中、PDPプロジェクトでは当初計画より1年前倒しで最終目標達成見込みであり、PDPの国際競争力を高める上でも非常に意義がある。また、LCDプロジェクトでは、各種の革新的基盤技術開発により、膨大な市場を有する各種大型ディスプレイ開発を加速することが考えられ、今後の国際競争力の観点から極めて重要となる。				

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
22002	◇ 2011年までに、革新的材料による高効率な表示・発光デバイスを用いた次世代ディスプレイを実現する。【経済産業省】	次世代大型低消費電力ディスプレイ基盤技術開発	世界トップを走り続けるためのディスプレイ・ストレージ・超高速デバイスの中核技術	経済産業省	情報通信機器課	19 23	-	1,235	1,173		<p>【液晶ディスプレイ】</p> <p>①高性能TFT実現に向けて、新規成膜装置による成膜条件検討および膜の基礎物理量を測定した。また、新規洗浄方式の洗浄メカニズム解明のための基礎データを抽出するとともに、新規露光装置技術におけるTFT基板のアライメント方法を考案し、実験検証した。</p> <p>②画像評価技術として、人間工学的好適視聴条件の調査によるデータ解析および評価システムの検討を行った。</p> <p>③LEDバックライトの要素技術検討として、輝度むら評価方法、バックライトの高精度計測技術の検討を行い、評価指針を得た。</p> <p>【プラズマディスプレイ】</p> <p>①低い電圧で電子(二次電子)を放出する保護膜材料(高γ保護膜材料)開発のために、二次電子放出過程の計算モデルを作成し、膜物性の基礎データにより検証し計算モデルの改善指針を得た。</p> <p>②パネル構成部材等の保護膜特性への影響を評価しパネル製造プロセスの要求パラメータを抽出した。</p> <p>③基礎的な駆動実験により低電圧化のためのパネル駆動技術開発指針をまとめるなど、基礎となる評価結果を得た。</p>	445	520	<p>大画面・高精細・高画質でありながら大幅な低消費電力を実現する技術開発を行い、以下の成果を得た。</p> <ul style="list-style-type: none"> ・PDP放電における二次電子放出機構を解明。低電圧化目標が実現可能な新規高γ保護膜材料を複数発見、実用化向け評価を開始。同材料を用いたパネル製造プロセス実現に向けた課題を抽出。最適セル構造と放電制御技術を探索。小型パネルを使用した低電圧駆動実用化技術の実証実験を実施。 ・作製プロセス・成膜装置技術の開発でTFT高性能化達成。高洗浄力の新規ウェット洗浄装置技術を確立。製造ラインへ対応大型基板用新規露光装置の設計着手。画質評価用低輝度光源・評価システムを構築。新規表示モードの高速性(現行比)を確認。部材高効率化の原理実証。輝度ムラ評価指標を定式化。LEDムラ表示可能なLEDバックライトシステムを完成。 	<p>・PDPの低電圧放電を実現する新しい高γ保護膜材料の実用化可能性を示す。新規高γ保護膜材料を用いて、50型以上の大型パネル用設備実用化に向けたプロセス・設備条件を明確にし、適したセル構造と放電制御技術を確立して現行材料を用いた技術による駆動電圧と比較して駆動電圧を1/2に低減する。さらに新規高γパネルに適した駆動制御設計法を確立する。</p> <p>・高性能TFT構造・製膜の最適化を進め、大型基板への適用性を検証する。ウェット洗浄装置技術は実ラインでの有用性を検証する。新規露光装置は大型基板への対応可能性を示す。高画質評価指標の設定を行い、LEDバックライトのムラ評価方法を確立する。</p>	<p>・既存材料でのPDPの低消費電力化が進められてきているが、それらをさらに大幅に加速する消費電力削減を実現するにはディスプレイの低消費電力化は世界的に進んでおり、米国のEnergy Starにおける消費電力の目標値も厳しくなっている。このような状況の中、PDPプロジェクトでは当初計画より1年前倒して最終目標達成見込みであり、PDPの国際競争力を高める上で非常に意義がある。また、LCDプロジェクトでは、各種の革新的基盤技術開発により、膨大な市場を有する各種大型ディスプレイ開発を加速することが考えられ、今後の国際競争力の観点から極めて重要となる。</p>	
22006	【次世代大型有機ELディスプレイ基盤技術の開発】フルHD40インチ以上の大型有機ELディスプレイの消費電力が40W以下となることを示す。各基盤技術がG6サイズ(1500mm×1850mm)以上の基板に適用可能であることを客観的技術データで示す。生産性は、実用化を見据え、定量的な見通しを示す。	グリーンITプロジェクト	世界トップを走り続けるためのディスプレイ・超高速デバイスの中核技術	経済産業省	情報通信機器課	20 24			3000	今年度実施予定	<p>【次世代大型有機ELディスプレイ基盤技術開発】</p> <p>フルHD40インチ以上の大型有機ELディスプレイの消費電力が40W以下となることを示す。また、開発した各基盤技術がG6サイズ(1500mm×1850mm)以上の基板に対して適用可能であることを客観的技術データをもって示す。生産性についても、実用化を見据え、定量的な見通しを示す。</p> <p>H20・21年度の研究開発によって、H22年度終了時の中間目標として設定した値を達成もしくは達成できる見通しを得ることができた。</p>	5000	4000	<p>【次世代大型有機ELディスプレイ基盤技術開発】</p> <ul style="list-style-type: none"> ・有機膜に損傷を与えずに電極形成する製造プロセスを絞り込む。電極の可視光損失率及びシート抵抗値を低減させるための材料・構造の候補を絞り込み、製造プロセス技術が適用可能なことを示す。 ・高バリア性・高透明性を両立する材料候補を絞り込み、上述の製造プロセス技術に適用可能であることを示す。 ・大面積にわたって均一な有機膜を製膜するための方法を絞り込み、最終目標に向けた取り組みの方向性を明確化する。 ・個別要素技術がG6サイズ(1,500mm×1,850mm)以上の基板に対して適用可能であることを示すための検証方法を具体化する。 	<p>【次世代大型有機ELディスプレイ基盤技術開発】</p> <p>有機成膜法として、特に大型基板で高生産性をもたらす有望な技術と目されている面蒸発源静止製膜方法について、ノズル制御面蒸発源を開発することにより、世界最高級の均膜質特性を達成(±2.9%)。</p>		
22101	○ 2007年頃までに、超電導を用いた低消費電力なデバイスを実現する。【経済産業省】	低消費電力型超電導ネットワークデバイスの開発		経済産業省	情報通信機器課	14 18	680	-			シリコンデバイスの性能限界や消費電力増大といった問題をブレークスルーする技術として、半導体素子と異なる原理で動作する超電導回路の高集積化技術、プロセス・設計技術等、超電導技術を用いた高性能・低消費電力デバイスの基盤となる技術を開発する。	-	385	<p>エッジルータおよびLAN/SANシステムの処理速度の向上と省エネを実現するため、高速通信、省エネを可能とするデバイスの開発を行い、以下の成果を得た。</p> <ul style="list-style-type: none"> ・光インターフェースは、光デバイスとCMOS回路の高速化で省電力化を達成し25Gbps×4チャンネル受送信モジュールの目標を得た。 ・各レーザーは、25G~40Gbps高速動作化を進めるとともに、駆動電流の低減と高温動作化を実証した。 ・エッジルータは、40Gbps、4Mフロー/秒を達成するトラフィック分析装置と、スケラブル・ルータの機能検証を実施した。 ・2チャンネルSHV映像の160Gbps光LAN上での伝送システム動作を実証した。 	<ul style="list-style-type: none"> ・光モジュール化技術として、光送信用LSIと光デバイスの4チャンネル集約による超高速・省電力型光モジュール・光スイッチ作製技術を確立する。 ・超高速データ通信技術として、ルータ間・ルータ内100Gbps光接続によるルータの省電力化実証とSHV画像データの160Gbps光信号伝送の設計を検証する。 ・大規模情報処理を実現する次世代のエッジルータ等システムに対応する各種デバイス技術を確立する。 	<ul style="list-style-type: none"> ・25Gbps×4チャンネルの光送受信モジュールの展示デモを国際会議で行い、IEEE802.3で同方式の100Gイーサネット標準化を獲得した。 ・40Gbpsイーサネットにおいてシリアル方式の実証を進め、標準化を主導している。 ・光通信デバイスの最先端技術開発を進め、この分野の国際競争力の維持発展に寄与している。 ・ポスト100Gイーサネットに向けた究極の省電力ネットワーク技術として超高速OTDM伝送技術を世界に先駆けて開発している。 	
22102	○ 2008年頃に通信量10Tb/s級の光スイッチングデバイスを実現する。【経済産業省】	次世代高効率ネットワークデバイス技術開発	大量の情報を瞬時に伝え誰もが便利・快適に利用できる次世代ネットワーク技術	経済産業省	情報通信機器課	19 23	-	1,159	1,043		<p>①大規模エッジルータの高機能化及び省電力化(要素デバイスの25Gbps動作のシミュレーションと設計、高速インターフェース測定器の開発)</p> <p>②超高速伝送技術の確立(100Gbps超の転送動作の要素デバイス間のインターフェース仕様策定と評価の立ち上げ)</p> <p>③超高速通信デバイスの高機能化と小型・集積化及び省電力化(要素デバイスの低消費電力での25/40Gbps動作の確認と小型・アレイ化の要素設計)以上、中間目標の実現に向け、計画通りの進捗である。</p>	434	385	<p>エッジルータおよびLAN/SANシステムの処理速度の向上と省エネを実現するため、高速通信、省エネを可能とするデバイスの開発を行い、以下の成果を得た。</p> <ul style="list-style-type: none"> ・光インターフェースは、光デバイスとCMOS回路の高速化で省電力化を達成し25Gbps×4チャンネル受送信モジュールの目標を得た。 ・各レーザーは、25G~40Gbps高速動作化を進めるとともに、駆動電流の低減と高温動作化を実証した。 ・エッジルータは、40Gbps、4Mフロー/秒を達成するトラフィック分析装置と、スケラブル・ルータの機能検証を実施した。 ・2チャンネルSHV映像の160Gbps光LAN上での伝送システム動作を実証した。 	<ul style="list-style-type: none"> ・光モジュール化技術として、光送信用LSIと光デバイスの4チャンネル集約による超高速・省電力型光モジュール・光スイッチ作製技術を確立する。 ・超高速データ通信技術として、ルータ間・ルータ内100Gbps光接続によるルータの省電力化実証とSHV画像データの160Gbps光信号伝送の設計を検証する。 ・大規模情報処理を実現する次世代のエッジルータ等システムに対応する各種デバイス技術を確立する。 	<ul style="list-style-type: none"> ・25Gbps×4チャンネルの光送受信モジュールの展示デモを国際会議で行い、IEEE802.3で同方式の100Gイーサネット標準化を獲得した。 ・40Gbpsイーサネットにおいてシリアル方式の実証を進め、標準化を主導している。 ・光通信デバイスの最先端技術開発を進め、この分野の国際競争力の維持発展に寄与している。 ・ポスト100Gイーサネットに向けた究極の省電力ネットワーク技術として超高速OTDM伝送技術を世界に先駆けて開発している。 	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考	
22103	○ 2010年頃までに、シリコントランジスタにとつてかわる10W/cm ³ 級パワーデバイス(現在5W/cm ³ 級の約2倍)により高効率インバータを実現し、また、350GHz級の高周波デバイス(現在200GHz級の約1.8倍)を実現する。【経済産業省】	パワーエレクトロニクスインバータ 基盤技術開発		経済産業省	情報通信機器課	18 20	1,260	900	855		SiCスイッチング素子を用いたAC400V、3相、15kVA級のインバータユニットを試作し、同一定格のSiインバータユニットと比較して変換損失を30%以下に低減することがほぼ実証された。また、SiC材料のポテンシャルを最大限活用した革新的な超低損失・高密度インバータを実現するために、SiCスイッチング素子の大容量化・信頼性向上・低損失化等の性能高度化や、インバータ設計・高速制御・高温実装等に関する基盤技術がほぼ確立された。	-	-	-	-	-	-	
22104	◇ 2011年頃までに、革新的な効率の光スィッチ用偏光素子等のオプティカル新機能部材を実現する。【経済産業省】	低損失オプティカル新機能部材技術 開発		経済産業省	情報通信機器課	18 22	540	486	437	360	300		300	プロジェクトやディスプレイ等に用いられる光学部材の消費電力の低減を実現するため、「近接場光」という全く新しい光の原理を使用した偏光板を開発する。具体的には以下の成果を得た。 ・最終仕様に適するような、オプティカル新機能部材の材料と加工精度の作製要素技術内容の目途を得た。 ・ナノ構造金属部材作製技術を絞込んで最適作製プロセスの目途を得た。 ・半導体量子ドットの形状制御技術、材料制御技術を更に向上させ、室温動作に向けた材料・構造の最適化構成に対する作製技術の目途を得た。	・数十nmレベルの偏光板等、オプティカル新機能部材の仕様に対応した材料と加工精度のナノ構造部材作成技術を開発する。 ・高分解能のラマン分光法等を開発し、100nm以下の分解能を持つ二次元ラズモン評価技術を開発する。 ・ナノ構造部材に発現する近接場光の機能を動作原理とするオプティカル新機能部材を検討し、機能を確認するとともに、近接場光を信号キャリアとする、波長変換素子の動作確認を行う。 ・近接場相互作用の数値解析シミュレーション技術を応用し、電気双極子の集合を近似的に表現するモデル化を行い、局所領域の光学特性計算が可能な計算手法を開発し、偏光制御部材の材料、構成・構造、寸法等を最適設計する。 ・ナノ構造の偏光制御部材を作製し光学特性・機能の評価・実証する。	シミュレーションにおいて、全ての波長において最終目標値(偏光透過率75%、消光比1:2000)を実現する結果が得られており、世界最高性能である。作製技術については、60%を超える偏向効率を実現しており、海外においてはナノ構造の作製技術は開発中であるが、透過現象や屈折現象のみで偏向現象を発揮するまでには至っておらず、優位性がある。 携帯プロジェクトやディスプレイ向けの高効率偏向制御部材(従来の物理的最大の効率は50%)の出現により、新たな商品展開、省エネ効果が期待できる。これにより環境面および国際競争力強化の面において意義がある。		
22201	○ 2007年頃までに、超電導を用いた低消費電力なデバイスを実現する。【経済産業省】	低消費電力型超電導ネットワーク デバイスの 開発		経済産業省	情報通信機器課	14 18	680	-	-			385		エッジルータおよびLAN/SANシステムの処理速度の向上と省エネを実現するため、高速通信、省エネを可能とするデバイスの開発を行い、以下の成果を得た。 ・光インターフェースは、光デバイスとCMOS回路の高速化で省電力化を達成し25Gbps×4チャネル送受信モジュールの目途を得た。 ・各レーザーは、25G~40Gbps高速動作化を進めるとともに、駆動電流の低減と高温動作化を実証した。 ・エッジルータは、40Gbps、4Mフロー/秒を達成するトラフィック分析装置と、スケラブルルータの機能検証を実施した。 ・2チャンネルSHV映像の160Gbps光LAN上での伝送システム動作を実証した。	・光モジュール化技術として、光送受信用LSIと光デバイスの4チャネル化集約による超高速・省電力型光モジュール・光スィッチ作製技術を確立する。 ・超高速データ通信技術として、ルータ間・ルータ内100Gbps光接続によるルータの省電力化実証とSHV画像データの160Gbps光信号伝送の設計を検証する。 ・大規模情報処理を実現する次世代のエッジルータ等システムに対応する各種デバイス技術を確立する。	・25Gbps×4チャネルの光送受信モジュールの展示デモを国際会議で行い、IEEE802.3で同方式の100Gイーサネット標準化を獲得した。 ・40Gbpsイーサネットにおいてシリアル方式の実証を進め、標準化を主導している。 ・光通信デバイスの最先端技術開発を進め、この分野の国際競争力の維持発展に寄与している。 ・ポスト100Gイーサネットに向けた究極の省電力ネットワーク技術として超高速OTDM伝送技術を世界に先駆け開発している。		
22202	○ 2008年頃までに、効率的な情報家電機器の宅内相互運用を実現するため、リモート管理などシステムの統合管理が可能となる基盤技術を開発する。【経済産業省】	情報家電センサー・ ヒューマンインターフェイス デバイス 活用技術の 開発【20年 度で終了】		経済産業省	情報通信機器課	18 20	308	321	321		機器やメーカーの違いを超えて相互連携できるための基盤技術及び仕様の共通化を実現	-	-	-	今回の成果を踏まえ、今後は、民間主導のもと実用化に向けた研究開発を実施する予定	-		
22203	○ 2010年頃に情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップを実現する。【経済産業省】	半導体アプリケーション チッププロ ジェクト	次世代半導体の国際競争力強化を勝ち抜き超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	15 21	1,995	1,978	1,400		平成17年度から、「情報家電用半導体アプリケーションチップ技術開発」として提案型公募を行い、採択している。 採択案件ごとにそれぞれの目標を達成(開発した半導体チップ技術もしくはそれに準じるデバイスの機能と性能確認)する。平成15年度に採択した6件、17年度に採択した9件の下記テーマについて研究開発を行い、平成19年度までに終了し、概ね、当初の目標を達成した。H19年度終了テーマの実用化時期については、早いものは、2-3年後の実用化を目指している。H19年度にも新たに5件を採択し、現在は6テーマを実施中。	1,000	-	①ヘテロジニアス・マルチコア技術開発 汎用コアと特定用途コアで合計8コア以上搭載する64ビットヘテロ・マルチコアチップRP-Xを試作し、30GOPS/Wの高い電力性能比を実現した。 ②次世代ネットワークにおけるセキュリティプラットフォームチップの開発 FPGA実装からASIC化を実施し、目標である処理スループット1Gbpsの達成を確認できた。ユーザ評価用のボードを追加制作し、評価した。 ③ワイヤレスHDMIモジュールの研究開発 3チャネルを装備したHDMI送受信システムチップとアンテナボードを開発し、1080i/24bitのHD画像の送受信実験を完了した。1080p化の再設計を行い、伝送を確認した。 ④システムLSI高密度不揮発メモリの研究開発 MOSTトランジスタのホットキャリア効果を記憶動作の原理とする不揮発多値メモリセル型512MbitPROMプロトタイプを試作評価を行った。最終目標特性を評価した。 ⑤ビデオCODECチップの研究開発 ビデオCODECコアの論理設計と検証と、チップ設計を完了した。応用機能ボードとアプリケーションソフトの製作と評価、ビデオCODECチップの評価を行った。 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 デジタルマイクロフォン用A/D変換器の試作・評価を完了した。ノイズキャンセラルゴリズムの要素技術をモデル化した。実装できるアルゴリズム、デジタル補聴器回路を設計開発した。	①~⑤ 平成21年度で終了 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 3ヶ月間期間を延長し、補聴器用回路については、音量の調整機能を含めた特性確認回路を試作し、総合統制評価を行うつつ要素技術を確立し、目標が達成していることを確認する。	国際的位置づけ等は、テーマ毎に市場展開やベンチマークで考慮している。 ①該当分野でもっとも重要な国際学会ISSCCで2月にプレス発表。30GOPS/Wという高い電力性能比は世界トップレベル。 ③HD画像データのワイヤレス伝送が進んでいる中、モバイル機器からの簡易伝送というニッチ市場への展開が期待される。 ⑤海外競合他社との比較で5db以上優れている。 ⑥エンドユーザである補聴器メーカーからの要望を踏まえ、「聞こえ」を改善するための専用回路を開発中。補聴器メーカーからの要望スベックは、現時点において海外競合他社も開発できていない。海外競合他社に先行することにより、国内補聴器メーカーの国際競争力を高めることができる。		
22204	◇ 2015年頃までに、コンピュータが話し言葉や多言語を認識することを可能とする。【経済産業省】	情報家電センサー・ ヒューマンインターフェイス デバイス 活用技術の 開発【20年 度で終了】		経済産業省	情報通信機器課	18 20	308	321	321		機器やメーカーの違いを超えて相互連携できるための基盤技術及び仕様の共通化を実現	-	-	-	今回の成果を踏まえ、今後は、民間主導のもと実用化に向けた研究開発を実施する予定	-		

コード番号 号(「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点 科学技術 への該当	府省名	担当課室 名	事業期間 始期 終期	H18予 算額(百万 円)	H19予 算額(百万 円)	H20予 算額(百万 円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な取組み(具体的な成果、研究開発計画の見 直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づ け・意義」	備考
22301	○ 情報システム、ソフトウェア又はネットワークに関して、新たな脅威に対応した情報セキュリティに係る被害を未然に防止する技術及び、被害が発生した場合にもその被害を局限化できるような技術を開発する。【総務省・経済産業省(連名)】	コンピュータセキュリティ早期警戒体制の整備事業	世界一安全・安心なIT社会を実現するセキュリティ技術	経済産業省	情報セキュリティ政策室	17 22	1759 1332	1826 1399	1868 1399		不正アクセス等による被害者が適切に対処するため、国内外のCSIRTと連携しつつ、ユーザやシステム管理者に対して防御に関する知見を提供した。また、サイバー・クリーン・センター(CCC)を着実に運営し、収集されたポット検体の分析、感染防止策等の対策を講じる。なお、必要に応じて、国内外のCSIRTと連携し、ポットの活動抑制・停止に向けた調整を実施した。さらに、インターネットを利用する一般利用者等に対して、情報セキュリティの重要性を訴える普及啓発を実施した。	1882 1214	1449 971	情報セキュリティに係る被害を未然に防止するとともに被害が発生した場合にその被害の拡大を抑制するため、不正アクセス、脆弱性等の届出制度の運用等の対策を実施した。また、ポットについて、感染防止、駆除及び被害の局限化等を図るため、総務省との連携の下に創設したサイバー・クリーン・センター(CCC)を着実に運用し、収集されたポット検体の分析、感染防止策等の対策を講じた。さらに、インターネットを利用する一般利用者が、情報セキュリティに関する基礎知識を学習できるセミナーである「インターネット安全教室」を実施するとともに、中小企業の情報セキュリティ対策レベル向上を目指した指導事業を実施した。	情報セキュリティ政策会議において決定された「第2次情報セキュリティ基本計画(2009年度～2011年度の間に我が国が取り組むべき情報セキュリティに係る取組を定めたもの)」に基づき、ポット検体の分析を行うとともに、不正アクセス、脆弱性等の情報セキュリティに係る脅威の抑止、拡大防止に資する対策に関して必要な情報を継続して提供する。	不正アクセス行為等による被害者を適切に対処するため、国外のコンピュータセキュリティインシデント対応機関(CSIRT)と連携しつつ、ユーザやシステム管理者に対して、不正アクセス防御に関する知見の提供を実施する。また、脆弱性情報について、国外のCSIRTとの連携・協力体制の強化・拡充を図る。	
22301	○ 情報システム、ソフトウェア又はネットワークに関して、新たな脅威に対応した情報セキュリティに係る被害を未然に防止する技術及び、被害が発生した場合にもその被害を局限化できるような技術を開発する。【総務省・経済産業省(連名)】	情報セキュリティ対策基盤整備事業	世界一安全・安心なIT社会を実現するセキュリティ技術	経済産業省	情報セキュリティ政策室	17 22	1157	1157	1200		届出のあったコンピュータウイルスについてウイルスの性質・特徴について分析を行い、ユーザへの注意喚起を迅速に行うとともに、脆弱性情報に関する危険性・緊急対応性等の分析を行い、技術的・組織的対応に関する情報を提供した。また、サイバー・クリーン・センターの運営に協力し、ポットに係る情報の受付業務を実施した。さらに、平成20年度から、情報セキュリティ対策を国内外の経済社会システムの構造の多面的変化に対応するため、(独)情報処理推進機構に「情報セキュリティ分析ラボラトリー」を設置し、データ収集・分析等を実施した。その他、ITセキュリティ評価・認証制度に係る認証機関の運営業務、電子政府推奨暗号の安全性の監視等を実施した。	1195	1159	コンピュータウイルス等の届出受付業務を実施し、ウイルスの分析を行い、ユーザへの注意喚起を迅速に実施。また、IT製品の安全性について、国際標準(ISO/IEC15408)に従って評価するITセキュリティ評価・認証制度に係る認証機関の運営業務を実施。さらに、電子政府推奨暗号の安全性の監視等を実施した。	情報セキュリティ政策会議において決定された「第2次情報セキュリティ基本計画(2009年度～2011年度の間に我が国が取り組むべき情報セキュリティに係る取組を定めたもの)」に基づき、情報セキュリティの脅威の抑止、拡大防止に資する対策及び脆弱性(ソフトウェア等の安全上の問題箇所)の分析等を促進するための技術開発等を継続して実施する。	ITセキュリティ製品の安全性について、国際標準に従って評価するITセキュリティ評価・認証制度に係る認証機関の運営を行い、安全なIT製品の普及を促進する。	
22302	○ 我が国の国民生活・経済活動・安全保障に密接に関連する情報セキュリティを適切に確保し、ITを安心して活用できる環境を整備するため、適切な組織体制の確立、信頼性の高い情報システム、ソフトウェア又はネットワークの普及及び電子認証基盤の構築に係る技術を開発する。【総務省・経済産業省(連名)】	情報セキュリティ対策基盤整備事業	世界一安全・安心なIT社会を実現するセキュリティ技術	経済産業省	情報セキュリティ政策室	17 22	1157	1157	1200		届出のあったコンピュータウイルスについてウイルスの性質・特徴について分析を行い、ユーザへの注意喚起を迅速に行うとともに、脆弱性情報に関する危険性・緊急対応性等の分析を行い、技術的・組織的対応に関する情報を提供した。また、サイバー・クリーン・センターの運営に協力し、ポットに係る情報の受付業務を実施した。さらに、平成20年度から、情報セキュリティ対策を国内外の経済社会システムの構造の多面的変化に対応するため、(独)情報処理推進機構に「情報セキュリティ分析ラボラトリー」を設置し、データ収集・分析等を実施した。その他、ITセキュリティ評価・認証制度に係る認証機関の運営業務、電子政府推奨暗号の安全性の監視等を実施した。	1195	1159	コンピュータウイルス等の届出受付業務を実施し、ウイルスの分析を行い、ユーザへの注意喚起を迅速に実施。また、IT製品の安全性について、国際標準(ISO/IEC15408)に従って評価するITセキュリティ評価・認証制度に係る認証機関の運営業務を実施。さらに、電子政府推奨暗号の安全性の監視等を実施した。	情報セキュリティ政策会議において決定された「第2次情報セキュリティ基本計画(2009年度～2011年度の間に我が国が取り組むべき情報セキュリティに係る取組を定めたもの)」に基づき、情報セキュリティの脅威の抑止、拡大防止に資する対策及び脆弱性(ソフトウェア等の安全上の問題箇所)の分析等を促進するための技術開発等を継続して実施する。	ITセキュリティ製品の安全性について、国際標準に従って評価するITセキュリティ評価・認証制度に係る認証機関の運営を行い、安全なIT製品の普及を促進する。	
22302	○ 我が国の国民生活・経済活動・安全保障に密接に関連する情報セキュリティを適切に確保し、ITを安心して活用できる環境を整備するため、適切な組織体制の確立、信頼性の高い情報システム、ソフトウェア又はネットワークの普及及び電子認証基盤の構築に係る技術を開発する。【総務省・経済産業省(連名)】	企業・個人のセキュリティ対策促進事業	世界一安全・安心なIT社会を実現するセキュリティ技術	経済産業省	情報セキュリティ政策室	17 22	1781 1051	1482 752	1440 710		企業における安全な情報資産管理や事業継続等を促進する情報セキュリティガバナンスの確立に向け、「情報セキュリティ対策ベンチマーク」及び「情報セキュリティ報告書モデル」等を改訂するとともに、「情報セキュリティガバナンス導入ガイドランス」等の各種ガイドランスを公表した。また、情報セキュリティに係る脅威が急速に変化・拡大している状況を踏まえ、情報セキュリティに係る根本的な問題解決等を図るための中長期的な視点に立った研究開発等を実施した。	1484 1057	1443 702	企業からの技術情報や個人情報等の重要情報が流出・漏えいする事件などが後を絶たない中、企業の経営陣が責任とリーダーシップを持って情報セキュリティ対策を実施すること、すなわち「企業における情報セキュリティガバナンスの確立」の普及・促進を図ることを目的とした「情報セキュリティガバナンス導入ガイドランス」等を取りまとめ、平成21年6月に公表した。また、電子署名・認証の利用促進を図るための取組も実施した。	情報セキュリティ政策会議において決定された「第2次情報セキュリティ基本計画(2009年度～2011年度の間に我が国が取り組むべき情報セキュリティに係る取組を定めたもの)」に基づき、自律的・継続的な情報セキュリティ対策を促進するための技術開発、信頼性の高いIT製品・ソフトウェアの普及、及び電子商取引の信頼性・安全性の確保を目的とした電子認証基盤を整備するための組織的対策の推進、技術開発を継続して実施する。また、2009年度から、システムLSIに係る国際水準のセキュリティ評価体制整備する。	平成20年度までに策定した企業の情報セキュリティガバナンスの確立を促進するためのツールについて、アジア諸国をはじめとする企業にも活用を図るための取組を実施する。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考	
22401	○ 情報システム、ソフトウェア又はネットワークに関して、新たな脅威に対応した情報セキュリティに係る被害を未然に防止する技術及び、被害が発生した場合にもその被害を局限化できるような技術を開発する。【総務省・経済産業省(連名)】	コンピュータセキュリティ早期警戒体制の整備事業	世界一安全・安心なIT社会を実現するセキュリティ技術	経済産業省	情報セキュリティ政策室	17 22	1759 1332	1826 1399	1869 1399		不正アクセス等による被害者が適切に対処するため、国内外のCSIRTと連携しつつ、ユーザやシステム管理者に対して防御に関する知見を提供した。また、サイバー・クリーン・センター(CCC)を着実に運営し、収集されたポット検体の分析、感染防止策等の対策を講じる。なお、必要に応じて、国内外のCSIRTと連携し、ポットの活動抑制・停止に向けた調整を実施した。さらに、インターネットを利用する一般利用者等に対して、情報セキュリティの重要性を訴える普及啓発を実施した。	1682 1214	1449 971	情報セキュリティに係る被害を未然に防止するとともに被害が発生した場合にその被害の拡大を抑制するため、不正アクセス、脆弱性等の届出制度の運用等の対策を実施した。また、ポットについて、感染防止、駆除及び被害の局限化等を図るため、総務省との連携の下に創設したサイバー・クリーン・センター(CCC)を着実に運用し、収集されたポット検体の分析、感染防止策等の対策を講じた。	情報セキュリティ政策会議において決定された「第2次情報セキュリティ基本計画(2009年度～2011年度の間に我が国が取り組むべき情報セキュリティに係る取組を定めたもの)」に基づき、ポット検体の分析を行うとともに、不正アクセス、脆弱性、ポット等の情報セキュリティに係る脅威の抑制、拡大防止に資する対策に関して必要な情報を継続して提供する。	不正アクセス行為等による被害者を適切に対処するため、国外のコンピュータセキュリティインシデント対応機関(CSIRT)と連携しつつ、ユーザやシステム管理者に対して、不正アクセス防御に関する知見の提供を実施する。また、脆弱性情報について、国外のCSIRTとの連携・協力体制の強化・拡充を図る。		
22402	○ 我が国の国民生活・経済活動・安全保障に密接に関連する情報セキュリティを適切に確保し、ITを安心して活用できる環境を整備するため、適切な組織体制の確立、信頼性の高い情報システム、ソフトウェア又はネットワークの普及及び電子認証基盤の構築に係る技術を確立する。【総務省・経済産業省(連名)】	企業・個人のセキュリティ対策促進事業	世界一安全・安心なIT社会を実現するセキュリティ技術	経済産業省	情報セキュリティ政策室	17 22	1781 1051	1482 752	1440 710		企業における安全な情報資産管理や事業継続等を促進する情報セキュリティガバナンスの確立に向け、「情報セキュリティ対策ベンチマーク」及び「情報セキュリティ報告書モデル」等を改訂するとともに、「情報セキュリティガバナンス導入ガイドダンス」等の各種ガイドダンスを公表した。また、情報セキュリティに係る脅威が急速に変化・拡大している状況を踏まえ、情報セキュリティに係る根本的な問題解決等を図るための中長期的な視点に立った研究開発等を実施した。	1484 1057	1443 702	企業からの技術情報や個人情報等の重要情報が流出・漏えいする事件などが後を絶たない中、企業の経営陣が責任とリーダーシップを持って情報セキュリティ対策を実施すること、すなわち「企業における情報セキュリティガバナンスの確立」の普及・促進を図ることを目的とした「情報セキュリティガバナンス導入ガイドダンス」等を取りまとめ、平成21年6月に公表した。	情報セキュリティ政策会議において決定された「第2次情報セキュリティ基本計画(2009年度～2011年度の間に我が国が取り組むべき情報セキュリティに係る取組を定めたもの)」に基づき、自律的・継続的な情報セキュリティ対策を促進するための技術開発、信頼性の高いIT製品・ソフトウェアの普及、及び電子商取引の信頼性・安全性の確保を目的とした電子認証基盤を整備するための技術開発を継続して実施する。また、2009年度から、システムLSIに係る国際水準のセキュリティ評価体制整備する。	平成20年度までに策定した企業の情報セキュリティガバナンスの確立を促進するためのツールについて、アジア諸国をはじめとする企業にも活用を図るための取組を実施する。		
22502	◇ 組み込みソフトウェアの設計開発技術の確立に向けて、現場における設計開発手法を知識化・体系化するとともに、各種の理論・手法を実システムへ適用するための技術を開発する。【経済産業省】	産学連携ソフトウェア工学の実践	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報処理振興課	16 21	1,576	2,200	2,420		ソフトウェアエンジニアリングの成果物は、開発現場で使いやすいように実例を1942件含めて作成し、また、48件の実証実験を行うことで効果を検証し、ソフトウェアの信頼性・生産性の向上につながっている。また、ユーザ/ベンダ間での開発プロセスを共通認識化したSLC P2007については、実際に国際標準に提案し、採用された成果となっており、我が国発のソフトウェアエンジニアリング手法が世界的にも普及している。さらに、産学官が連携して開発したプロジェクト進捗管理手法(EPM)やスキル管理手法(ETS)などについては、実際に自動車制御系ソフトウェアの開発に業界横断的に適用され、品質管理の効果があらわれている。	2,370	-	ソフトウェアエンジニアリングを活用した高信頼な車載制御系基盤ソフトウェア等について、実車上で実装・検証・評価を実施した。また、ソフトウェアの設計を支援するツール、開発されたソフトウェアの品質を検証するツールを開発した。	ソフトウェアエンジニアリングを活用した高信頼組み込みソフトウェアの開発について、実車に搭載した評価・検証を実施したが、さらなるソフトウェアエンジニアリングの開発の高度化に向けては、形式手法等の先端的手法の開発や、今後、統合システムが進展する見通しを踏まえた、その設計支援ツールの開発等が望まれる。	○車載制御系基盤ソフトウェアについて、欧州の標準化団体と比較し、信頼性・効率性・使用性の面でアーキテクチャの優位性を確認した。		
22503	○ システムの信頼性の評価体制構築、国際標準化提案準備、システムエンジニアリング手法の導入実証の支援等を行う。また、国内外の関係団体と連携して、成果の情報発信・普及を進める。	システムエンジニアリング実践拠点	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報処理振興課	16 24					「産学連携ソフトウェア工学の実践」の項を参照(H21まで「産学連携ソフトウェア工学の実践」の一部)。							
22504	○ システムの信頼性及びその開発の効率性を向上させるシステム開発手法の導入・実証事業等を行い、標準化活動を行う。また、中小ソフトウェア企業等による組み込みシステムの開発について、高信頼な組み込みシステムの開発環境及び共通アーキテクチャを整備する。	中小企業システム基盤開発環境整備事業	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報処理振興課	22 24					平成22年度新規	733						
22604	○ 2010年までに次世代トータルアーキテクチャに基づく開発の信頼性などに関する諸基準の設定を産・学・官連携で実施する。【経済産業省】	IT投資効率性向上のための共通基盤開発プロジェクト	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報経済課	20 22	-	-	800		3カ年計画のうち初年度目標である標準化と活用のための協議会を設立し民導による議論が行われている。	400	0	情報家電分野における、ソフトウェア開発投資効率の向上を目指し、モジュール化とAPI標準化によるソフトウェア再利用化を実現する共通ソフトウェア基盤として、今後の情報家電で必須のネットワーク接続機能と録画再生機能の複合動作、及びインターネット・コンテンツ再生等の新規サービス向けに必要なAPI拡張仕様を策定した。また、APIを採用したソフトウェアの移植性研究とあわせて、ハードウェア仮想化インターフェースによるドライバ・ソフトウェアの動作実証を行い、異なる基本ソフトウェアやハードウェア上でのソフトウェア移植性向上に貢献することを確認した。	本プロジェクトにより、情報家電分野における、ソフトウェアのモジュール化とAPIの標準化を実現するソフトウェア・プラットフォームを開発し、その効果を確認することが出来たが、今後は、本プロジェクトの成果を、実際の製品等に適用すべく、具体的な活用と普及を推進するための体制作りや環境の整備が望まれる。	近年、我が国の情報家電産業では、技術革新と擦り合わせ技術を得意としながら、家電製品の普及期にシェアを失い、収益を確保できない問題に直面している。本事業は、我が国に優れた分野ながらソフトウェアのAPI標準化が遅れていることにフォーカスし、共通ソフトウェア基盤を確立することで、次世代情報家電製品の普及期においても、シェアと収益が確保できる事業環境のモデルケースを目指し、日本の情報家電産業の発展に貢献する。又、そのプラットフォーム確立により、開発費の低減効果を国内外にアピールし、情報家電のデバイス・ソフト等パーツ分野でもワールドワイドに展開可能な日本発の共通ソフトウェア基盤構築を目指す。		

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額 (百万円)	H19予算額 (百万円)	H20予算額 (百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具 体的な成 果、研究 開発計画 の見直し 等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
22605	◇ 開発システムの実証に基づき、次世代トータルシステムの利活用モデルの有効性を評価し、国内外に発信する。【経済産業省】	IT投資効率性向上のための共通基盤開発プロジェクト(再掲)	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報経済課	20 22	-	-	800		3カ年計画のうち初年度目標である標準化と活用のための協議会を設立し民主導による議論が行われている。	400	0	情報家電分野における、ソフトウェア開発投資効率の向上を目指し、モジュール化とAPI標準化によるソフトウェア再利用化を実現する共通ソフトウェア基盤として、今後の情報家電で必須のネットワーク接続機能と録画再生機能の複合動作、及びインターネット・コンテンツ再生等の新規サービス向けに必要なAPI拡張仕様を策定した。また、APIを採用したソフトウェアの移植性研究とあわせて、ハードウェア仮想化インターフェースによるドライバ・ソフトウェアの動作実証を行い、異なる基本ソフトウェアやハードウェア上でのソフトウェア移植性向上に貢献することを確認した。	本プロジェクトにより、情報家電分野における、ソフトウェアのモジュール化とAPIの標準化を実現するソフトウェア・プラットフォームを開発し、その効果を確認することが出来たが、今後は、本プロジェクトの成果を、実際の製品等に適用すべく、具体的な活用と普及を推進するための体制作りや環境の整備が望まれる。	近年、我が国の情報家電産業では、技術革新と擦り合わせ技術を得意としながら、家電製品の普及期にシェアを失い、収益を確保できない問題に直面している。本事業は、我が国に優位な分野ながらソフトウェアのAPI標準化が遅れていることにフォーカスし、共通ソフトウェア基盤を確立することで、次世代情報家電製品の普及期においても、シェアと収益が確保できる事業環境のモデルケースを目指し、日本の情報家電産業の発展に貢献する。又、そのプラットフォーム確立により、開発費の低減効果を国内外にアピールし、情報家電のデバイス・ソフト等パーツ分野でもワールドワイドに展開可能な日本発の共通ソフトウェア基盤構築を目指す。	
22606	○ 2010年頃までに、Web及び非Web上にある大量かつ多様な情報を、個人が簡便、的確、かつ安心して収集、分析することができる次世代の情報検索・情報解析技術基盤を構築する。【経済産業省】	情報大航海プロジェクト	世界と感動を共有するコンテンツ創造及び情報活用技術	経済産業省	情報処理振興課	19 21	-	4,570	4,108		次世代の情報検索・解析技術として55技術(うち、重点化共通技術として19技術)を抽出・整理した。	2,598	-	次世代の情報検索・解析技術として59技術(うち、重点化共通技術として22技術)を開発した。	○開発した技術についての確な権利処理を施し、誰もが利用できる仕組みを構築する。	Webの情報の利活用のみならず、位置情報等の非Webの情報から経済的価値を創造するビジネスモデルの創出に道筋をつけた点において、諸外国の検索サービス等に対して大きく先行している。	
22607	◇ 必要となるソフトウェアの開発、開発環境の充実及び実証事例の創出を行う。【経済産業省】	情報大航海プロジェクト	世界と感動を共有するコンテンツ創造及び情報活用技術	経済産業省	情報処理振興課	19 21	-	4,570	4,108		開発した技術を共通化・汎用化し、オープンにするための基盤(コラボレーションプラットフォーム)を整備した。また、個人情報や著作権等について、制度的な課題を整理した。	2,598	-	開発した技術を共通化・汎用化し、オープンにするための基盤(コラボレーションプラットフォーム)を整備・運用した。また、個人情報や著作権等について、制度的な課題について検討し、取りまどめを行った。著作権制度については、法改正に向けた働きかけの結果、著作権法が改正され、検索サービス等が条文上明記された。	○開発した技術における収益還元等の仕組みを検討する。 ○個人情報保護や著作権に関する制度的課題についてガイドライン策定等の対応を行う。	Webの情報の利活用のみならず、位置情報等の非Webの情報から経済的価値を創造するビジネスモデルの創出に道筋をつけた点において、諸外国の検索サービス等に対して大きく先行している。	
22608	○ 必要となるソフトウェアの開発、開発環境の充実及び実証事例の創出を行う。	オープンソフトウェア利用促進事業	世界標準を目指すソフトウェアの開発支援技術	経済産業省	情報処理振興課	15 22	879	704	540		ソフトウェアが相互連携したサービス提供形態が急速に発展する中、オープンソースソフトウェア(OSS)の活用促進に取り組むとともに、政府等における公平なIT調達のための技術参照モデル(TRM)を策定した。	540	-	平成21年度版の「技術参照モデル(TRM)」及び「情報システム調達のためのTRM活用の手引き」を作成・公開した。また、オープンソフトウェアに係る人材の育成事業を6つの教育・研究機関で実施した。さらに、OSSやオープンな標準の利用拡大のための各種ツール提供、Rubyの国際標準化に向けた作業等にも取り組んだ。	だれもが安心して「オープンなソフトウェア」を利用できるよう、役務やサービスの調達要件を加えた「技術参照モデル(TRM)」改訂版等ガイドラインや評価情報等を整備する。	OSS推進のための国際組織であるQualipsoネットワークに平成22年3月に加盟するとともに、各種国際会議を主導することにより、世界各国と連携を図りながら、事業を推進している。	
22904	○ 2015年頃までに、コンピュータが話し言葉や多言語を認識することを可能とする。【経済産業省】	情報家電センサー・ヒューマンインターフェイスデバイス活用技術の開発【20年度で終了】		経済産業省	情報通信機器課	18 20	308	321	321		機器やメーカーの違いを超えて相互連携できるための基盤技術及び仕様の共通化を実現	-	-	-	今回の成果を踏まえ、今後は、民間主導のもと実用化に向けた研究開発を実施する予定	-	
23101	○ 2010年頃までに、Web及び非Web上にある大量かつ多様な情報を、個人が簡便、的確、かつ安心して収集、分析することができる次世代の情報検索・情報解析技術基盤を構築する。【経済産業省】	情報大航海プロジェクト	世界と感動を共有するコンテンツ創造及び情報活用技術	経済産業省	情報処理振興課	19 21	-	4,570	4,108		次世代の情報検索・解析技術として55技術(うち、重点化共通技術として19技術)を抽出・整理した。	2,598	-	次世代の情報検索・解析技術として59技術(うち、重点化共通技術として22技術)を開発した。	○開発した技術についての確な権利処理を施し、誰もが利用できる仕組みを構築する。	Webの情報の利活用のみならず、位置情報等の非Webの情報から経済的価値を創造するビジネスモデルの創出に道筋をつけた点において、諸外国の検索サービス等に対して大きく先行している。	
23102	◇ 非Webのリアルタイム情報収集・解析と日本の優れたユーザーインターフェイス技術も視野に入れた情報検索・解析技術を普及させ、個人がITの恩恵を実感できるライフソリューションサービスや人工知能系関連ビジネスの創出基盤を構築する。【経済産業省】	情報大航海プロジェクト	世界と感動を共有するコンテンツ創造及び情報活用技術	経済産業省	情報処理振興課	19 21	-	4,570	4,108		開発した技術を共通化・汎用化し、オープンにするための基盤(コラボレーションプラットフォーム)を整備した。また、個人情報や著作権等について、制度的な課題を整理した。	2,598	-	開発した技術を共通化・汎用化し、オープンにするための基盤(コラボレーションプラットフォーム)を整備・運用した。また、個人情報や著作権等について、制度的な課題について検討し、取りまどめを行った。著作権制度については、法改正に向けた働きかけの結果、著作権法が改正され、検索サービス等が条文上明記された。	○開発した技術における収益還元等の仕組みを検討する。 ○個人情報保護や著作権に関する制度的課題についてガイドライン策定等の対応を行う。	Webの情報の利活用のみならず、位置情報等の非Webの情報から経済的価値を創造するビジネスモデルの創出に道筋をつけた点において、諸外国の検索サービス等に対して大きく先行している。	
23102	◇ 非Webのリアルタイム情報収集・解析と日本の優れたユーザーインターフェイス技術も視野に入れた情報検索・解析技術を普及させ、個人がITの恩恵を実感できるライフソリューションサービスや人工知能系関連ビジネスの創出基盤を構築する。【経済産業省】	ITとサービスの融合による新市場創出促進事業	世界と感動を共有するコンテンツ創造及び情報活用技術	経済産業省	情報政策課	21 24	-	-	-		2009年度より事業として実施するもの。	1,500	800	サービス工学研究分野においては、サービス現場における人間行動観測実験及び大規模データ分析による行動予測モデル生成実験を実施。社会的課題解決のための実証分野においては、5つの実証分野を設定し、要素技術の組合せによる基盤技術のプロトタイプ開発及びモデル実証を実施。	開発した技術の実用化に向けた高度化及び共通化・汎用化を促進するためのオープン化等、更なる基盤整備と開発実証が必要。また、実証を通じた個人情報や著作権等についての利用ルール策定等、制度整備が必要。	先導的サービスモデルの実証。サービス工学研究との成果共通を通じたIT基盤の利活用による生産性向上が対諸外国に向けた競争力強化のためにも重要。	
23201	○ 2010年までに、環境構造化技術などを含む共通プラットフォーム技術の基盤を確立する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		RTミドルウェアという日本が取得した国際標準技術を共通プラットフォーム技術として開発中。	1,350	910	共通プラットフォーム基盤技術として、次世代ロボットに実装可能なRTミドルウェアを開発。それに合わせたエディタ等の開発環境を整備し公開。	作業、移動、コミュニケーション等の知能モジュールすべてとの接続性の向上が必要。	国際標準に適合したRTミドルウェアを取得。	
23202	○ 2010年までに人とのコミュニケーション能力を向上させるロボットコミュニケーション技術を開発する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		指し指示などのノンバーバルコミュニケーション技術を開発中。	1,350	910	映像を併用することで音声認識性能を向上させた。見る・聞く・話すの基本モジュールのコンポーネント化を行いロボットで実証中。	音声認識技術のさらなる向上が必要。成果普及のためオープンソース化が必要。	ロボットの構成要素モジュール(RTコンポーネント)の主要部分をオープンソース化して公開し、国際的基盤として普及させる。	
23204	○ 2010年までに公共空間や施設において人の行動を支援するロボットを実現する。【総務省・経済産業省(連名)】	サービスロボット市場創出支援事業	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 19	420	333	-		一部のロボットにおいて、公共空間や施設において人の行動(清掃作業)を支援するロボットが実現された。	-	-	-	-	-	達成済み

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予 算額(百万 円)	H19予 算額(百万 円)	H20予 算額(百万 円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算 額(百万 円)	H22予算 額(百万 円)	H21の重要な 取組み(具体的な 成果、研究開発 計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
23205	◇ ミッションを明確化したRT要素技術の蓄積、システム技術の高度化研究および人間との界面技術の研究開発により、人間共存下での多機能サービスロボットを実現し、家庭や街で広く生活に役立つロボット市場の創出を目指す。【総務省・経済産業省(連名)】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		7つのミッションのうち、サービスロボット分野のロボット搬送システムテーマにおいて、商業施設を想定した人混みの中での搬送ロボットの移動実証実験により人間共存下でのロボット活用事例創出を行っている。	756	494	ステージゲートにより研究計画を見直し、民間による独自開発に移行。	-	-	
23206	○平成25年までに、生活支援ロボットに必要な対人安全技術をユーザーや関係省庁と一緒に開発する。	生活支援ロボット実用化プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	21 25	-	-	-		各ロボットのリスクの抽出及びリスク低減の手法検討とその効果分析を行い、ロボットの設計コンセプト検証の手法を検討した。また、ロボットのリスク低減に必要な安全技術を検討し、次年度以降に扱う試験機の基本仕様へ反映等を行った。	1600	1525	各ロボットのリスクの抽出及びリスク低減の手法検討とその効果分析を行い、ロボットの設計コンセプト検証の手法を検討した。また、ロボットのリスク低減に必要な安全技術を検討し、次年度以降に扱う試験機の基本仕様へ反映等を行った。	プロジェクト終了後の円滑な試験・認証事業の立ち上げ	世界初のロボット安全認証事業の創出を目指す。EU等も研究開発を活発化してきており、引き続き注力が必要。	
23301	○2010年までに、ロボットによるセル生産方を高度化し、中小企業にまで普及できる程度に低コスト化する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		人間とロボットによる協調型セル生産組立システムの研究において、作業に必要な部品の認識や搬送が可能なマニピュレータを開発中。	756	494	人間とロボットによる協調型セル生産組立システムの研究において、多種部品の認識が可能なビジョンセンサと双腕アームを搭載した自走式ロボットによる搬送が可能なマニピュレータを開発。	3次元的にバラ積みされ、様々な形状、姿勢のワークを把持可能なハンド構造の開発と、部品ピッキングの安定化・高速化が必要。	産業用ロボットの出荷台数は日本は世界一であり、ロボットに関わる特許出願件数や論文発表件数とも欧米に比べて多く、国際的な日本の強みを先鋭化。	
23302	○2010年までに、匠の精密さで計測・加工する日本のものづくり技術を模倣するためのロボットスキル技術を開発する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		産業用ロボットの技術開発において、レーザーレンジセンサによる高精度の位置決め技術を開発中。また、力の加減を調整するカセンサからのフィードバック制御により、ロボットによる器用な作業を可能にする技術を開発中。	756	494	産業用ロボットの技術開発において、多種部品の認識が可能なビジョンセンサを用いたマニピュレータを開発。また柔軟物の組立作業を実現するために、小型3次元ビジョンセンサやコネクタの差し込み認識のための力覚センサの技術を開発。	ロボットへの作業教示、ノウハウ教示を容易にするヒューマンインターフェイス技術が必要。	産業用ロボットの出荷台数は日本は世界一であり、ロボットに関わる特許出願件数や論文発表件数とも欧米に比べて多く、国際的な日本の強みを先鋭化。	
23303	◇ 匠の精密さで計測・加工する日本のものづくり技術を、遅滞なく人とデジタルツールに伝承する技術を確立する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		力覚センシングにより、精密なタッチで組み立て作業を行うロボットと操作しやすい階層構造の教示システムを開発中。	756	494	柔軟物の組立作業を実現するために、小型3次元ビジョンセンサやコネクタの差し込み認識のための力覚センサにより、柔軟物の組立作業を行うロボットと作業の効率化を図るための教示システムを開発。	ロボットへの作業教示、ノウハウ教示を容易にするヒューマンインターフェイス技術の向上が必要。	産業用ロボットの出荷台数は日本は世界一であり、ロボットに関わる特許出願件数や論文発表件数とも欧米に比べて多く、国際的な日本の強みを先鋭化。	
23403	○2010年までに、地震、火災等の災害現場において、情報収集を行うロボットを開発する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、能動アームによる階段昇降、段差踏破を可能とする技術を開発中。また、障害物を認識後自動的に移動停止する技術やセンシング技術の開発により、半自律操縦の支援を可能にする技術を開発中。迅速な情報収集を可能とするための画像情報の伝送技術も開発中。	756	494	特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、防塵・防水・高耐久性を有し、高速移動が可能な情報収集用移動体の開発を行った。通信技術においては、光ファイバー・アクセスポイントの敷設、設置のためのロボットを開発。	実用化のための実証試験が必要。	アメリカ合衆国連邦緊急事態管理庁の、災害現場が実物により再現された世界最大級の災害対応訓練所にて、コンクリート・木材瓦礫走破を地上移動ロボットとして世界で唯一達成するなど、災害現場で必要な高い運動性能・操縦性能・耐障害物能力を実現。	
23404	◇ 2015年までに、地震、火災等の災害現場において、人命救助を支援するロボットを開発する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、能動アームによる階段昇降、段差踏破を可能とする技術を開発中。また、障害物を認識後自動的に移動停止する技術やセンシング技術の開発により、半自律操縦の支援を可能にする技術を開発中。人命救助の支援可能なロボットに必要な、複雑なハンドリング技術を開発中。	756	494	特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、防塵・防水・高耐久性を有し、高速移動が可能な情報収集用移動体を開発。人命救助の支援可能なロボットに必要な、軽量ハンドリング技術を開発。	機能のオプション化による現場に応じた構成変更が必要。	アメリカ合衆国連邦緊急事態管理庁の、災害現場が実物により再現された世界最大級の災害対応訓練所にて、コンクリート・木材瓦礫走破を地上移動ロボットとして世界で唯一達成するなど、災害現場で必要な高い運動性能・操縦性能・耐障害物能力を実現。	
23405	○2010年までに、街角で子供達を見守るロボットを開発する。【総務省・経済産業省(連名)】	基盤ロボット技術活用型オープンイノベーション促進プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	20 22	-	-	100		住宅へのRTシステム埋め込みを可能にする低コストなモジュールを開発中。	100	99	見守りロボット等にも活用できる要素技術開発として、住宅へのRTシステム埋め込みを可能にするモジュールのプロトタイプを開発。基盤通信モジュールと市販のセンサを組み合わせ、環境情報計測用センサRT要素部品を開発。	実証システムにおける評価が必要。	国際標準に適合したRTモジュールウェアを取得。	
23406	○2010年までに、生物兵器や化学兵器によるテロ現場において、情報収集を行うロボットを開発する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、能動アームによる階段昇降、段差踏破を可能とする技術を開発中。また、障害物を認識後自動的に移動停止する技術やセンシング技術の開発により、半自律操縦の支援を可能にする技術を開発中。迅速な情報収集を可能とするための画像情報の伝送技術も開発中。	756	494	特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、防塵・防水・高耐久性を有し、高速移動が可能な情報収集用移動体を開発。通信技術においては、光ファイバー・アクセスポイントの敷設、設置のためのロボットを開発。	実用化のための実証試験が必要。	アメリカ合衆国連邦緊急事態管理庁の、災害現場が実物により再現された世界最大級の災害対応訓練所にて、コンクリート・木材瓦礫走破を地上移動ロボットとして世界で唯一達成するなど、災害現場で必要な高い運動性能・操縦性能・耐障害物能力を実現。	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額(百万円)	H19予算額(百万円)	H20予算額(百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算額(百万円)	H22予算額(百万円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
23407	◇ 2015年までに、生物兵器や化学兵器によるテロ現場において、人命救助活動を支援するロボットを開発する。【経済産業省】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、能動アームによる階段昇降、段差踏破を可能とする技術を開発中。また、障害物を認識後自動的に移動停止する技術やセンシング技術の開発により、半自律操縦の支援を可能にする技術を開発中。 人命救助の支援可能なロボットに必要な、複雑なハンドリング技術を開発中。	756	494	特殊環境用ロボット分野の研究において、災害現場におけるロボットの迅速な移動を可能にするため、防塵・防水・高耐久性を有し、高速移動が可能な情報収集用移動体を開発。人命救助の支援可能なロボットに必要な、軽量ハンドリング技術を開発。	機能のオプション化による現場に応じた構成変更が必要。	アメリカ合衆国連邦緊急事態管理庁の、災害現場が実物により再現された世界最大級の災害対応訓練所にて、コンクリート・木材瓦礫走破を地上移動ロボットとして世界で唯一達成するなど、災害現場で必要な高い運動性能・操縦性能・耐障害物能力を実現。	
23501	○ 2010年までに、道路や広場を簡単に移動することのできる移動システムを開発する。【総務省・経済産業省(連名)】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		人間の生活環境へロボットによる移動システムが展開された際の安全確保につながる、障害物回避技術や監視カメラによる人認識技術を開発中	756	494	ステージゲートにより研究計画を見直し、民間による独自開発に移行。	-	-	
23601	○ 2010年までに、様々な機器の操作において人に優しいインターフェイスとしてのロボット技術の基盤を確立する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		公共空間における情報支援知能と家庭・生活コミュニケーション向けロボットのコミュニケーション知能を開発中。	1,350	910	ロボットが人と共存する生活空間や公共空間において、家庭・生活コミュニケーション向けロボットのコミュニケーション部品を開発し、有効性検証試験を実施。	開発した知能技術を他のロボットでも使用可能な再利用性の向上が必要。	一般に有用なロボット技術を、OMG国際標準を取得したロボット技術の共通プラットフォームであるRTミドルウェアに対応させて開発することで、我が国発の技術であるRTミドルウェアの競争力を高め、国際的基盤として普及させる。	
23602	◇ 2015年までに、様々な機器の操作において人に優しいインターフェイスとしてのロボット技術を開発する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		環境から様々な機器の操作が可能なRTモジュールを開発中。	1,350	910	ロボットが人と共存する生活空間や公共空間において、家庭・生活コミュニケーション向けロボットのコミュニケーション部品を活用する方法を開発し、有効性検証試験を実施。	知能モジュールを統合した際に、効率的に動作するための検証システムが必要。	一般に有用なロボット技術を、OMG国際標準を取得したロボット技術の共通プラットフォームであるRTミドルウェアに対応させて開発することで、我が国発の技術であるRTミドルウェアの競争力を高め、国際的基盤として普及させる。	
23701	○ 2008年までに、実環境下でロボットを導入・運用するための安全技術及び安全性確保の手法開発、実用化技術開発等を実施する。【経済産業省】	サービスロボット市場創出支援事業	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 19	420	333	-		一部ロボットにおいて、リスクアセスメント技術の開発、安全性確保の手法を確立し事業化を行った。	-	-	-	-	-	達成済み
23702	○ 2010年までに、ネットワークロボット技術や環境構造化技術などを含む共通プラットフォーム技術の基盤を確立する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		2次元レーザ計測によるロボット環境のセンシングを行い、ロボットに位置情報の提供を行う技術開発を行っている。	1,350	910	2次元レーザ計測によるロボット環境のセンシング技術において、人等の移動障害物に感わずにロボットの位置を判断するソフトウェア部品を開発し、実環境での走行試験により改良中。	標準化されたネットワークによる共通プラットフォーム化が必要。	一般に有用なロボット技術を、OMG国際標準を取得したロボット技術の共通プラットフォームであるRTミドルウェアに対応させて開発することで、我が国発の技術であるRTミドルウェアの競争力を高め、国際的基盤として普及させる。	
23703	◇ 2015年までに、ネットワークロボット技術や環境構造化技術などを含む共通プラットフォーム技術を開発し、世界に普及する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		2次元レーザ計測によるロボット環境のセンシングを行い、ロボットに位置情報の提供を行うプラットフォーム設備による実証実験を行っている。	1,350	910	部品化して再利用性を向上させた、環境構造化などのロボット技術の検証と改良のため、共通プラットフォーム設備を開発。設定した作業のより有効性検証実験を実施中。	環境構造化データフォーマットの標準化と開発した知能技術を他のロボットでも使用可能な再利用性の向上が必要。	一般に有用なロボット技術を、OMG国際標準を取得したロボット技術の共通プラットフォームであるRTミドルウェアに対応させて開発することで、我が国発の技術であるRTミドルウェアの競争力を高め、国際的基盤として普及させる。	
23801	○ 2010年までに、信頼性が高く、高性能な視覚システムやマニピュレータなどを含む共通プラットフォーム技術の基盤を確立する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		高性能な3次元視覚認識知能のモジュール化を行い、同じくモジュール化したマニピュレータ機能と共通プラットフォームで結合する	1,350	910	高性能な3次元視覚認識知能のモジュール化を行い、モジュール化したマニピュレータ機能と共通プラットフォームにより結合する開発を行い、その有効性を検証中。	開発した知能技術を他のロボットでも使用可能な再利用性の向上が必要。	一般に有用なロボット技術を、OMG国際標準を取得したロボット技術の共通プラットフォームであるRTミドルウェアに対応させて開発することで、我が国発の技術であるRTミドルウェアの競争力を高め、国際的基盤として普及させる。	
23802	○ 特定の作業を行う単機能ロボット、特定の人の自らの制御で特定の作業を行うロボット、人と周囲状況を判断して自律的に多様な作業を行うロボットと、より高度なロボットの実現にむかって、2010年までに、音声・画像等の高度の認識、制御等の基盤的要素技術及びシステムを開発する。【総務省・経済産業省(連名)】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 22	1,100	1,000	800		特定の作業を7つのミッションとして具体化し音声画像等の高度の認識、制御等の要素技術を搭載したロボット及びロボットシステムを開発中	756	494	音声認識を利用したコミュニケーションRTIによる在宅健康管理システムのプロトタイプを開発。	低コスト化と実証試験が必要。	ロボットに関わる特許出願件数や論文発表件数とも欧米に比べて多く、国際的な日本の強みを先鋭化。	
23803	◇ 2015年までに、信頼性が高く、高性能な視覚システムやマニピュレータなどを含む共通プラットフォーム技術を開発し、世界に普及する。【総務省・経済産業省(連名)】	次世代ロボット知能化技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	19 23	-	1,900	1,500		高性能な3次元視覚認識知能のモジュール化を行い、同じくモジュール化したマニピュレータ機能と共通プラットフォームで結合する開発を行っている	1,350	494	システムとして利用可能な移動用知能モジュールや作業用知能モジュール等の要素部品を共通プラットフォームを介して結合する開発を実施。その有効性を検証中。	開発した知能技術を他のロボットでも使用可能な再利用性の向上が必要。	一般に有用なロボット技術を、OMG国際標準を取得したロボット技術の共通プラットフォームであるRTミドルウェアに対応させて開発することで、我が国発の技術であるRTミドルウェアの競争力を高め、国際的基盤として普及させる。	
23901	○ 2010年までに、安全なロボットと人の接触技術を開発する。【総務省・経済産業省(連名)】	サービスロボット市場創出支援事業	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18 19	860	330	-		一部ロボットにおいて、開発したショッピング案内ロボットが現在スーパーで実際に稼働中	-	-	-	人との接触が低い範囲では達成済み。より人との接触度の高いロボットについては今後より高度な対人安全性技術の開発が必要。	-	

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間		H18予算額(百万円)	H19予算額(百万円)	H20予算額(百万円)	進捗度のチェック (中間フォローアップ)	主な成果と目標の達成状況(中間フォローアップ)	H21予算額(百万円)	H22予算額(百万円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
						始期	終期											
23902	◇ 2015年までに、ロボットによる人にやさしいコミュニケーション技術を確立する。【総務省・経済産業省(連名)】	戦略的先端ロボット要素技術開発プロジェクト	世界に先駆けた、家庭や街で生活に役立つロボット中核技術	経済産業省	産業機械課	18	22	1,100	1,000	800		人間とのコミュニケーションに必要な技術の開発を行った。顔の認識をするだけでなく、顔の向きを計測する技術によりロボットの方を向いて話したときだけの返答を可能とする技術を開発中。また、音声認識技術により、複数の人と話していても、ロボットが会話に割って入ることも防ぐ技術を開発中。	756	494	ステージゲートにより研究計画を見直し、民間による独自開発に移行。	-	-	
24203	○ 2010年頃に情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップを実現する。【経済産業省】	半導体アプリケーションチッププロジェクト	次世代半導体の国際競争力強化を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	情報通信機器課	15	21	1,995	1,978	1,400		平成17年度から、「情報家電用半導体アプリケーションチップ技術開発」として提案型公募を行い、採択している。 採択案件ごとにそれぞれの目標を達成(開発した半導体チップ技術もしくはそれに準じるデバイスの機能と性能確認)する。平成15年度に採択した6件、17年度に採択した9件の下記テーマについて研究開発を行い、平成19年度までに終了し、概ね、当初の目標を達成した。 H19年度終了テーマの実用化時期については、早いものは、2-3年後の実用化を目指している。H19年度にも新たに5件を採択し、現在は6テーマを実施中。	1,000	-	①ヘテロジニアス・マルチコア技術開発 汎用コアと特定用途コアで合計8コア以上搭載する64ビットヘテロ・マルチコアチップRP-Xを試作し、30GOPS/Wの高い電力性能比を実現した。 ②次世代ネットワークにおけるセキュリティプラットフォームチップの開発 FPGA実装からASIC化を実施し、目標である処理スループット1Gbpsの達成を確認できた。ユーザ評価用のボードを追加制作し、評価した。 ③ワイヤレスHDMIモジュールの研究開発 3チャンネルを装備したHDMI送受信システムチップとアンテナボードを開発し、1080i/24bitのHD画像の送受信実験を完了した。1080p化の再設計を行い、伝送を確認した。 ④システムLSI高密度不揮発メモリの研究開発 MOSTランジスタのホットキャリア効果を記憶動作の原理とする不揮発多値メモリセル型512MbitPROMプロトタイプを試作評価を行った。最終目標特性を評価した。 ⑤ビデオCODECチップの研究開発 ビデオCODECコアの論理設計と検証と、チップ設計を完了した。応用機能ボードとアプリケーションソフトの製作と評価、ビデオCODECチップの評価を行った。 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 デジタルマイクロフォン用A/D変換器の試作・評価を完了した。ノイズキャンセラルゴリズムの要素技術をモデル化した。実装できるアルゴリズム、デジタル補聴器回路を設計開発した。	①～⑤ 平成21年度で終了 ⑥携帯電話向け半導体回路の研究開発及びデジタル補聴器向け半導体回路の研究開発 3ヶ月間期間を延長し、補聴器向け半導体回路については、音量の調整機能を含めた特性確認回路を試作し、総合統制評価を行いつつ要素技術を確立し、目標が達成していることを確認する。	国際的位置づけ等は、テーマ毎に市場展開やベンチマークで考慮している。 ①該当分野でもっとも重要な国際学会ISSCCで2月にプレス発表。30GOPS/Wという高い電力性能比は世界トップレベル。 ③HD画像データのワイヤレス伝送が進展する中、モバイル機器からの簡易伝送というニッチ市場への展開が期待される。 ⑤海外競合他社との比較で5db以上優れている。 ⑥エンドユーザである補聴器メーカーからの要望を踏まえ、「聞こえ」を改善するための専用回路を開発中。補聴器メーカーからの要望スペックは、現時点において海外競合他社も開発できていない。海外競合他社に先行することにより、国内補聴器メーカーの国際競争力を高めることができる。	
24203	○ 2010年頃に情報家電の低消費電力化、高度化(多機能化等)に資する半導体アプリケーションチップを実現する。【経済産業省】	低炭素社会を実現する低電圧デバイスプロジェクト	次世代半導体の国際競争力を勝ち抜く超微細化・低消費電力化及び設計・製造技術	経済産業省	研究開発課	22	26	-	-	-			-	2,045	-	-	-	新規

コード番号 (「重要な研究開発課題」)	研究開発目標 (○:計画期間中の研究開発目標、◇:最終的な研究開発目標)	施策名称	「戦略重点科学技術」への該当	府省名	担当課室名	事業期間 始期 終期	H18予算額(百万円)	H19予算額(百万円)	H20予算額(百万円)	進捗度の チェック (中間 フォロー アップ)	主な成果と目標の達成状況(中間 フォローアップ)	H21予算額 (百万円)	H22予算額 (百万円)	H21の重要な取組み(具体的な成果、研究開発計画の見直し等)	現在の進捗状況からみた「目標達成のための課題」	現在の進捗状況からみた「国際的な位置づけ・意義」	備考
20704	○2007年度までに多様なITSサービスを一台の車載器で利用出来る車内環境の実現を目指した規格・仕様を策定する。【国土交通省】	高齢者の支援を含めたITS技術の高度化		国交省	道路局 ITS推進室	16 18	2,218.50	—	—		官民共同研究の最終取りまとめ結果と、車載器メーカー等からの意見を踏まえ、社団法人電子情報技術産業協会が2007年3月末に車載器の規格を策定。	—	—	当初計画の通り、平成18年度末において、車載器の規格・仕様を策定した。	研究開発終了	なし	
20801	○ 2010年度までにユビキタスネットワーク技術を活用し、身体的状況、年齢、使用言語等を問わず、いつでも、どこでも、だれでもが移動に必要な情報を入手できる自律移動支援システムを確立する。【国土交通省】	自律移動支援プロジェクトの推進	人の能力を補い生活を支援するユビキタスネットワーク利用技術	国交省	政策統括 官 参事官	16 20	718	701	526		自律移動支援システムに関連する技術仕様書(ガイドライン等)、官民連携運用モデル及びセキュリティガイドラインを策定。 これまでの実証実験等の結果により、自律移動支援システムの実用化に一定の目処がついた。	—	—	プロジェクトの終了。 「自律移動支援プロジェクト」で実施してきたこれまでの検討や実証実験の結果を踏まえ、定常的な自律移動支援サービスを行うための基本的なルールを「自律移動支援システムに関する技術仕様(案)」としてまとめた。 なお、モビリティ向上に資するため、河川災害時における適切な避難所までの安全な経路案内について検討を行った。	・ユビキタス技術を活用した多様な歩行者移動支援サービスの全国への普及展開。	国際標準化に向け、関連技術の国内共通化に向けた取組みを実施。	
20801	○ 2010年度までにユビキタスネットワーク技術を活用し、身体的状況、年齢、使用言語等を問わず、いつでも、どこでも、だれでもが移動に必要な情報を入手できる自律移動支援システムを確立する。【国土交通省】	モビリティサポートの推進	人の能力を補い生活を支援するユビキタスネットワーク利用技術	国交省	政策統括 官 参事官	21 22	—	—	—		—	104	101	地方公共団体等が実施する先進的な取組をモビリティサポートモデル事業として支援することとし、全国7箇所を実施した。 その成果から全国的に水平展開するための運用面や技術面でのノウハウを整理し、公開した。	・モビリティサポートモデル事業で得られた成果の水平展開。	国際標準化に向け、関連技術の国内共通化に向けた取組みを実施。	
23408	○ 2007年度末までに、設計と地形の3次元情報を活用し、自動掘削可能なロボット建設機械によるIT施工システムを開発し、遠隔操作による工事現場の計測・施工効率の向上を実現する。【国土交通省】	ロボット等による施工システムの開発		国交省	総合政策 局 建設施工 企画課 (独)土木 研究所 技術推進 本部	15 19	128	137	—		基盤技術(計測・操作・自動制御)を開発し、IT施工システムのプロトタイプによる模擬施工現場での実証実験を実施した。	—	—	基盤技術(計測・操作・自動制御)を開発し、IT施工システムのプロトタイプによる実証実験を実施し、要素技術の整理を行った。	基盤となる要素技術の開発によって、自律化した作業が可能となった。	国内外において研究開発事例が少なく、特に建設ロボット分野は先進的な実用化研究であり、意義のある研究である。	
23409	○ 2010年度末までに、建設機械の自動機能・計測機能を活用し、施工現場の安全性と労働生産性を向上する、人による補助作業を削減可能な施工形態モデルの仕様を公開する。【国土交通省】	ロボット等による施工システムの開発		国交省	総合政策 局 建設施工 企画課 (独)土木 研究所 技術推進 本部	15 19	128	137	—		基盤技術(計測・操作・自動制御)を開発し、IT施工システムのプロトタイプによる模擬施工現場での実証実験を実施した。	—	—	基盤技術(計測・操作・自動制御)を開発し、IT施工システムのプロトタイプによる実証実験を実施し、要素技術の整理を行った。	操作支援や施工方法への取組を図る。	国内外において研究開発事例が少なく、特に建設ロボット分野は先進的な実用化研究であり、意義のある研究である。	
23410	◇ 2020年までに、ロボット建設機械の計測・自動機能の高度化、ロボット建設機械が作業する3次元空間の環境情報の構造化技術を確立し、ロボット等の活用によるIT施工システムを実用化する。【国土交通省】	ロボット等による施工システムの開発		国交省	総合政策 局 建設施工 企画課 (独)土木 研究所 技術推進 本部	15 19	128	137	—		基盤技術(計測・操作・自動制御)を開発し、IT施工システムのプロトタイプによる模擬施工現場での実証実験を実施した。	—	—	基盤技術(計測・操作・自動制御)を開発し、IT施工システムのプロトタイプによる実証実験を実施し、要素技術の整理を行った。	自動制御機能について、土質条件、作業内容等への条件対応を図る。	国内外において研究開発事例が少なく、特に建設ロボット分野は先進的な実用化研究であり、意義のある研究である。	