

量子コンピュータ産業の課題や今後の産業振興方策

日立の量子コンピュータ研究開発戦略

2022年12月6日

株式会社 日立製作所
執行役常務 CTO 兼 研究開発グループ長
鈴木 教洋

CMOSアニーリング開発を先行し、次にシリコン量子コンピュータ開発を加速中

型式	アニーリング型		ゲート型	
名称	量子インスパイア型 (量子効果は未使用)	量子アニーリング	NISQ* (量子誤りは使う側で対応)	汎用量子コンピュータ (量子誤りをシステムで訂正)
用途	最適化問題		多目的 (化学、金融、AIなど)	汎用
代表例	CMOSアニーリング (日立) デジタルアニーラ (富士通) シミュレーテッド分岐マシン (東芝)	量子アニーリングマシン (D-Wave、NEC)	超伝導量子コンピュータ (IBM、Google等) イオントラップ量子コンピュータ (Honeywell等) シリコン量子コンピュータ (日立、Intel)	
日立 開発の 歩み	<ul style="list-style-type: none"> 研究スタート ['13] 20kb CMOSアニーリングチップ ['15] NEDO IoT推進のための横断技術開発 ['16] FPGA実装 ['16] プログラミングコンテスト開始 ['17] Annealing Cloud Web公開 ['18] GPU実装 ['19] ソリューション提供開始 ['20] 		<ul style="list-style-type: none"> 日立ケンブリッジラボ創設 ['90] 単電子トランジスタ ['93] シリコン量子ビット読み出し回路 ['15] 2次元量子ドットアレイ ['20] JST ムーンショット型研究開発事業参加 ['20] CMOS回路混載2次元量子ドットアレイ形成 ['21] 単一電子ポンピングによる量子ビット初期化 ['22] システム動作 ['25目標] 	

*NISQ : Noisy Intermediate-Scale Quantum Computer

大規模な「組合せ最適化問題」を常温で高速に解く計算技術。それを具現化したもの

	Hitachi		A社	B社	C社	D社
実現手段	GPU	ASIC/ FPGA	GPU	GPU	Laser + FPGA	SQUID
スピン間結合	全結合	疎結合	全結合	全結合	全結合	疎結合
スピン数	100,000	2,350,000	100,000	100,000	2,000	2,000

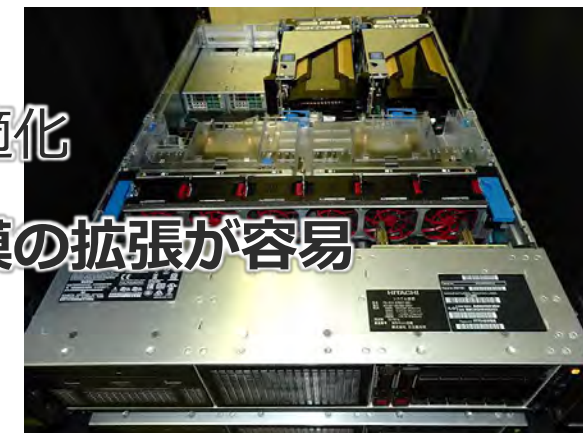
解ける問題の規模に相当する**スピン数は最大**。**目的に応じた使分け**・開発ができることが日立の強み

全結合

全ての変数間に繋がりがあある。
好適な問題例：ポートフォリオ最適化、シフト最適化

疎結合

一部の变数間にのみ、繋がりがあある。さらなる規模の拡張が容易
好適な問題例：交通渋滞削減



損保ジャパン, 日立で共同リリース (2022.03.29)

HITACHI Inspire the Next

企業情報 ニュースリリース

日立トップ 企業情報 ニュースリリース

ニュースリリース

印刷される方はこちらをご覧ください (PDF形式、253kバイト)

このニュースリリース記載の情報(製品価格、製品仕様、サービスの内容、発売日、お問い合わせ先、URL等)は、発表日現在の情報です。予告なしに変更され、検索日と情報が異なる可能性もありますので、あらかじめご了承ください。なお、最新のお問い合わせ先は、[お問い合わせ一覧](#)をご覧ください。

2022年3月29日
SOMPOホールディングス株式会社
損保ジャパン株式会社
SOMPOリスクマネジメント株式会社
株式会社日立製作所

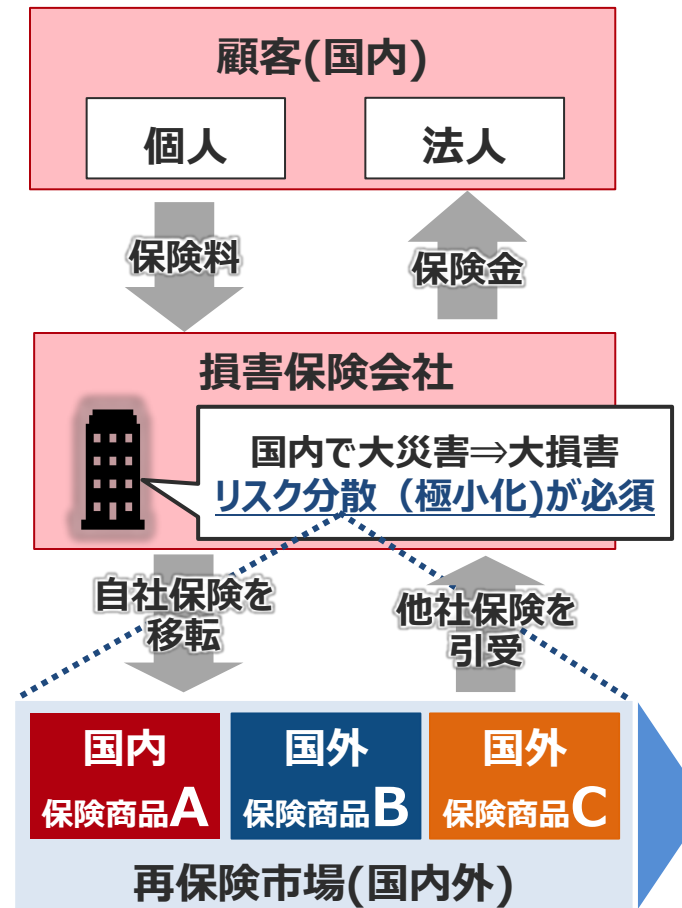
損保ジャパン、保険引受業務における擬似量子コンピュータの実務利用を開始

SOMPOホールディングス株式会社(グループCEO執行役社長:櫻田 謙悟、以下「SOMPOホールディングス」)と損保ジャパン株式会社(取締役社長:西澤 敬二、以下「損保ジャパン」)、SOMPOリスクマネジメント株式会社(取締役社長:桜井 淳一、以下「SOMPOリスク」)、株式会社日立製作所(執行役社長兼COO:小島 啓二、以下「日立」)は、このたび、損保ジャパンの損害保険業務において、日立が開発した量子コンピュータを疑似的に再現するCMOSアニーリング^{*1}の実務利用を開始することに合意しました。保険会社の基幹業務で擬似量子コンピュータを本番適用する初のケースとなります^{*2}。

今後、4社は、CMOSアニーリングを活用した損害保険業務のデジタルトランスフォーメーションを推進するとともに、各社の保有する多種多様なデータと技術の連携により、新たな社会価値を創造する協創活動を加速させていきます。

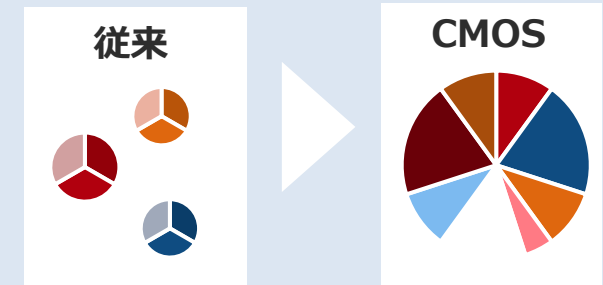
<https://www.hitachi.co.jp/New/cnews/month/2022/03/0329d.html>

再保険市場における、大規模な損害保険ポートフォリオの最適化



損害保険ポートフォリオ最適化

- ① CMOS効果
従来は小規模に分割していたが大規模問題を一度で最適化可能に



- ② CMOS効果
大規模問題の最適化時間を短縮



20年度よりムーンショット型研究開発事業にて開発推進

2050 大規模化を達成し、誤り耐性型汎用量子コンピュータの実現

2040 分散処理型NISQ量子コンピュータの実証 量子誤り訂正下での有用タスク計算

2030 一定規模のNISQ量子コンピュータの開発と量子誤り訂正の有効性実証

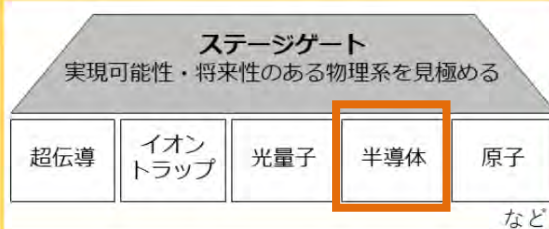
<ネットワーク>

量子メモリの開発、光子と量子メモリ間の量子インターフェイス技術の確立や量子中継器・量子通信システム・テストベッド構築など

- 光源や検出器
- 量子メモリ
- 量子インターフェイス技術
- 量子中継器
- 量子通信システム
- テストベッド構築

<ハードウェア>

量子誤り訂正システムの設計・実装、量子ビット・量子ゲート基盤の確立など



<ソフトウェア>

- 理論・ソフトウェア
- 誤り訂正システム

低オーバーヘッド量子誤り訂正符号や量子アルゴリズム、誤り訂正システムの開発など

- 量子誤り訂正理論
- ミドルウェア、コンパイラ
- アルゴリズム、アプリケーション
- 誤り訂正システム

<https://www8.cao.go.jp/cstp/moonshot/concept6.pdf>

メンバ: 日立、神戸大(永田真教授)、東工大(小寺哲夫教授)
理研(中島峻上級研究員)

Grant#: JPMJMS2065



日立の国分寺の基礎研究センターを中心に開発中



Volume 601 Issue 7893,
20 January 2022

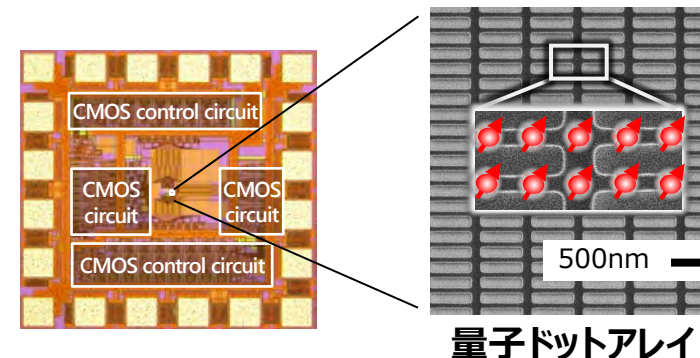
Silicon qubits get closer to achieving error correction

Ada Warren & Sophia E. Economou

A silicon-based quantum-computing platform has met key standards for reducing error – setting the stage for quantum devices that could benefit from established semiconductor microchip technologies. See p.338, p.343 & p.348

The results of all three groups move silicon-based quantum-information processing a step closer to offering a viable quantum-computing platform – a status so far held by only a few other systems, including superconducting qubits⁹ and trapped ions¹⁰. However, there are still challenges to be overcome if the groups' devices are to become scalable. A key issue is that a lot of the qubits' calibration, benchmarking and achieved fidelities will be negatively affected when the system size is increased – even by a single qubit. The next experimental milestone for this system would therefore be to build a larger array of quantum dots hosting two-qubit gates with fidelities as high as those demonstrated by Xue *et al.* and Noiri *et al.*, despite the presence of more qubits. A further breakthrough for such a system would be the demonstration of quantum error correction.

- これまで量子情報処理は、超伝導量子ビットやトラップイオンなど、ごく限られたシステムでしか実現されていなかったが、今回の3グループの成果により、シリコンベースの量子コンピュータがそれらに一步近づいた。
- しかし、今回の研究グループのデバイスを拡張可能なものにするには、克服すべき課題がある。
- 重要な問題は、システムのサイズが1ビットでも大きくなると、量子ビットの校正、ベンチマーク、達成された忠実度の多くが悪影響を受けることである。
- よって次のマイルストーンは、**今回実証したような高い忠実度を持つ2量子ビットゲートを、より大きな量子ドットアレイ上で実現することである。**



ゲート型量子コンピュータの事業化シナリオ

ハード開発に加えて、量子アルゴリズム開発やアプリケーション創出をユーザ企業と協創

