

研究課題名	省エネルギー・スピントロニクス論理集積回路の研究開発
中心研究者名	大野 英男
研究支援担当機関名	東北大学

<研究課題からの報告>

1. 研究課題の目的及び意義

現在、論理集積回路の演算処理に使われるメモリは、主に SRAM (Static Random Access Memory) や DRAM (Dynamic Random Access Memory) などが使われているが、いずれも電気を切るとデータが消えてしまう、いわゆる揮発性メモリのため、常に電気を入れて、電力を供給し続ける必要があった。また、メモリ部や論理 (ロジック) 部は別々の領域に作られるために、データのやり取りに時間が掛かっていた。

一方、スピントロニクス素子は、電子の磁氣的性質 (スピン) を利用し、そのスピンの向きにより電力供給なしでもデータ保持可能な不揮発性や、素子の微細化、配線層への埋め込みが可能、といった特徴を有している。

本研究課題では、このスピントロニクス素子を融合させた、従来の論理集積回路よりはるかに高性能で省エネルギーなスピントロニクス論理集積回路の実現を目指して研究開発を実施した。

具体的な研究目標として、スピントロニクス材料開発、デバイス開発、集積プロセス開発、回路・IP 開発、設計手法・ツール開発を一貫して行う基盤技術体系と集積回路試作環境を整備し、スピントロニクス技術と CMOS 技術を融合したスピントロニクス論理集積回路の設計・試作・動作検証を行い、高性能かつ省エネルギー性を実証することを設定し、さらに数値目標として、既存の CMOS 集積回路に対して、「面積比×性能 (遅延時間) 比×消費電力比 $\leq 1/64$ 」を掲げた。

2. 研究成果の概要

平成 22 年 3 月に研究開発を開始し、40nm 世代まで適用可能な磁気トンネル接合 (Magnetic Tunnel Junction : MTJ) 素子を平成 22 年度に開発した。平成 23 年度末までに、中規模スピントロニクス論理集積回路を実証する基盤的技術体系と、集積回路試作環境を構築・整備した。平成 24 年度は、スピントロニクス論理集積回路を自動設計できる設計環境を構築し、素子数 (トランジスタ数とスピントロニクス素子数の合計) が 100 万個を超える大規模な性能実証チップの設計をほぼ終了した。平成 25 年度は、材料・デバイス性能の一層の高度化を図るとともに、性能実証 (面積比×性能 (遅延時間) 比×消費電力比 $\leq 1/64$) を目的とする集積回路の試作・評価を行い、VLSI Symposia^[1], IEDM^[2], ISSCC^[3]など、世界トップレベルの国際学会において成果発表を行い、世界の潮流を先導した。加えて、スピントロ

ニクス論理集積回路の設計・実証を希望する他の組織の研究者を招聘して、より多様な大規模実証集積回路の設計を進め、共同で性能評価を行い、世界のイノベーションサイクルが日本を軸として回る体制へと歩みを進めることができた。以下、特筆すべき研究成果を具体的に示す。

- [1] VLSI Symposia : Symposia on VLSI Technology and Circuits
- [2] IEDM : IEEE International Electron Devices Meeting
- [3] ISSCC : IEEE International Solid-State Circuits Conference

・高性能微細 MTJ 材料・素子の開発

中核研究拠点である東北大学において、小口径ウェハを用いた極微細素子の試作・評価環境を構築し、スピントロニクス素子を論理集積回路に適用する 2 端子素子と 3 端子素子の開発を行った。微細化・高集積化に有利な 2 端子 MTJ 素子に関して、スピン注入磁化反転方式の垂直磁気異方性 CoFeB/MgO-MTJ 素子を世界に先駆けて開発した (図 1)。本構造は、集積回路の配線間にスピントロニクス素子を形成できることから、既存の CMOS 製造プロセスと親和性を有しており、以下に述べるスピントロニクス論理集積回路の試作に適用した。

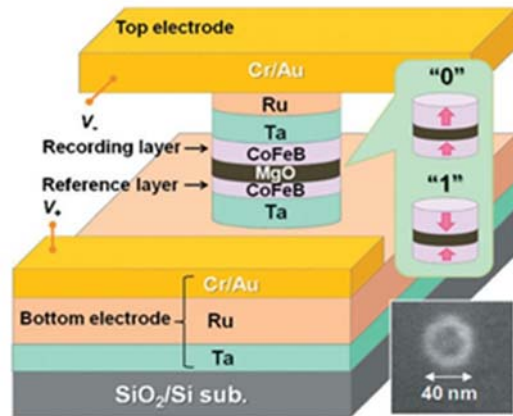


図 1. 垂直磁気異方性 CoFeB/MgO MTJ 素子

さらに、2 重 MgO 接合 MTJ 素子の開発により、既存の半導体記憶素子では微細化が困難と言われていた直径 20nm 以下までの適用可能性も実証した (図 2)。

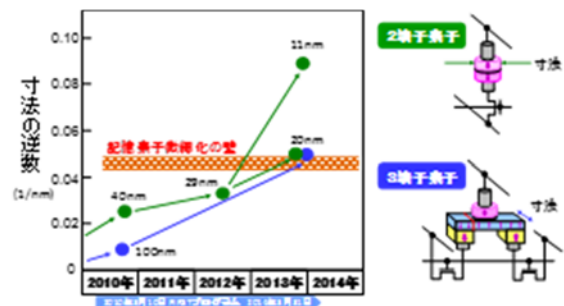


図 2. スピントロニクス素子の開発状況

・回路・IP 設計、統合実証

平成 22 年に 200mm 研究試作ラインを用いて搭載素子数(トランジスタと MTJ 素子の合計)が数万個の小規模要素回路・IP の性能実証を行い、平成 23 年度には、TIANANO (つくばイノベーションアリーナ ナノテクノロジー拠点) の 300mm ウェハ試作環境を整備し、搭載素子数が 100 万個を超えるスピントロニクス技術と CMOS 技術を融合したスピントロニクス大規模集

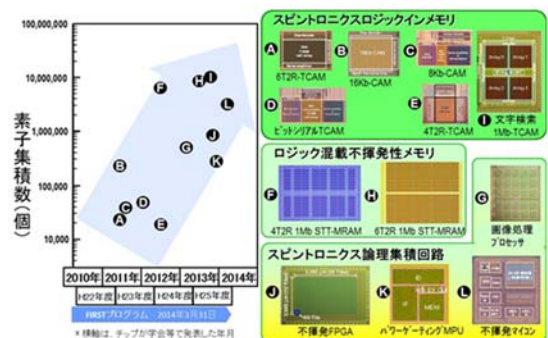


図 3. 設計・試作・動作実証したスピントロニクス論理集積回路

積回路を、90nm 世代 CMOS 技術を用いて設計した。平成 24 年度から 300mm ウェハ上にスピントロニクス論理集積回路チップ試作・性能実証を行い、得られた成果を世界トップレベルの国際学会等で発表した（図 3）。

演算・情報処理を行うロジック部と情報記憶を行うメモリ部からなる現在の論理集積回路の構成を考慮した代表例と、記憶機能と論理演算機能がコンパクトに一体化した新しい回路構成であるロジックインメモリ（Logic-in-Memory : LIM）アーキテクチャを適用した性能実証チップの例をそれぞれ以下に示す。

- ・ 高性能 CPU などに混載されるキャッシュメモリ応用として 1Mbit 高速・高集積・不揮発性メモリ STT-MRAM（Spin-Transfer-Torque Magnetic Random Access Memory）
- ・ 汎用論理集積回路の応用として不揮発メモリとロジック回路から構成されるマイクロコントローラ
- ・ 汎用論理集積回路の応用として製造後に回路構成変更可能な不揮発ゲートアレイ FPGA（Field-Programmable Gate Array）
- ・ 専用論理集積回路として LIM アーキテクチャを適用した文字検索用 TCAM（Ternary Content-Addressable Memory）

以上 4 種類の大規模スピントロニクス論理集積回路の性能実証チップにおいて、既存の CMOS 集積回路に対して、「面積比×性能比（遅延時間）×消費電力比で 1/64 以下」となることを実証した。

<評価小委員会による所見>

1. 研究目標の達成状況

スピントロニクス論理集積回路を実証する基盤的技術体系と、集積回路設計・試作環境を構築・整備し、材料から集積プロセス・回路設計技術までの一貫した開発により、スピントロニクス論理集積回路の動作実証ができる、世界で唯一のグループとなった点については、高く評価される。

開発した垂直磁気異方性 MTJ 素子を用いて、素子数 100 万個を超える大規模なスピントロニクス論理集積回路の性能実証チップの設計・試作・評価を行い、既存の CMOS 集積回路に比べ、（面積比×性能比×消費電力比）にて、目標とする 1/64 以下を実証することに成功している。

また、論文発表においても、事業期間内で約 150 件の発表がなされ、特に VLSI Symposia、IEDM、ISSCC など半導体デバイス回路では世界最高レベルの国際会議での発表・招待講演なども行われ、質・量ともに十分な研究成果を上げたと判断される。

2. 研究推進・支援体制の状況

研究推進体制については、中心研究者の強いリーダーシップの下、効率的な連携を実現するため、サブテーマを設けずに 7 つの研究項目を立てる方法で行われたが、結果的に、項目間の連携も密になり、多くの成果につながったと考える。また、企業を中心に 5 機関が途中で参画したことから、中心研究者のイニシアチブが発揮され、研究開発の進捗に応じて、的確にテーマ構成が見直されたものと推察される。

研究支援体制については、プログラムの開始に合わせて新設した「東北大学省エネルギー・スピントロニクス集積化システムセンター」が扇の要となっており、東北大学内の研究支援事務局とつくば分室との連携が図られており、適切に機能したと判断される。

知的財産権に関する取組については、重要度に応じたランク分け、基本特許の整理、特許マップの作成、マップを活用して出願領域に空白が生じない工夫など、戦略的に進められ、国内・海外併せて多数の特許出願につながったと判断される。

若手研究者の育成状況については、基礎講座を開設し、事業期間中に 27 回の講義を行い、延べ 469 名に及ぶ若手研究者や学生の受講が見られた。また、サー・マーティンウッド賞を始めとする 28 件（本研究課題全体としては 41 件）の賞を若手研究者が受賞しており、事業期間を通じ、十分な育成が行われたと評価される。

3. 研究成果の今後の展開

東北大学国際集積エレクトロニクス研究開発センターにおいて、本研究課題で開発した技術を展開した STT-MRAM の製造技術と集積化技術を実用化する産学共同研究が、平成 25 年 6 月より開始されている。さらに、最先端の MTJ の研究開発は、内閣府の革新的研究開発推進プログラム (ImPACT) の中に一部引き継がれ、直径 20nm 以下の微細化に関する研究開発が行われる予定である。

現在、STT-MRAM に関しては、実用化に向けた世界的な競争が水面下で行われており、最先端の研究開発は必ずしも表面に現れていないのが実態と思われる。国際的なアライアンスが行われている中で、今回の成果が、一つのベンチマークとして注目されたことは大きな意義がある。

半導体分野における研究開発や製造のグローバル化が進み、複雑化した利害関係も発生しており、新センターの運営には難しい舵取りが求められるであろう。新センターが本研究課題の成果を更に発展させ、我が国の半導体分野の振興に寄与する、今後のモデルとなるような国際拠点のあり方を示していくことを期待したい。

4. 総合所見

本研究課題は、従来の論理集積回路よりはるかに高性能で省エネルギーのスピントロニクス論理集積回路の実現を目指して研究開発を実施した。その結果、スピントロニクス論理集積回路の材料開発から集積プロセス・回路設計技術まで、一貫した開発を行うことのできる世界で唯一の体制を構築し、100万個を超える素子数の大規模集積回路の試作を行い、目標とする既存のCMOS集積回路比で、面積比×性能比×消費電力比 $\leq 1/64$ を達成した。また、半導体デバイス回路では、世界最高レベルの国際会議での発表や招待講演も行い我が国のプレゼンス向上に寄与している。

以上のことから、本研究課題は目標を達成しており、世界をリードする世界トップ水準の成果が得られたと判断される。

今後、省エネルギーを顕著に示すことのできるアプリケーションを具体化し、スピントロニクス導入による定量的な効果を実証し、産業・経済的効果を示していくことを期待する。また、我が国の半導体分野での発展に寄与する、今後のモデルとなるような国際拠点のあり方を示していくことを期待する。

研究課題名	超巨大データベース時代に向けた最高速データベースエンジンの開発と当該エンジンを核とする戦略的サービスの実証・評価
中心研究者名	喜連川 優
研究支援担当機関名	東京大学

＜研究課題からの報告＞

1. 研究課題の目的及び意義

現在、インターネットや電子情報機器の普及により、ITS（高度道路交通システム）、スマートグリッド、医療、農業、ロジスティック等、あらゆるものがデジタル化され、膨大な情報量が扱われるようになってきた。このような巨大なデータ群は「ビッグデータ」と言われ、このビッグデータの解析及び社会へのフィードバックが、今後ますます重要となってくる。

これまで、ビッグデータを処理するデータベースエンジンとしては、「順序型」と言われる手法が取られており、一つの命令が出された後、その命令の答えを得てから次の命令を出す、といったことを順次繰り返していた。

一方、中心研究者が考案した「非順序型」とは、一つの命令を出した後、その答えを待たずに次々と命令を出す、というものであり、「順序型」に比べ、答えが帰ってくる順番は処理ごとに異なってしまうものの、一つの命令を実行してから次の命令までの待ち時間が減る、といった特徴を有する（図1）。

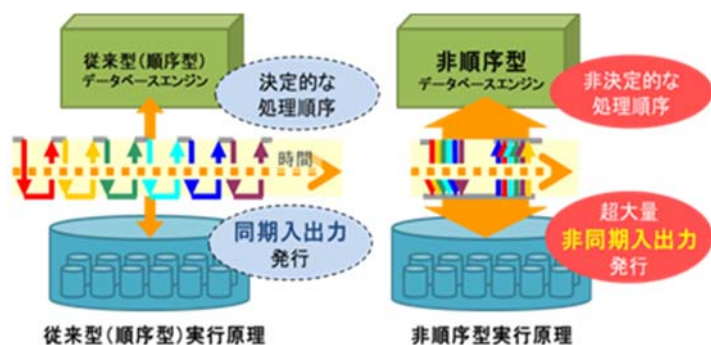


図1. データベース実行原理の比較

このため、本研究課題では、この非順序型データベースエンジンを開発し、従来に比べ1,000倍（当初の800倍から中間評価以降に上方修正）の高速処理の実現を目標として、研究開発を実施した。

具体的な研究目標として、

- ① 超巨大データベース時代に向けた最高速データベースエンジンの開発
 - ② 超巨大サイバーフィジカルシステム*基盤のための情報創発技術とその戦略的社会的展開、
- をサブテーマとして設定した。

*サイバーフィジカルシステム：

センサーネットワークなどから得られた実世界のさまざまな情報を、サイバー空間のコンピューティング能力と組み合わせることで、社会に有益なシステムを構築しようという試み

2. 研究成果の概要

① 超巨大データベース時代に向けた最高速データベースエンジンの開発

FIRST 研究開発期間の前半に当たる平成 22,23 年度では、機能限定版の超高速データベースエンジンの開発を行い、業界標準ベンチマークに基づく複雑度の高い解析系問合せに対して、従来ソフトウェアに比べ、300 倍を超える高速性の実証に成功した。

研究開発期間の後半に当たる平成 24,25 年度には、更なる高速化と、実用化に耐える本格的なソフトウェアの実装を目指して研究を進めた。当初の目標は 800 倍程度の高速化であったが、研究開発を進める過程でのハードウェア市場動向の変動を考慮し、目標を大幅に上方修正し、1,000 倍にするとともに、機動的に研究計画を工夫することで、その目標を達成した（図 2、3）。

高速化の基準としては、日立製作所（日立）製の旧来の商用データベースソフトウェア、及びオープンソースソフトウェアを用いた。使用した日立製ソフトウェアは、現状では国際的に大きな市場を確保してはいないものの、高信頼な国産ソフトウェアとして、国内では金融、公共、流通等の幅広い分野で利用されており、海外製品に対しても性能面で大きな差があるとは考えにくい。従って、当該ソフトウェアを基準として、世界トップレベルの性能が達成されたと判断した。

中心研究者らと補助事業者である日立は、当初、本研究成果に基づくソフトウェアを平成 24 年度末までに製品化する計画を策定していたが、その後、いわゆるビッグデータブームによる情勢の変化を踏まえ、平成 24 年 5 月に製品化を断行した。本製品の性能値は、平成 25 年 10 月に、TPC（Transaction Processing Council）なる国際的な業界標準ベンチマーク機関から公的に認められ、解析系データベース部門の最大データ規模である 100TB クラスに世界で初めて登録された。それまでに登録された最大データ規模が、30TB クラスにとどまっているこ

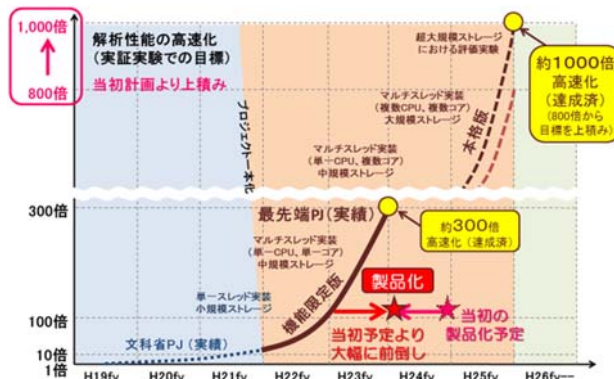


図 2. 研究のロードマップ



図 3. 従来型と本研究成果によるデータベースエンジンの性能比較

とからも、本研究成果の国際的な優位性は明らかと言える。

また、近年データセンターに導入されつつあるフラッシュメモリに関しても、大規模なエンタープライズ向けフラッシュメモリ環境において、300倍を超える高速性が確認でき、非順序型実行原理の広汎な優位性を明らかにすることができた。

② 超巨大サイバーフィジカルシステム基盤のための情報創発技術とその戦略的 社会展開

サイバーフィジカル応用の創出については、共通基盤技術である行動識別、匿名化、圧縮等の情報創発アルゴリズムの開発に成功し、具体的な応用が牽引する形で、超高速データベースエンジンを核としてこれらの要素技術の融合と高度化を進め、従来では不可能であった応用サービスの実現に道を拓いた。

サイバーフィジカルシステムで要となるデータ分析に関しては、データをあらかじめ定義したクラスに識別する分類問題の求解が不可欠である。複雑かつクラス数が多い実応用では特徴表現への依存性が見られ、特定のクラスのサンプルは高精度に識別できるが、別のクラスのサンプルに対しては精度が低いという偏りが生じる。当該問題を解決するために、多様な特徴量で表現済みの複数の識別器の予測値から、各識別器の偏りを学習し、それらを相補的に統合させ個々の識別器のいずれよりも高精度な識別器を構成する「メタ学習技術」の開発に成功した。

保健医療分野の応用実証として、済生会熊本病院の協力を得て、看護師の両手首、胸ポケット、腰に付帯した4つの加速度センサからの看護行動自動識別タスクにおいて、現場で予め定義された42種類の行動種に対して、従来手法では非実用的な高々30%程度の識別率を、データセットにより差が生ずるもののメタ学習技術により70%程度にまで飛躍的に向上させることに成功した。また、600名近いある疾患の医療クリティカルパスデータ（個々の医療行為の判断（アセスメント）と達成すべき成果（アウトカム）を時系列でまとめたデータ）を収集し、その他の多種多様な診療サイバー情報を融合することに成功し、入院コスト等の多項目の交互関連作用を抽出することに成功した。

<評価小委員会による所見>

1. 研究目標の達成状況

中心研究者らは、世の中で「ビッグデータ時代」が叫ばれる前に、その到来を予想し、「最高速のデータベースエンジンの開発」を研究課題として提案しており、その先見性が高く評価される。

FIRST開始後も、中心研究者の強いリーダーシップの下、「従来ソフトウェアと比較して、800倍の高速性をもつデータベースエンジンの開発」という目標を、市場動向を加味して、機動的に研究計画を見直し、1,000倍へ上方修正するとともに、

従来と異なる「非順序型」の手法により、見事にその値を達成したことは高く評価される。

開発したデータベースエンジンを用いて、メーカーの製品化・事業化が行われ、そのソフトウェアにより、国際的な標準ベンチマーク機関から、世界で初めて解析系データベース部門の「100TB クラス」に登録されたことは、世界的なプレゼンス向上に寄与したと判断される。

さらに、医療データベースを対象にした実証試験においても、行動識別タスクや匿名化技術、圧縮データを復元することなく高速に読み書きできる新アルゴリズム等を開発し、実社会への展開が可能なことを実証できたと考えられる。

2. 研究推進・支援体制の状況

研究推進体制については、中心研究者のリーダーシップの下、ステアリング会議、技術検討のための定例会議、知財戦略会議などが行われ、高い目標を乗り越えられたと思われる。また、本研究課題では、目標達成のためには、大学と企業が密接に関わり、かつ両者が1つの目標に対して協力・連携することが必要であったが、結果として目標を上回る成果が出せたということから、研究推進体制については的確に機能していたと判断される。

研究支援体制についても、世界最高性能のデータベースエンジンの実現や、データベースエンジンの実社会への適用が既に始まっていることから、適切に機能したと判断される。

知的財産権に関する取組については、エキスパートの起用や、パテントマップの作成、特許ポートフォリオの検証等、戦略的な取組が見られ、知的財産権の取得が困難な分野であるにもかかわらず、特許出願数に増加傾向が見られた。

若手研究者の育成に関しては、データベースエンジンの設計と実証試験関連で、20人規模の若手研究者が従事しており、多くの経験を積んだものと推察される。現場を知り、全体を俯瞰してプロジェクトを回せる次世代の若手の育成が行われたと評価される。

3. 研究成果の今後の展開

研究成果を利用した製品が既に販売しており、金融業や流通業など10件以上に納入され、実稼働している。研究課題で目指している、非順序型という全く新しいデータベースエンジンの研究開発は大きなチャレンジであり、それが実稼働を始めているということは高く評価される。

販売メーカーが、今後も研究成果を製品に取り入れていくことを確約しており、東京大学はソフトウェア実装のオープン化も予定していることから、今後も研究成

果の社会還元が期待できる。

また、研究成果に、ナショナルレセプトデータベースの解析結果など、社会科学の視点から報告が出ているところも、本研究開発の特徴と考えられる。ビッグデータ解析の持つ、社会的に重要な課題の解決に向けたツールの重要性も実証しており、今後、スマート社会の構築に向けた提案も出てくるものと期待される。

4. 総合所見

本研究課題は、従来に比べ 800 倍の高速処理が実現可能な非順序型データベースエンジンの開発を目標として、研究開発を実施した。その結果、市場動向の変動を踏まえ、1,000 倍へ上方修正するとともに、見事にその値を達成することができた。さらに、研究成果を製品化したソフトウェアにより、業界標準のベンチマークにて、世界で初めて解析系データベース部門の「100TB クラス」に登録され、また、保健医療分野での具体的な社会実装の実証結果も報告された。

以上のことから、本研究課題は目標を達成しており、世界をリードする世界トップ水準の研究成果が得られたと判断される。

今後、どのような領域・分野に本研究成果を活用すれば、より大きな価値が見出せるのか、といった優先順位の見極めや、あるいは企業が製品化・ビジネスを拡大し、社会実装を強力に進め、我が国の競争力強化につなげるにはどのような課題があるのか、といったシナリオを明確に示していくことを期待する。

また、ビッグデータには個人情報や機密情報が含まれるため、国と協力して方針を決めていく必要もある。国とともに戦略的に基盤整備を進めていくことや、変動の激しい世界の動向にも引き続き注視して取り組んでいくことを期待する。