

総合科学技術会議評価専門調査会
「超低消費電力型光エレクトロニクス実装システム技術開発」
評価検討会(第2回)資料

平成23年11月11日

経済産業省

商務情報政策局 情報通信機器課

1. 追加説明を求める事項

(1) 目標設定について

①多くの国費を投入して国が実施する意義及び必然性に関して、

- ・研究成果が国民に与えるインパクト、見込まれる経済効果
- ・達成すべき目標の技術的な困難さ
- ・民間部門の取組み状況と国が果たすべき役割

について説明していただきたい。

(答)

三項目につき、以下回答します。

- ・ 研究成果が国民に与えるインパクト、見込まれる経済効果

本事業にて開発される技術は、ルータやサーバ、パソコン、テレビなどのIT・家電機器に適用されます。現在よりも薄型・軽量・省エネのIT機器が汎用化し、国民はより快適な情報化環境を手にすることができます。本技術が開発され、実用化することにより、2030年における需要創出経済効果は約9.7兆円、雇用創出は約77.8万人と計算できます。また、省エネ効果は当該技術が導入されないと想定した場合の2030年の消費電力に比べて約1300億kwhの省エネ効果が見込まれています。

- ・ 達成すべき目標の技術的な困難さ

本事業の技術的な最大の難点は、いままで開発されてきた個々の要素技術の低コスト集積化にあります。光回路基板や光素子などの個々の要素技術の技術開発はこれまでに進められていますが、いずれも基盤的な要素技術の開発が中心であり、実用化に必須の低コスト集積化がなされておらず、製品化に至っていないのが現状です。本事業では、個々の要素技術を統合したシステム技術を開発することで、製品化を加速します。

- ・ 民間部門の取組み状況と国が果たすべき役割

個々の技術の集積化は、広範な分野の技術開発に及ぶことから、多くの企業・利害関係者の連携が必要であり、難易度が高く、研究開発のリスクが極めて高いため、国が支援して企業、大学、国研の産学官連携によりオールジャパン体制で研究開発を実施していく必要があります。

②これまでの国内外での研究開発の現状を示していただくとともに、定量的な目標とその根拠を明確に示していただきたい(例えば、10年後には、何をするために、どの程度の情報量が必要で、そのためにはどの程度の低電力化が必要か。LSI間の光配線による10年後の貢献度はどのくらいか)。

(答)

光の導入に向け、国内外で光回路基板や光素子などの個々の基盤的な要素技術の技術開発は行われています。具体的には、国内では、最先端研究開発支援プログラムにおいて光配線、光素子などの要素技術の高度化に向けた研究開発が実施されています。国外では、米国、EUを中心に今回の事業と関連した研究が行われています。米国では、国防高等研究計画局(DARPA)のもと、オラクルを中心に2006年より研究開発が進められており、EUにおいては、研究機関であるIMECを中心に2004年より研究開発が進められています。いずれも基盤的な要素技術の開発が中心であり、実用化や製品化に至っていないのが現状です。本事業は、要素技術を集積化した光エレクトロニクス実装システム技術を開発することで、製品化を加速することを目的とした技術開発であり、今回が初めての提案です。

定量的な技術目標として、LSI間を接続するプリント基板及びLSIチップと基板上の光配線をつなぐインターポーザに光配線を形成し、従来比1/10の低消費電力化・高速化する技術を確立することです。具体的には、光インターポーザを既存の半導体LSI製造プロセスであるリソグラフィ技術等を用いて、大口径ウェーハに光素子や光導波路を作製すること、またインターポーザからの光信号をプリント基板上の光配線へ精度良く接続する等の技術開発課題があり、これらを実現することで低消費電力化・高速化する技術が確立できます。

今後、クラウド・コンピューティングの進展により、データセンタで扱う情報の通信量が指数関数的に増大し、図1に示すように2010年から2025年の15年で70倍の増加が見込まれます。これに伴い、情報通信機器内の膨大な数のLSI及び通信装置間の電気配線部では、大量のデータを伝えるため、消費電力が急増し、2010年から2025年の15年で4倍の増加が見込まれます。

係る背景を踏まえ、今後より一層の低消費電力化が求められるところ、本事業にて開発される技術は、ルータやサーバ、パソコン、テレビなどのIT・家電機器に適用され、省エネ効果は当該技術が導入されないと想定した場合の2030年の消費電力に比べて約1300億kwhの省エネ効果が見込まれています。

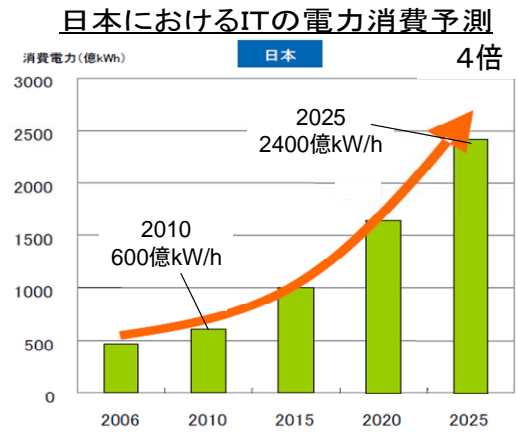
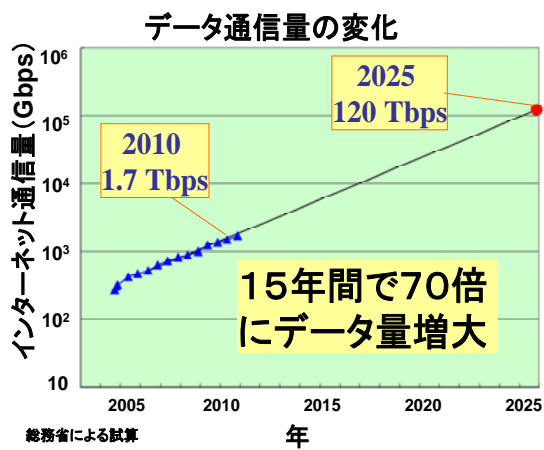


図1 データ通信量の変化と日本におけるITの消費電力予測

③来年度の60億という技術開発予算、10年間で291億円という技術開発予算総額の妥当性について、米国やEUの研究開発プログラムの中で、ベンチマークできるものがあれば示していただきたい。また、過去の類似の技術開発プログラムの予算と比べて、今回のプログラムの予算額はどのような位置づけにあるのかを、期間や成果のデータとともに示していただきたい。

(答)

本事業と類似の研究開発について、表1にまとめさせていただきました。米国では、国防高等研究計画局(DARPA)のもと、オラクルを中心に2006年より研究開発が進められており、EUでは、研究機関であるIMECを中心に2004年より研究開発が進められています。また、国内では総務省、内閣府、経産省により類似の技術開発プログラムが実施されています。表に、それぞれのプログラムの期間、予算、成果を示します。いずれも基盤的な要素技術の開発が中心であり、実用化や製品化に至っていないのが現状です。本事業は基盤的な要素技術を統合したシステム化の研究開発を行い、製品化を加速するものであり、基盤技術となる光デバイス技術開発、光エレクトロニクス実装システム技術開発から、これらの応用、実用化へ向けたシステム化技術開発までの広範囲な分野の技術開発に及びます。このことから、個々の要素技術の光接続、電気/光統合設計、実効的な実装技術等の技術的な困難点が多く、10年間程度の研究開発期間と291億円の予算総額が必要不可欠です。

表1 関連する研究開発プログラム

国/地域 (機関)	名称	期間	予算	成果
米国 (DARPA)	EPIC, UNIC	7年間	70億円	個別要素デバイス技術、スパコンを目指した光ファイバを使用したモジュール集積化技術
EU	第6次、第7次フレームワークプログラム	9年間	40億円	光集積プラットフォーム、化合物技術を中心にした通信デバイス技術
日本 (総務省)	「超高速光伝送システムの研究開発」	1年間	37.2億円	高速伝送用LSI開発
日本 (内閣府)	「FIRSTプログラム(フォトリソグラフィ・エレクトロニクス融合システム基盤技術開発)」	4年間	39.0億円	光配線、光素子などの要素技術の高度化
日本 (経産省)	本事業	10年間	291億円	基盤的な要素技術を統合したシステム化の研究開発を行い、製品化を加速する

なお、図2に示すように、本年9月27日にニューヨーク州政府が次世代の半導体技術に5年間で4.4B\$(約3,500億円)を投資するとの発表を行っている。情報通信の分野における国際的な研究開発競争に勝つためにも、我が国も大規模なR&D投資を行っていく必要があると考えられます。

Published on Governor Andrew M. Cuomo (<http://www.governor.ny.gov>)

[Home](#) > Printer-friendly

Governor Cuomo Announces \$4.4 Billion Investment by International Technology Group Led by Intel and IBM to Develop Next Generation Computer Chip Technology in New York

Thousands of Jobs Will be Created or Retained in Albany, Canandaigua, Utica, East Fishkill, and Yorktown Heights; New York State Wins Investment Over Countries in Europe, Asia and the Middle East

{}¹⁾

Albany, NY (September 27, 2011)

Governor Andrew M. Cuomo today announced that New York State has entered into agreements providing for investments valued at a total of \$4.4 billion over the next five years from five leading international companies to create the next generation of computer chip technology.

The five companies involved are Intel, IBM, GLOBALFOUNDRIES, TSMC and Samsung. New York State secured the investments in competition with countries in Europe, Asia and the Middle East.

The agreements mark an historic level of private investment in the nanotechnology sector in New York. Research and development facilities will be located in Albany, Canandaigua, Utica, East Fishkill and Yorktown Heights. In addition, Intel separately agreed to establish its 450mm East Coast Headquarters to support the overall project management in Albany.

"This unprecedented private investment in New York's economy will create thousands of jobs and make the state the epicenter for the next generation of computer chip technology," Governor Cuomo said. "IBM, which is celebrating 100 years in New York, Intel, which is making its most significant investment in New York, as well as TSMC, Global Foundries and Samsung now recognize that the state is on its way to becoming a premier location for jobs, which is why these companies are making this major

図2 半導体技術に5年間で4.4B\$(約3,500億円)を投資するとの発表記事

④光を導入する効果については、低消費電力以外にもたくさんあると考えられるので、データセンタの省電力化だけでなく、多様な目標を設定する必要があるのではないかという点について、どのように考えるか説明していただきたい。

(答)

低消費電力以外で、光を導入する効果については、高速性と小型化があげられます。

高速化に関しては、電気配線では20Gbps程度の高速化が限界と考えられていますが、光配線では40Gbps以上の高速化が可能です。

小型化に関しては、従来のプリント回路基板による電気配線では、超高速信号伝送には、1mmピッチ※程度が限界と考えられていますが、光配線を用いた光電子ハイブリッド回路基板では、0.1mmピッチの接続が可能のため、電気配線の100分の1程度まで小型化が可能です。

但し、国の研究開発プロジェクトとして、社会的な課題に対応することが重要であるため、低消費電力化を本プロジェクトの第1の目標として掲げております。

※ 接続ピッチとは、配線同士の間隔

⑤光エレクトロニクス実装基盤技術の開発に関して、従来比1/10の低消費電力化・高速化する技術を確立すると述べられているが、1/10の低消費電力化というのは、LSIのI/O部分も含むモジュールまたはシステム全体に関して述べているのかインターポーザ部分のみについて述べているのか明確に説明していただきたい。また、光エレクトロニクス実装基盤技術が光配線を形成したインターポーザのことを意味しているのであれば、これまでに開発されているインターポーザと何が違うのかについても明確にして頂きたい。

(答)

1/10の低消費電力化は、LSIのI/O部分も含むモジュールと、モジュールをプリント基板(光電子ハイブリッド回路基板)上に実装したシステム全体に関して述べています。

LSIのI/O部の消費電力は図3における信号駆動回路等と信号読取回路等から生じており、この電力を1/10にすることが本事業の目標の一つです。この部分を電気・光変換回路等と光・電気変換回路等に置き換え、光配線で電気信号を光信号により伝送することで、消費電力を1/10に低減します。例えば、サーバでは、図4のようにCPUやメモリのLSIチップのI/O部分の消費電力を1/10に低減します。将来は、高周波数化に伴ってLSIチップの消費電力の半分がI/O部分になると考えられており、この部分を1/10に低減します。また、図5のようにプリント基板上の信号伝送も光化することで、信号配線部分の消費電力も1/10に低減します。また、CPUやメモリ等LSIチップのI/O部分の消費電力を1/10にすることで、この部分を冷却するファンの消費電力が低減でき、システムの消費電力が低減されることから、電源部分の消費電力も低減できることから、サーバでは約3割の消費電力の低減を目指します。

光エレクトロニクス実装基盤技術では、LSI間を接続する光電子ハイブリッド回路基板及びLSIチップと基板上の光配線をつなぐシリコンフォトニクスインターポーザの二つの要素技術開発とその集積化を行います。

これまでに国内外で開発されている光インターポーザは、インターポーザ間を光ファイバで接続したもので、適用先は、スパコン等の特定の用途に限定されます。本事業では、リソグラフィプロセスにより形成された樹脂光導波路をもつ回路基板上に、既存の半導体LSIの製造プロセスを応用して作製したインターポーザを高密度で実装することで、安価に大量生産が可能となり、ルータやサーバ、パソコン、テレビなどのIT・家電機器などの様々製品への適用を目指します。

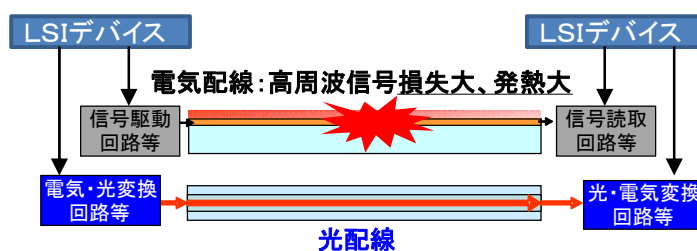


図3 光を通じた高効率化・低消費電力化