

システム概要

詳細内容は別紙参照

幅広いアプリケーションに対応できる汎用のシステム

○ CPU

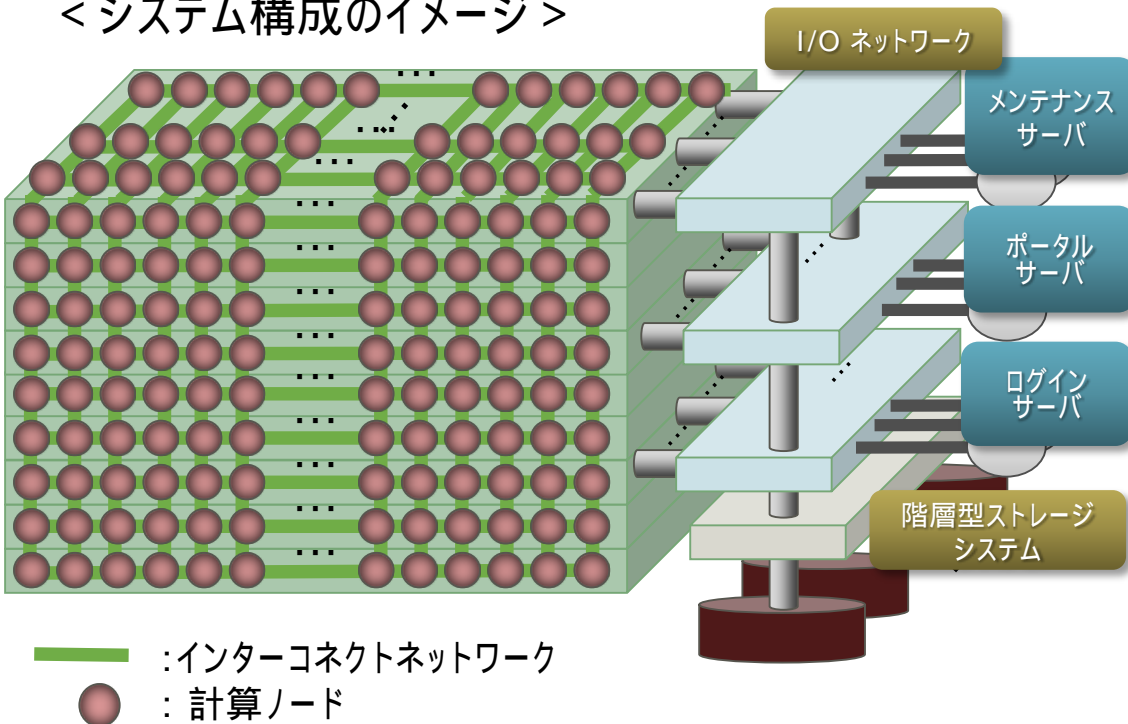
- ・ 汎用CPUを用いたメニーコア型アーキテクチャ 高い汎用性、幅広いアプリ実行に利点。
- ・ ネットワークインターフェイスをチップ内に内蔵 高い通信性能、大規模並列処理に利点。

○ ネットワーク構造

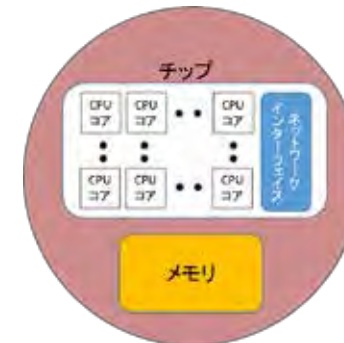
- ・ 「京」の多次元トラスネットワークポロジを踏襲 高い移植性、京の資産を生かす利点。

総事業費約1,300億円（うち、国費分約1,100億円）

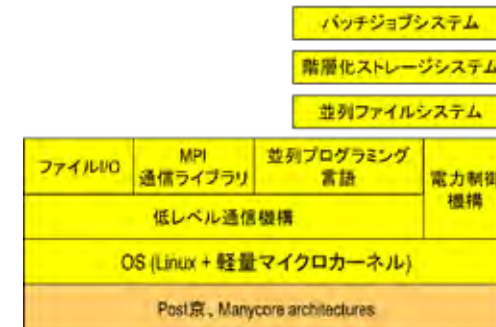
< システム構成のイメージ >



< 計算ノード >



< ポスト「京」で想定されるシステムソフトウェア群 >



システムソフトウェア・・・ハードウェアを管理・制御し、アプリケーションプログラムを安全かつ効率よく実行するための環境を提供するソフトウェア群

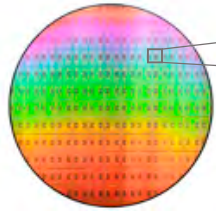
最先端スーパーコンピュータ開発における国際分業について

スパコン開発プロセスのイメージ（CPUを中心に）

画像提供：富士通(株)・(独)理化学研究所



**CPU設計を含む
システム設計
<コア技術>**



CPU製造（前工程）
（シリコンウエハ上に回路を形成）



CPU製造（後工程）
（CPUチップを組立て）



システムインテグレーション

【ポスト「京」プロジェクトの状況】

（ ）ポスト「京」製造開始時点における世界最先端の半導体技術

ポスト「京」は、世界最高性能を実現するため、「10nm」の半導体技術^()を利用する予定。

しかし、「10nm」の回路を形成できる半導体製造工場は日本には無いため、上記の**CPU製造（前工程）**については**海外企業に委託**することになる見込み。

このことについては、以下の理由から、**国際分業を活用した合理的開発**であると考えている。

- 1 . ポスト「京」の開発で重要となる、“システムとアプリケーションの協調設計（Co-design）”や“省電力化”の実現のためには、CPU設計を含むシステム設計の技術が不可欠（コア技術）である。
- 2 . CPU製造（前工程）は、最先端工場の新設には兆円単位の投資が必要となる一方で、現時点では競争力の決め手となる技術ではない。実際、エレクトロニクス業界では、半導体製造の水平分業化が世界的潮流になっている。
- 3 . CPU製造（前工程）に関して海外企業に支払う金額については、ポスト「京」全体の製造費からすれば一部であり、また、当該海外企業が日本製の半導体製造装置を購入することで、一定程度は国内に還元されるとも言える。
- 4 . なお、CPU製造を海外企業に委託したとしても、コア技術たるCPU設計技術は海外に流出しない。

次世代の技術への挑戦

現在のスパコン開発において直面している最大の課題は、システムの大規模化に伴う消費電力の増大やシステムの複雑・高難度化（アプリケーションの効率低下、システムの安定性低下など）にある。CPU設計を含むシステム設計を通じて下記の技術を実現することで、これらの課題を解決し、スパコン開発の国際競争力を高める。

1. Co-designによるアプリ実効性能の向上・低電力化

最新の科学的社会的課題は解くべき数式の複雑化や計算量の大幅な増加により、従来スパコンでは解決が困難になってきている。いくつかの代表的なアプリケーションに対して、各アプリケーションのアルゴリズムの改良とアーキテクチャの最適化設計を同時に行うことにより、幅広いアプリケーションに対して高い性能電力比を有するシステムを実現。

2. 省電力化技術

- ・チップ内回路を最適化することにより、省電力高性能システムを実現する。
- ・CPU内部回路、メモリアンターフェイス回路、ネットワーク回路など、細かいレベルで回路の消費電力を制御する機構を開発し、アプリケーションの性質により性能に影響しない回路の消費電力を制御する。これにより、実効性能を維持しながら電力消費を抑えることを実現する。

3. オープンソースソフトウェア（OSS）による高度システムソフトウェアの実現

従来のスパコンはシステムソフトウェアの新規開発部分が多く開発コストが高かつ最新技術取り込みが遅かった。既存OSSと親和性の高いシステムソフトウェアを開発・オープンソース化し同時に国際連携することによって、最先端システムソフトウェア技術をいち早く取り込みユーザーニーズに応えられる画期的システムを開発する。

4. 超大規模並列用高効率システムソフトウェアの構築

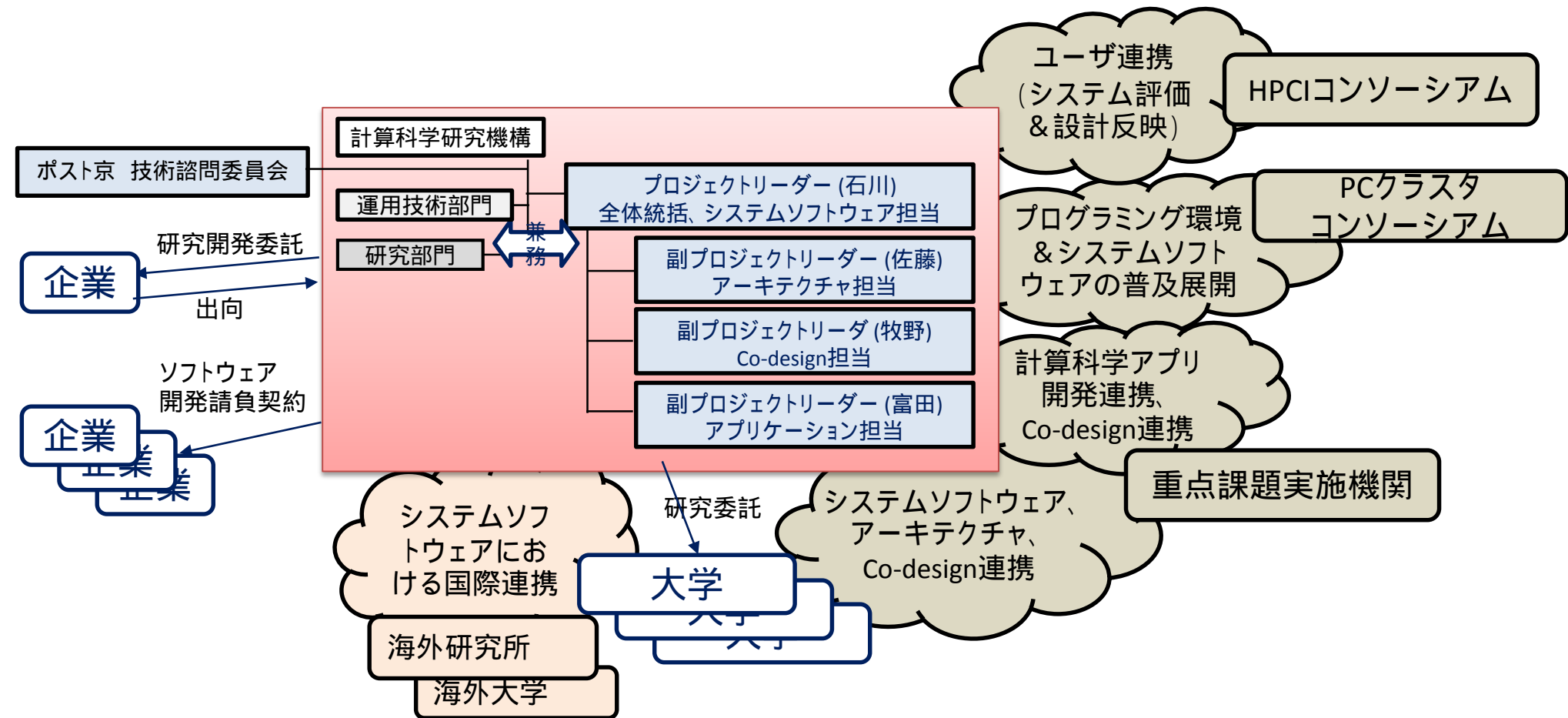
CPUコア1000万基以上並列での効率的動作が可能なシステムソフトウェアを実現し、大規模システムでの高信頼性技術等を獲得。（京は約70万CPUコア並列で動作する。）

5. 超大規模並列用高効率プログラミング環境の構築

CPUコア1000万基以上並列での効率的動作が可能なプログラミング環境を実現し、大規模システムでのユーザーの利便性を向上。（京は約70万CPUコア並列で動作する。）

- 1 . 国として取り組む意義・必要性
- 2 . ポスト「京」で重点的に取り組むべき社会的・科学的課題
- 3 . ポスト「京」のシステム
- 4 . **開発体制、スケジュール、総事業費**
- 5 . プロジェクトの開発目標
- 6 . 知的財産に関する方針、人材育成、広報活動

システム開発体制



- 海外研究所等 (国際連携)**
- システムソフトウェア (OS、通信)
 - 省電力技術、FT技術、等
 - プログラミング環境
 - ミニアプリ

- 重点課題実施機関**
- ターゲットアプリを使ったCo-design連携 / 主要アプリ高速化
 - アルゴリズムの連携開発

- 大学**
- 標準API策定、ベンチマークコード策定
- 電力制御API、FT API、等
 - アーキテクチャ評価 & Co-design検討評価
 - キャッシュ、SIMD強化、省電力機構等

- HPCIコンソーシアム**
- ユーザ意見
- PCクラスタコンソーシアム**
- システムソフトウェア普及 & 広報