

# 将来のスーパーコンピューティングのための 要素技術の研究開発プロジェクト

目的：科学技術や産業の競争力を強化するとともに、豊かで安全・安心な社会を構築することを目指して、将来のスーパーコンピューティングに必要な基盤技術を確立する。

課題： 既存技術の延長線上での**スーパーコンピュータの高速化には限界が到来**(およそ10年後には物理的な限界が到来) 計算科学技術は、ナノ、バイオ等の最先端科学研究及び新技術や新製品の開発期間の短縮・コストダウン等産業の国際競争力強化の源泉となる**キーテクノロジー**。これを支えるハードウェアのたゆまぬ性能向上が不可欠。



たゆまぬスーパーコンピューティングに関する技術開発(光インターコネク技術、低電力・高速デバイス・回路技術等)による、限界の突破が必要

## 研究開発の概要：

スーパーコンピューティング技術の世界最高水準での優位性を保つために不可欠な、以下の**ハードウェアに関する要素技術の研究開発**を実施。

- ペタスケール・システムインターコネク技術の開発  
(研究代表者:九州大学 村上和彰教授)
- 並列コンピュータ内相互結合網IP化による実行効率最適化方式の開発  
(研究代表者:東京大学 平木敬教授)
- 低電力高速デバイス・回路技術・論理方式の研究開発  
(研究代表者:(株)日立製作所 笠井憲一室長)
- 超高速コンピュータ用光インターコネクションの研究開発  
(研究代表者:日本電気(株) 野口孝行室長)

## 研究開発体制

・公募により選定された研究ポテンシャルを有する研究開発拠点をハブとして、複数機関が参加する産学官連携体制で実施

### ペタスケール・システム インターコネク技術の開発

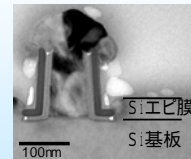
数千～数万規模の**高速・高密度・高機能な計算ノード間のシステムインターコネク技術を開発する**



光パケットスイッチ  
試作システム

### 低電力高速デバイス・回路技術 ・論理方式の研究開発

低電力・高速な**新構造トランジスタ**を核とし、回路・論理方式により、**性能あたり消費電力を1/10に低減する技術の開発を行う**



新構造トランジスタ  
プロセス試作結果

### 並列コンピュータ内相互結合網 IP化による実行効率最適化方式 の開発

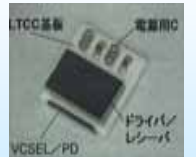
**超並列コンピュータの実行効率を最適化する適応型コンパイラと、その実現に必要なIPネットワーク適用技術を開発する**



コンパイラ・IPネットワーク適用技術性能  
評価環境

### 超高速コンピュータ用光 インターコネクションの研究開発

**20 Gbps超で、且つ、LSI当たり1000信号程度からなる世界最高レベルの高密度/高速光インターコネク技術の開発を行う**



光モジュール  
試作品

効果：・既存技術の限界突破が必要な要素技術の開発により、次世代スーパーコンピュータの開発に貢献する。  
・ビジネスサーバ、情報家電や携帯情報端末など、広範な民生用情報機器の製品開発でも利用される。