

スーパーコンピュータ「京」の利用成果がゴードン・ベル賞を受賞 2011年

概要

理研、筑波大、東大、富士通のチームによる『「京」によるシリコン・ナノワイヤの第一原理計算』が、コンピュータシミュレーション分野で最高の賞であるゴードン・ベル賞の最高性能賞を受賞。日本人によるこの受賞は2004年以来7年ぶりの快挙。

(参考)ゴードン・ベル賞

米国計算機学会(ACM)が、毎年ハードウェアとアプリケーションの開発において最高の成果をあげた論文に付与する賞。毎年11月に開催される米国スーパーコンピュータ会議にて表彰式が行われる。このうち実行性能部門の最高性能賞は最も栄誉ある賞とされている。

研究内容

【背景】

- 22nm以下の微細構造をもつ次世代半導体において、漏れ電流による消費電力の解決が課題。このため、シリコン・ナノワイヤが次世代半導体の材料として期待されているが、その実現には、ナノワイヤ内の原子・電子の解析が不可欠。
- しかし、このような微細材料での実験はできず、また、シミュレーションでは計算機の能力不足から、2,000原子程度(ごく一部分)までしか計算できなかった。

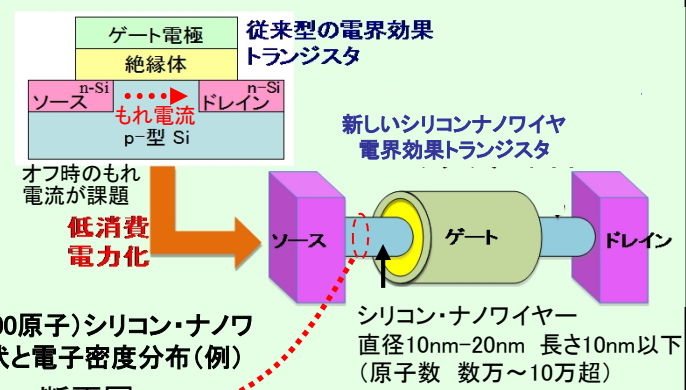
【京による成果】

- 現実の材料サイズに近い10万原子規模のナノワイヤの電子状態の計算し、世界で初めてナノレベルの高精度シミュレーションを可能にした(3ペタフロップスでの計算)。(→従来のシステムでは30年以上かかる計算が、「京」により1週間で実施可能に)
- また、約4万原子のナノワイヤの電子状態を断面の形状を変えて計算し、断面の形状による電子輸送特性の変化を初めて明らかにした。

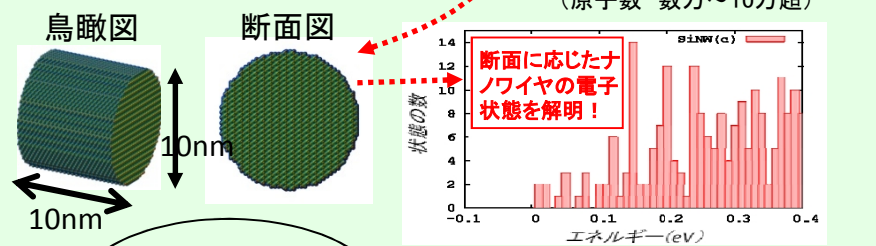
【今後の展開】

- 22nm以下の微細構造を持つ次世代半導体の製造方法の確立
- 高速・高機能、省エネルギーなどの特長をもつ新しいデバイスの設計に貢献

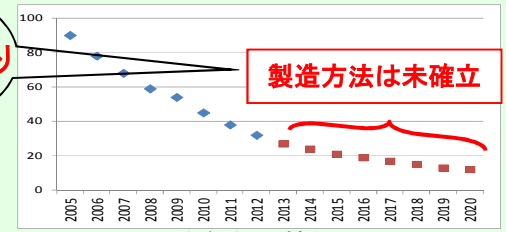
シリコン・ナノワイヤを用いた次世代半導体のイメージ



直径10nm(40,000原子)シリコン・ナノワイヤの断面形状と電子密度分布(例)



「京」によるシミュレーションにより実用化に貢献



CPU微細加工技術の予測 (国際半導体技術ロードマップ2010年版より) 8