

1 . 追加の説明を求める事項 (3) < 2 >

9 情報基盤センター運用&整備計画 (2013年9月時点)

Fiscal Year	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023
Hokkaido	Hitachi SR16000/M1 (172 TF, 22TB) Cloud System Hitachi BS2000 (44TF, 14TB)					10+ PF 1.5 MW			100 PF 2 MW			
Tohoku	NEC SX-9 + Exp5800 (31TF)			~1PF, ~1PB/s ~2MW			30+PF, 30+PB/s ~5.5MW(max)					
Tsukuba	HA-PACS (800 TF)				(Manycore system) (700+ TF)				-50 PF 2MW			
Tokyo	T2K Todai (140 TF)		Post Open Supercomputer 30 ± PF 4MW			100+ PF 4MW			Fujitsu FX10 (1PFlops, 150TiB, 408 TB/s), Hitachi SR16000/M1 (54.9 TF, 10.9 TiB, 5.376 TB/s)			
Tokyo Tech.	Tsubame 2.0 (2.4PF, 97TB, 744 TB/s) 1.8MW		Tsubame 2.5 (5.7 PF, 110+ TB, 1160 TB/s), 1.8MW		Tsubame 3.0 (20~30 PF, 2~6PB/s) 1.8MW (Max 3MW)			Tsubame 4.0 (100~200 PF, 20~40PB/s), 2.3~1.8MW (Max 3MW)				
Nagoya	Fujitsu M9000(3.8TF, 1TB/s), HX600(25.6TF, 6.6TB/s) FX1(30.7TF, 30 TB/s)		Fujitsu FX10 (90.8TF, 31.8 TB/s), CX400(470.6TF, 55 TB/s) Upgrade (3.6PF) 3MW			50-100 Pflops 4MW		100 ~ 200 PF				
Kyoto	Cray XE6 (300TF, 92.6TB/s), GreenBlade 8000 (243TF, 61.5 TB/s)			Cray XC30 (400TF) 600TF		6-10 PF 1.8 MW			100+ PF 1.8-2.4 MW			
Osaka	SX-8 + SX-9 (21.7 TF, 3.3 TB, 50.4 TB/s)			500+ TB/s 1.2 MW					5+ PB/s 1.8 MW			
Kyushu	Hitachi SR1600(25TF)		Hitachi HA8000tc/ Xeon Phi (712TF, 242 TB), SR16000(8.2TF, 6 TB)			5-10 PF		100-150 PF 3MW				
	Fujitsu FX10 (270TF)+FX10相当(180TF), CX400/GPGPU (766TF, 183 TB)			2.0MW		10-20 PF		2.6MW				

電力は最大供給量 (空調システム含む)

1. 追加の説明を求める事項 (3)

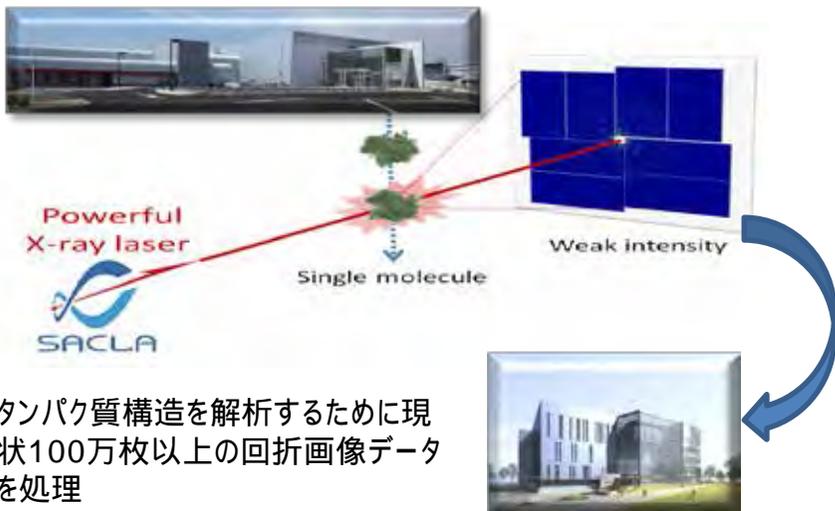
(3) 利活用と効果 (有効性)

科学技術の円滑な進歩には、理論、実験(実測)、シミュレーションという3方法がバランス良く貢献する仕組みが必須である。例えば、SPring-8 & XFEL と「京」の連携等はその典型である。将来、エクサパコンの貢献が期待される2020年頃の最先端計測大型施設(放射光施設、NMR施設、中性子等施設、宇宙ステーション等)はどのような環境下で運用(実測レベル等)されていることを想定しているかについて提示いただきたい。

例えば、莫大なデータの高速処理への期待、極限下での実測に先行するシミュレーションへの期待等が2020年に要求される可能性があるならば、エクサパコン開発の意義は高いであろう。

以下の例は、FSアプリの計算科学ロードマップに記載されている内容から抜粋したもので十分に実現可能であるものである。

SACLA (理研X線自由電子レーザー施設) 連携



タンパク質構造を解析するために現状100万枚以上の回折画像データを処理

SCALAと理研計算科学機構でソフトウェアの共同研究開発を行っている。現状100万枚の5Å 解像度画像データを処理する時間：60,000 node-hour.

SPring-8の性能を高めたSPring-8-IIのスペックの詳細は検討中であるが、完成すれば、少なくとも現在のSACLAの数百倍の大量データが得られることになり、データ処理に必要な解析環境についても、これに応じた高い性能を求められることとなる。

ビッグデータ同化による革新的ゲリラ豪雨予測



今後精査が必要であるが、提案システムの性能により、次世代の高精細シミュレーションと複数の新型センサによる「ビッグデータ」を高速処理することで、30秒毎に更新するリードタイム30分の天気予報という従来では考えられない革新的なゲリラ豪雨のリアルタイム予測の実が期待される。

1 . 追加の説明を求める事項 (3)

(3) 利活用と効果 (有効性)

2019 年頃のエクサスパコンに向けての海外の動向 (メモコアでいくのか、アクセラレータが優位なのかなど見込み) についてレビューした資料を提出いただきたい。

海外メーカーの技術動向

汎用プロセッサ :

- インテル社のXeon Phiは現在、60コア・1TF (KNC) であり、今後KNL、KNHと改良が進んでいく見込み。
- 2012年に比べて5 ~ 10倍程度の性能向上が予想されるため、2018年で、5 ~ 10TF (電力性能 10 ~ 20GF/W)となる。

演算加速部 :

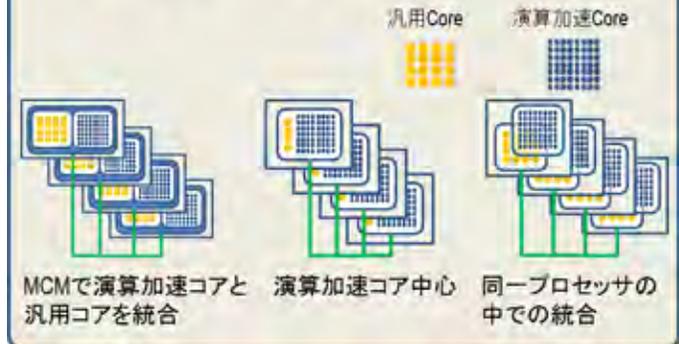
- NVIDIA社は現在、Kepler 1.2TF (DP), 4-8GF/W, 2016年Voltaで、20-30GF/Wを想定。将来内蔵コアと統合するなど、汎用化を進めつつある。また、積層メモリ等との内蔵高速メモリを予定。
- エクサのコンセプトデザインとして、エシュロン(Echelon)を検討、2016-2018年に20+ TF/chip。

将来動向

- 2008年に行われたKoggeらのDARPA ExaScale Computingに関するレポートでは、エクサを達成するためにはメモコアによるAggressiveなアプローチが示されている。(参照1)
- エシュロンはエクサを目指し、現在のGPUの延長として、GPUの演算能力の増強、汎用コアとネットワークの統合をしたアーキテクチャ (参照2)
- 高い性能電力比と不規則非構造データ処理もできるCPUとして、汎用コアと演算加速コアが統合されていく。どのように統合されていくかは今後の研究成果に依存

将来マシンイメージ群

- 汎用コア、演算加速コア、ネットワークが統合されていく
- 統合方法および搭載メモリ容量とメモリバンド幅は、実装技術によって変わっていく
- 3D実装可能メモリ容量以上が必要な場合、低速メモリが導入される



(参照 1) P. Kogge, et al, "ExaScale Computing Study: Technology Challenges in Achieving Exascale Systems", DARPA, 2008, exascale_final_report_100208.pdf (参照 2)

http://www.nvidia.com/content/PDF/sc_2010/theater/Dally_SC10.pdf

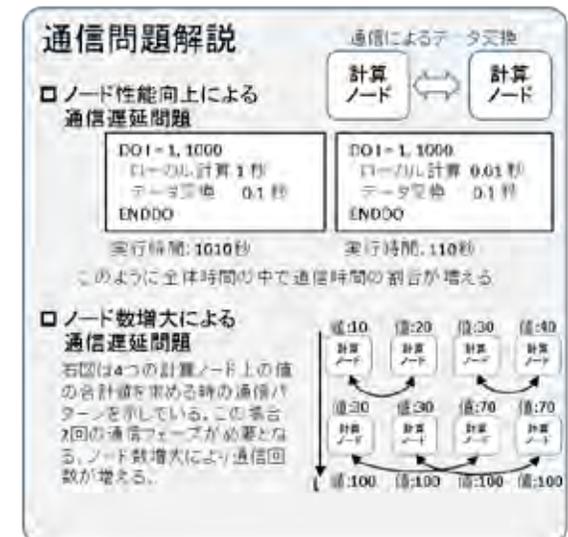
1 . 追加の説明を求める事項 (4)

(4) 実施内容および工程表の妥当性

アーキテクチャにスケーラビリティを確保するアプローチもあるうが、これに関して何か検討をしているのか？ 不採用とするならばその根拠は？

- ノード数を増やすことにより性能を上げることができる
 - 設置スペース、供給電力の制限および製造・保守コスト面から増やせるノード数に制限あり
- ノード数増加に対する性能向上阻害要因はノード間の通信性能
 - ノード間で頻繁に通信するアプリケーションはノード数を増やしても性能向上しない
 - ノード間であまり通信しないアプリケーションはノード数に見合う性能向上期待できる

2016年度に行われる詳細設計中間評価において全体性能が決まる



1 . 追加の説明を求める事項 (4)

(4) 実施内容および工程表の妥当性

本プロジェクトに係わる知的財産・国際標準の創出・管理・運用に関する方針や戦略は検討されているのか？ すでに検討されていればその内容、まだであればその検討計画はどうなっているのか？

基本的には「京」における方針を踏襲することを現段階においては想定している。

< 「京」本体の開発による知財権 >

「京」の開発における知的財産権の取り扱いは以下のように整理している。

単独発明：理研 / 開発メーカーに単独帰属

共同発明：理研 & 開発メーカーの共有。権利持分、維持管理、手続き等は両者協議で定める。

国際標準に関しては以下の取り組みを想定

- ü 国際共同研究によるシステムソフトウェア基本部の共通仕様と実装
- ü 国際共同研究による数値計算ライブラリの共通仕様
- ü ミニアプリの国際共有化
- ü 国際標準に基づくプログラミング言語処理系開発 (加速部)

1 . 追加の説明を求める事項（4）

（4）実施内容および工程表の妥当性

新システムの開発・製造と並行して、現在の「京」はいつまで運用されるのか？新システムの建屋等の建設はいつから始まるのか？それに伴い「京」の運用停止はあるのか？また、その際に、それまでの計算ニーズは何所がどのように吸収するのか等の観点を、新システムの開発スケジュールに併記して頂きたい。

現時点では神戸の理研計算科学研究機構の建物を活用することが効率的と考えており、建物建設に係る費用は見込んでいない。

理研計算科学研究機構に新システムを設置する場合、「京」をリプレースする形で設置することを想定している。現在「京」が設置されているフロアには残余スペースがあるので、それを活用することも含めて、新システムへの移行を円滑に進めることができるよう、具体的な工程を検討してゆく予定である。

その検討をしていく中で、「京」の運用停止から新システムの運用開始までの間の計算ニーズへの対応についても、利用者の利便性に配慮しつつ検討していきたい。

1 . 追加の説明を求める事項 (4) < 1 >

(4) 実施内容および工程表の妥当性

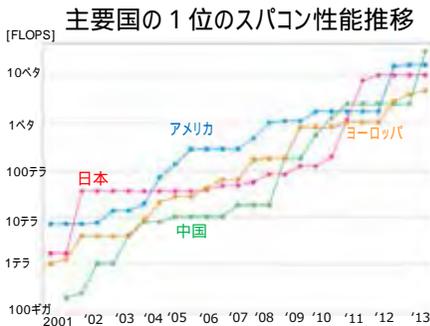
国際的な観点から見た場合に、各プロジェクトが同じ目標に向けて同じアプローチをとっているように見える。そのような協調関係が重要なのか、あるいは独自技術を出して特定の方面で突出することが重要なのか。プロジェクト終了時に国際的な場では、どのような貢献が期待されるか（何を目標しているのか）、もしスパコンの世界での合意や日本独自の戦略があるなら教えて欲しい。

日本に加え米国、中国、欧州をはじめとして、世界各国が2020年頃のエクサスケールの実現を見据えて計画的に研究開発を推進。ハードウェアは各国が開発競争にしのぎを削っている状況。一方、ソフトウェアについては、日米のシステムソフトウェアの国際協力をはじめとして、国際協調も視野に各国で開発が進められている。

ハードウェア(国際競争)

スパコンは経済成長、国家安全保障、産業競争力・科学技術力強化に必須。国際的に開発・整備・導入が活発。

-  :世界の計算性能の約半分,2020年頃のエクサ級スパコン開発・稼働予定
-  :日本を超える総計算能力,2020年頃のエクサ級スパコンを整備予定
-  :最新ランキングで一位獲得,CPUの自主開発を進めエクサ開発に着手



システムソフトウェア(国際協調)

システムソフトウェアについては特に日米間で研究者レベルの協力がすすめられている。今後もソフトウェアについて国際協調の下、開発が行われる

< 国際協力の例 >

日米科学技術合同高級委員会
(平成25年4月30日)

・日本及び米国との間で、日米科学技術協力協定に基づく文部科学省と米国エネルギー省との間で実施取極が締結



・本実施取極において規定される協力活動の一分野として、“Computer science and software related to current and future high performance computing for open scientific research”が明記。



今後は同取極の下にシステムソフトウェアの協力に関する日米の具体的な取極を締結する等、国レベルでの具体的な協力を推進していく

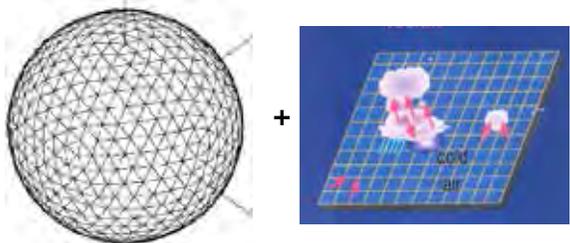
1 . 追加の説明を求める事項 (4) < 2 >

アプリケーションソフトウェア (国際協調かつ国際競争)

アプリケーションソフトウェアについては、方法論やアルゴリズム、それらが実装されたプログラムなど、各レベルがあるが、いずれも、国際協調を取りつつも国際競争となる。以下では、現時点で、国際的に認められている、我が国で発明・開発されたキラーアプリおよびアルゴリズムについて、数例を挙げる。

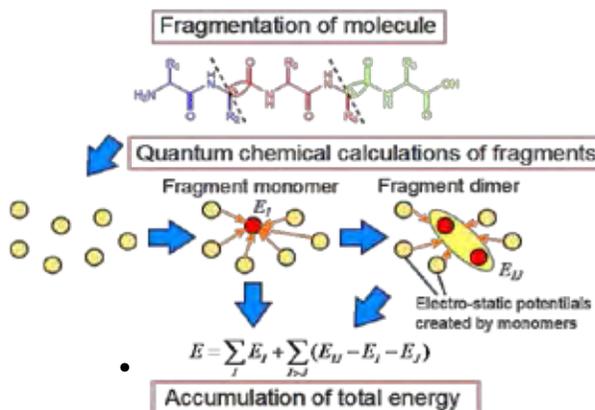
全球一様格子大循環モデルによる雲解像手法の確立

- 国際的観点から、全球雲解像モデルの礎は、我が国の研究者によるもの(Tomita et al. 2005, Geophysical Research Letter)
- 現在、NICAM[国産]として熟成しており、国内外に大きなコミュニティを有しており、我が国のキラーアプリの一つとなっている。
- 後続のICON(独)、MPAS(米)、DYANAMICO(仏)などのグループも全NICAMグループとともに、G8コールドプロジェクト(JST多国籍協力事業)において、エクサスケール時代の気候モデルが議論されているおり、共通基盤部分は国際協調している。



フラグメント分子軌道法による量子化学計算の飛躍的な向上

- 巨大分子のダイナミクスを解くために分子軌道法(MO)を用いる際に、フラグメント化して、劇的に計算効率を向上させたフラグメント分子軌道法(FMO)は、我が国の研究者によるもの(Kitaura et al., 1999, Chem. Phys. Lett.,)
- 国内外を問わず、現在広く使われている
 - Gamess, NWChem, Paics(国産), ABINIT-MP(国産)

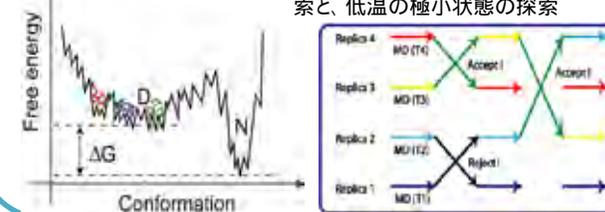


レプリカ交換法の分子動力学計算への応用による革新的計算手法の改良

- 物理系のモンテカルロシミュレーション等でのサンプリング効率改善のために提唱されたレプリカ交換法を、分子動力学計算へ応用したのは我が国の研究者によるもの(Sugita and Okamoto (1999). Chemical Physics Letters)
- 以降、MD計算のコミュニティでは、一世風靡し、本方法を用いたアプリケーションは、国内外を問わず、多くの分野で用いられている。
 - REMD: GENESIS(国産)、REIN(国産)、CafeMol(国産:粗視化)、AMBER, GROMACS, CHARMM, NAMD
 - CGMD: CafeMol(国産:Go-model)、GROMACS(国外:MARTINI)

蛋白質などの自由エネルギー地形
N:天然状態、D:変性状態

異なる温度の分子動力学計算を独立かつ並列に実行。高温の広い探索と、低温の極小状態の探索



戦略性について :

エクサスケール時代は本格的なヘテロジニアスなアーキテクチャとなり、プログラミングモデルも多様化するのが世界の方向性。創出/改良されたプログラムをその後どのように生き残らせるか(プログラム維持や改良体制の担保)が、その後の発展性に大きくかわるため、プログラミング環境は特に重要となる。上記のようなアプリ開発ポテンシャルを有する我が国の利点を生かし、**co-design**を行いながら、**計算科学分野での方法/アルゴリズム/実装のフレームワークの標準化を目指す**。これにより、**アプリ開発環境インフラを国際的にリードしていくことが狙いが本プロジェクトの狙いの一つである**。

1 . 追加の説明を求める事項 (5)

(5) マネジメント体制の妥当性

設計開発の基本方針として「Co-design」が強調されているが、資料では方針を述べるに留まっている。これを実効性のあるものとするための具体的な施策、仕組み、開発プロセスは検討されているのか？

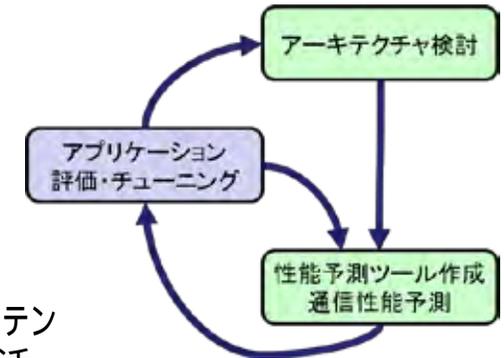
東大のFSでは、2か月で1ループするような形で以下のとおりco-designを実施

- 1 . 概念設計レベルで企業側が設計パラメータを出す
- 2 . その次の月に性能推定用のツールを企業側が出す
- 3 . アプリ側はチューニングをしながらそのツールを動かし、企業側・アプリ側が一緒に結果に基づき、どこを改良するか双方で検討する

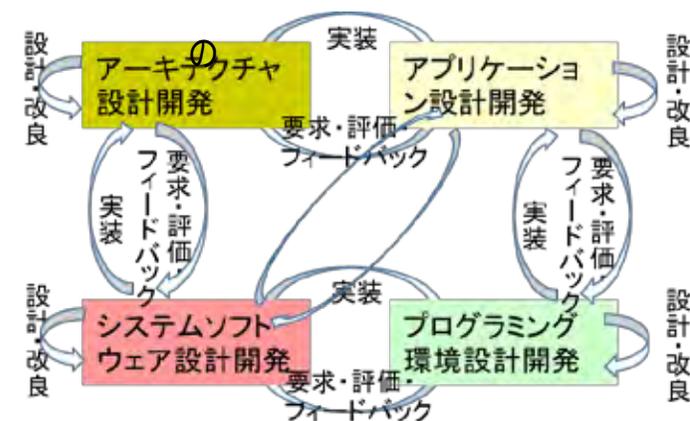
筑波大のFSにおいては、新規のアーキテクチャのため、まず、ターゲットとなる基本アプリケーション（ステンスル計算と粒子系計算）を策定し、基本アーキテクチャのコンセプト（大規模SIMD, オンチップメモリ活用、加速チップ間直結ネットワーク等）を固めた。現在、シミュレータを作成して、以下のサイクルでco-designを進めている。

- 1 . アプリケーションの具体的な特性（メモリアクセスパターン、通信パターン、必要メモリ容量、PEの必要演算性能）
- 2 . 性能を評価（シミュレータ以前は、性能概算）
- 3 . 検討結果に基づき、電力、実装可能性の制限の下で、アーキテクチャ見直し（ネットワークポロジ、バンド幅、メモリ容量、PE数等）、並びに、アーキテクチャに適應できるアルゴリズム・プログラムの検討を行う。

Co-designを進めるためには、アプリケーション、アーキテクチャ、数値計算ライブラリ、システムソフトウェアの研究開発者を一堂に集結し、密に協調設計を進める必要があり、上記FSの知見を活かしつつ、そのための体制を検討中。



東大におけるco-design



本プロジェクトにおけるco-design

1 . 追加の説明を求める事項 (5)

(5) マネジメント体制の妥当性

ハードのCo-designを考える際、アプリにハードをどのように適合させるかの具体的な考え方（汎用部とアクセラレータ部の構成比を変える以外に）に関する説明をお願いしたい。

システム

- 汎用部
 - アプリケーションが要求するメモリ容量とデータ参照パターンを解析し、CPU内メモリ階層を検討
 - アプリケーションが要求するB/F値および通信パターンを解析し、演算性能、B/F、通信性能のバランスを検討
 - アプリケーションのファイルI/Oパターンを解析し、ファイルI/O性能とストレージ階層のバランスを検討
- 演算加速部
 - アプリケーションが要求するメモリ容量とデータ参照パターンを解析し、CPU内メモリ階層ならびにチップ内・チップ間のネットワークポロジータと通信バンド幅を検討
 - アプリケーションプログラムを解析し、ハードウェア（アーキテクチャ）を効率的に使えるプログラミング言語・フレームワークを検討

アプリケーション

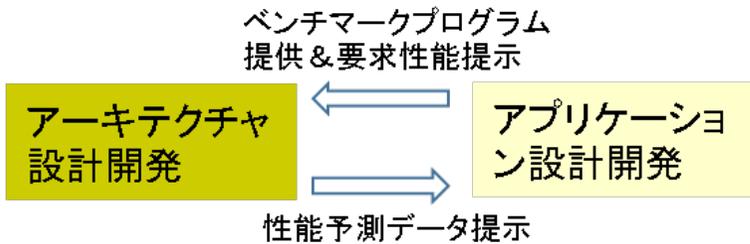
- 計算スキーム・アルゴリズムの見直し
 - 計算量・B/F値の観点、メモリ容量の観点、通信遅延・通信バンド幅の観点、データ入出力の観点

1 . 追加の説明を求める事項 (5)

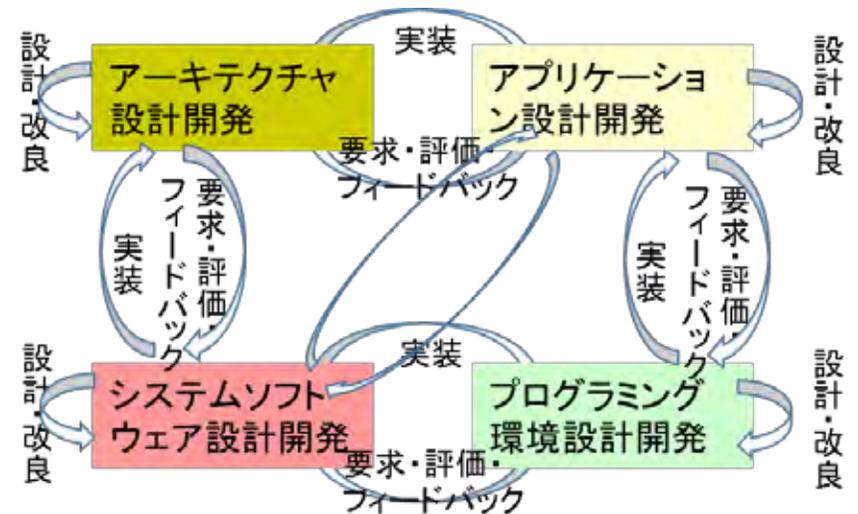
(5) マネジメント体制の妥当性

Co-designの考え方はこれまでのスパコン開発において十分配慮されており、京コンピュータの開発でも21本のグランドアプリを対象としてマシンの基本設計が行われた。これに対し、エクサスパコンの開発計画で強調するCo-designの思想は、従来とは何が違う(新しい)のか？

「京」(従来手法)



Co-design



システム全般に渡ってアプリ設計と相互にフィードバックしながら設計開発を同時に進める。

Co-design例：

アプリケーションのファイルI/O処理部分プログラムを見直すとともに、ストレージ系ネットワークバンド幅、ファイルシステム性能仕様を決め、システムソフトウェアのファイルI/O処理機構を設計実装評価改良をアプリ&システム側で同時に行う

「京」のco-designではベンチマークプログラムに対するマシンの最適化を行った。マシンができてからアプリケーションの高速化のためにアプリケーションの最適化を行っている。