

対象とした平成 26 年度アクションプラン

6

◆ ICTワーキンググループ

施策番号		施策名	実施府省	AP 特定分野	備考
1	エ・経 0 1	ノーマリーオフコンピューティング基盤技術開発	経産省	エネルギー	責任省庁を文科省 とした連携施策
2	エ・文 1 2	スピントロニクス技術の応用等による極低消費エネルギーICT基盤技術の開発・実用化	文科省	エネルギー	
3	エ・文 0 7	創発現象を利用した革新的超低消費電力デバイスの開発	文科省	エネルギー	
4	エ・経 0 5	超低消費電力型光エレクトロニクス実装システム技術開発	経産省	エネルギー	
5	エ・経 1 3	次世代型超低消費電力デバイス開発プロジェクト	経産省	エネルギー	
6	次・総 0 4	サイバーセキュリティの強化	総務省	次世代 インフラ	経産省との連携施策
7	エ・総 0 1	「フォトニックネットワーク技術に関する研究開発」及び「超高速・低消費電力光ネットワーク技術の研究開発」	総務省	エネルギー	
8	エ・総 0 2	テラヘルツ波の利用による超高速・低消費電力無線技術および高効率高周波デバイス技術の研究開発	総務省	エネルギー	
9	エ・経 0 3	次世代スマートデバイス開発プロジェクト	経産省	エネルギー	
10	次・総 0 5	ビッグデータによる新産業・イノベーションの創出に向けた基盤整備	総務省	次世代 インフラ	経産省・文科省との 連携施策

【連携施策】

1. 【エ・経01】

「ノーマリーオフコンピューティング基盤技術開発」

2. 【エ・文12】

「スピントロニクス技術の応用等による
極低消費エネルギーICT基盤技術の開発・実用化」

3. 【エ・分07】

「創発現象を利用した革新的
超低消費電力デバイスの開発」

文部科学省

経済産業省

ノーマリーオフコンピューティング基盤技術開発

平成26年度予算案 6.5億円（6.5億円）

商務情報政策局 情報通信機器課

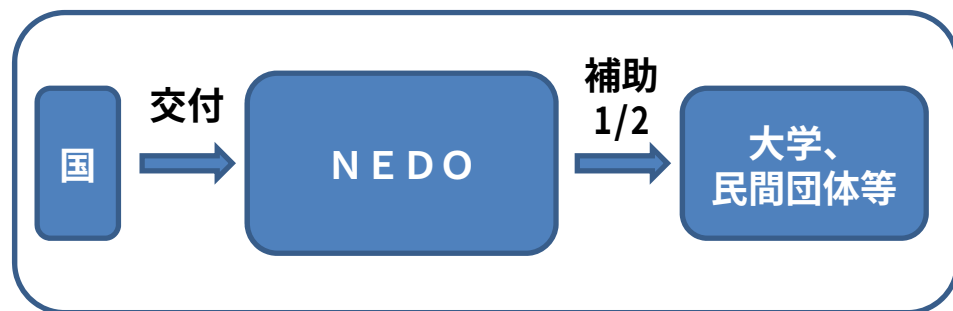
03-3501-6944

事業の内容

事業の概要・目的

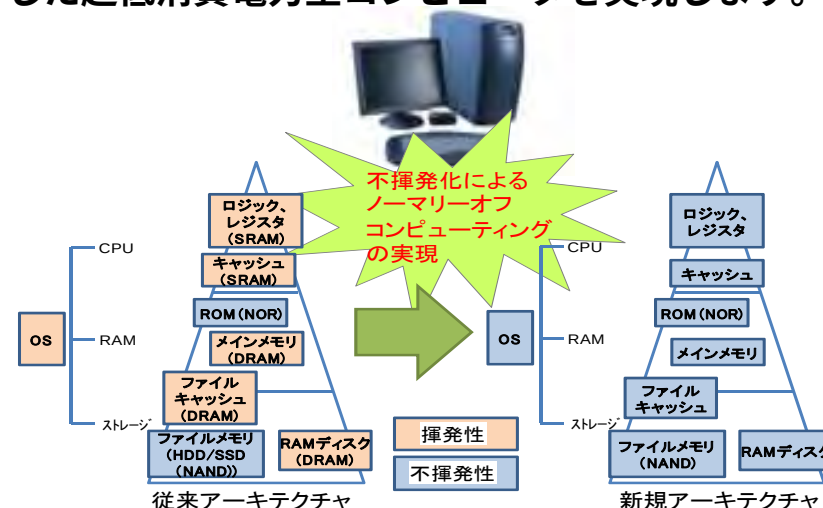
- 現状の情報処理システムは、電源が切れると書き込まれた情報が消えてしまう揮発性素子を前提として構成しているため、処理を必要としていないときにも情報の保持のために電力を必要としています。
- 電源を切っても書き込んだ情報が保持される不揮発性素子を構成要素として取り入れ、処理が必要なときだけ電力を消費する新たな情報処理システム「ノーマリーオフコンピューティング」を実現するため、不揮発性素子を用いたハードウェア技術、制御用ソフトウェア技術、コンピュータアーキテクチャを一体的に開発します。
- これにより、今後更なるエネルギー消費量の増大が予測される電子機器において、これまでの技術の延長線上にない抜本的な省エネを進めます。

条件（対象者、対象行為、補助率等）



事業イメージ

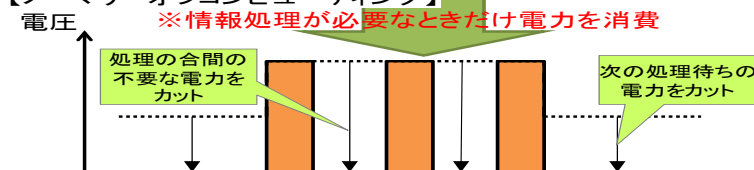
- 情報処理システムを現状の揮発性素子を前提としたものから、不揮発性素子を前提としたものに新しく設計することで、従来の電子機器の消費電力をさらに削減した超低消費電力型コンピュータを実現します。



【通常システム】



【ノーマリーオフコンピューティング】



ノーマリーオフコンピューティング基盤技術開発

出口戦略

○成果活用段階における活用主体又は候補

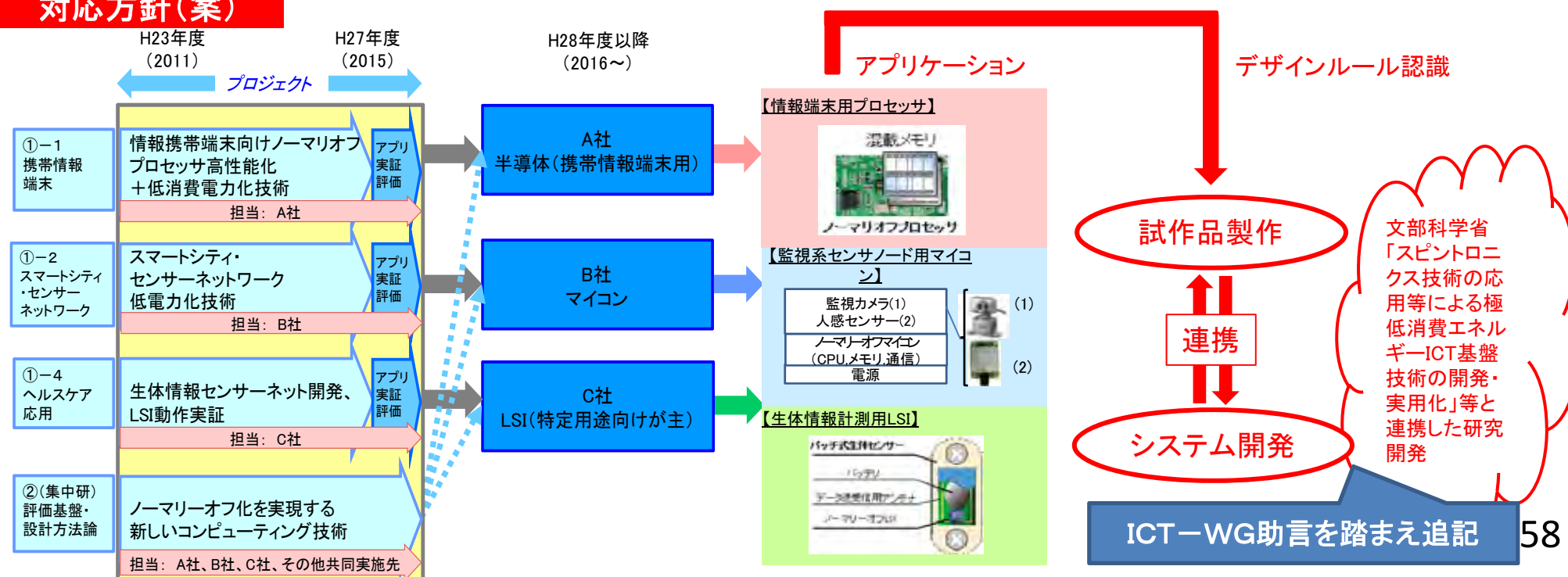
プロジェクト実施者(ノーマリーオフ型半導体製造事業者、センサーモジュール製造事業者等)

○成果の実用化の姿

2016年までに、ノーマリーオフコンピューティングの実現に不可欠な、コンピュータ構成方式、制御用ソフトウェアおよび新構成方式に要求される性能の不揮発性素子を開発する。電源を切っても書き込んだ情報が保持され処理が必要なときだけ電力を消費する不揮発性素子を前提としたものに新しく設計することで、従来の電子機器の消費電力をさらに削減した超低消費電力型コンピュータを実現する。

これにより、国民生活及び産業界において多く使用されている電子機器の革新的な省エネルギー化が図られ、エネルギー削減効果の高い超低消費電力情報通信機器・システムの普及を促進する。

対応方針(案)



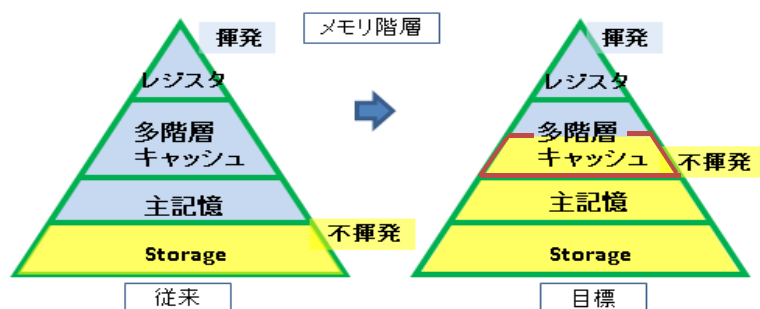
ノーマリーオフコンピューティング基盤技術開発

施策推進にあたっての課題

「ノーマリーオフコンピューティング」の実現には、これまでとは違う不揮発性素子を前提としたアーキテクチャ及び制御用ソフトウェアを一体的に開発することが必要で、不揮発性素子も既存のものでは必要な性能(速度・書込回数など)がまだ不足しているとともに、システムの根本から設計するという難易度の高い課題に取り組まなければならない。

技術開発1

キャッシュ用高性能不揮発性素子の開発とこれを利用したアーキテクチャの開発

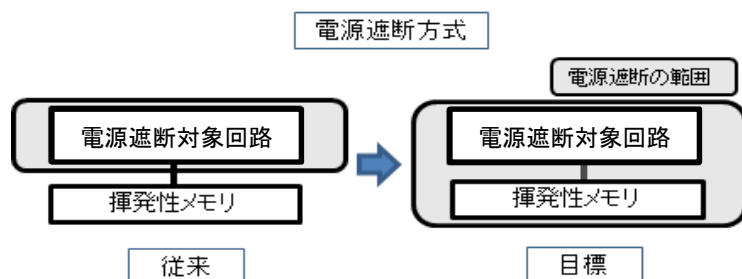


従来の不揮発性メモリのアクセス時間は、従来のメモリ階層を構成するSRAMよりも遅いため、そのまま置き換えようとすると大きな性能低下を招く。そのため当事業では、揮発性メモリと不揮発性メモリの長所をお互いに補完しあえる新しいメモリ階層の検討を実施。

当該事業で開発したReRAMは主記憶部分での適用を行う予定であるが、**上位の階層のキャッシュ部分にはMRAMの適用を検討している。**しかし、現在のMRAMを適用するには性能が不足しており、一層の性能向上が必要である。

技術開発2

最適電源遮断(ノーマリーオフ)を実現するためのアクティビティ局所化技術の開発とハード・ソフト協調設計の確立



電源遮断(パワーゲーティング)された部分(従来の対象はハード部分)は通電しないため、不要部の電源を遮断し、その部分の待機電力を抑えることができれば、大きな消費電力削減効果が期待される。しかし不揮発メモリへの書き込みは大きなエネルギーを必要とし、またパワーゲーティング自体もエネルギーを消費する。そのため実効的に低電力効果を向上させるための手法が必要。

これまでコンピュータの中核で電源遮断部分を入れるシステムはなく、既存技術の延長ではなく根本から設計しなくてはならない。

事業の概要

- スピントロニクス技術は、2枚の電極の磁石(スピン)の向きによる電気抵抗の変化により素子を作成する、新しいエレクトロニクス技術。電源が切れても情報の記憶を保持することが可能。
- 従来のシリコンデバイスでは微細化、集積化による低消費電力化に限界。スピントロニクス技術を開発することで、現在の情報システムよりもシステム全体で単位性能当たりの消費電力を1/100以下にする極低エネルギー情報デバイスの作成が可能。
- 我が国は、スピントロニクス技術において世界でも優位性を保っており、当該技術の高度化及び産学官連携による実用化により、世界規模の新市場の創出と耐災害性強化による安全安心な社会を実現。

目標実現に向けた具体的アプローチ(実施内容)

- 素子寸法が20nm以下のスピントロニクス材料・素子技術を開発。
- スピン方向を安定的に保持するための技術の高度化を実現。
- 常温でのスピン方向の安定保持を実現。
- 開発した極低エネルギーICTデバイスを40nm世代或いはそれ以降の集積回路技術を開発。
- 現在の情報システムよりもシステム全体で単位性能当たりの消費電力を1/100以下にする極低電力・遅延・面積について実証実験につなげる研究を実施。
- 論理集積回路への活用により実用化研究を実施し、実用化技術の確立につなげる研究を実施。

今後3年間の検証可能な達成目標及び取組予定

	2014～	2015～	2016～
スピントロニクス技術の高度化研究	素子寸法が20nm以下のスピントロニクス材料・素子技術を開発。スピン方向を安定的に保持するための技術の高度化	常温でのスピン方向の安定保持技術を高度化し、論理集積回路技術を開発	論理集積回路への活用に向けた実用化研究の実施
産学官連携 実証研究、実用化	戦略的に知財の確保、実用化準備	TIA、COI等の産学官連携の場の活用、製品の試作（経済産業省と連携）	サンプル出荷 

施策推進にあたっての課題

○スピントロニクス技術を用いた商用ICT機器を実用化するためには、スピンデバイスの特徴を生かした回路設計の構築が必要となっており、材料・デバイス・回路の各フェーズの専門家が有機的に連携した形で技術開発する必要がある。

○また、小型センサの実用化や重要な情報インフラへの実装を実現するためには、電圧によるスイッチング、発熱の抑制、様々な衝撃や急激な外部変化等に対する頑丈さ、一定の機能を維持し続けなければならない。このため、実証実験においては、研究機関の研究者と企業の技術者が連携と取り、様々な状態を想定して、必要な仕様を厳密に定義することが必要である。

出口戦略

○商用ICT機器(パソコン、スマートフォン等)の半導体、メモリに本技術を実装することにより、例えば、現在1日程度で電池が切れるスマートフォンが、本技術の革新だけで充電無しで10日程度もつようになり、機器の長時間動作につながる。

○また、本技術を小型センサに埋め込むことにより、社会のあらゆるインフラにセンサを配置することが可能である。これにより、インフラの劣化・損傷等を点検・診断・維持管理するためのデータを取得することができ、持続的に生活や産業を支えるインフラを低コストで実現し、安心してインフラを利用できる社会を実現する。

○さらに、大規模ストレージや重要な情報インフラに本技術を実装することで、災害発生時(無電源状態)においても、現在のシリコンデバイスとは異なり、データの保持が可能となり、災害等による被害を最小化する。安全・安心を実感できる社会を実現する。

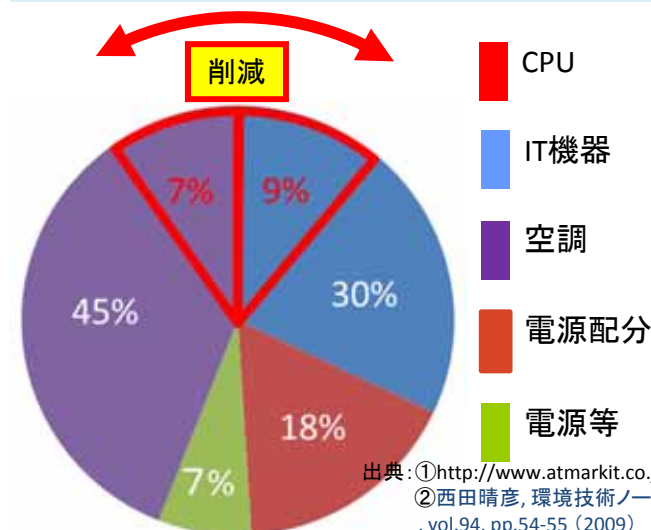
ICT-WG助言を踏まえ追記

○不揮発性メモリ材料を用いたデバイスの実用化に向けて、東北大学国際集積エレクトロニクス研究開発センターとも連携しつつ先駆的研究開発を進める。また、文部科学省、経済産業省との連携については、事業の進捗状況等について随時情報共有を行い、それぞれの事業にフィードバックしていくことを想定。

スピントロニクス技術による論理集積回路は社会のあらゆるインフラに配置可能



大規模ストレージや重要な情報インフラの省電力化に貢献



出典: ①<http://www.atmarkit.co.jp/fserver/articles/dcie/01.html>
 ②西田晴彦, 環境技術ノート, 電気評論, vol.94, pp.54-55 (2009)

創発現象を利用した革新的超低消費電力デバイスの開発

(独立行政法人理化学研究所 創発物性科学研究センター)

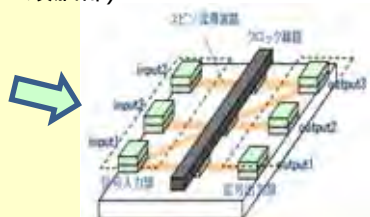
エ・文07 平成26年度
予算案
21.0億円の内数

本施策の取組

- 強相関電子物質研究で世界をリードする理化学研究所創発物性科学研究センター(十倉好紀センター長)において、情報機器の省エネに関わる革新的な新原理について研究開発を実施。本施策においては、創発現象を利用した超低消費電力デバイスの開発を推進。
 - 従来の半導体素子や磁場による磁化制御にとって代わる、電力消費を伴わない素子の開発や電界による磁化制御の開拓など、電子情報機器の構成要素となるデバイス(※)について、電力消費を低減しうる革新的な新原理を開拓するとともに、2020年を目途にプロトタイプデバイスとして実証。
- (※)論理演算を行う電気・電子回路、メモリを構成するスイッチ機能等
- さらにそれらをつなぐ配線として、平成25年度より研究開発を行っている「電力ロスのない電子の流れ」を用いることにより、消費エネルギーを大幅に抑制することを目指す。

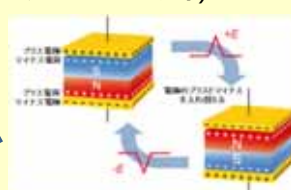
半導体素子とは全く異なる原理を用いた デバイス技術の開発

従来のCPU
(コンピュータの頭脳部)



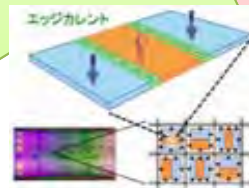
半導体素子の代わりに
スピン流演算素子を利用し、
電流を伴わない演算処理

従来の記憶用素子
(ハードディスク、フラッシュメモリ等)



磁場や電流を伴わないため電力消費
が少ない、電界による磁化制御(マル
チフェロイクス)を利用

これらの技術を統合
消費エネルギーを同機能
半導体素子の1/1000に抑制!



<連携研究体制>
産総研、電力中央研究所、
住友化学、日立中央研究所など

企業等と、原理実験
の時点からの連携、
共同研究により、早
期にプロトタイプデ
バイスに必要な条件を
共有し、企業への橋
渡しを円滑に行う。

エネルギーロスのない電子の流れを実現する原理・技術の確立 (H25AP特定施策:省電力デバイス創出に向けた基盤的研究)

表面だけ電流が流れる特異な絶縁体(トポロジカル絶縁体)を
用いてエネルギーロスのない電子流を実現

達成数値:
現状 既存素子の量子化抵抗約25k Ω 、スピン磁化反転
を用いた既存素子で要するエネルギー(10⁻⁹J)
→新たな原理(熱損失のないトポロジカルエレクトロニクス、マルチ
フェロイクス材料の磁化反転)を用いることにより、1/50程度
の性能を既に達成
→5年後 1/100以下
→10年後(サンプル) 1/1000以下

ICT-WG助言を踏まえ追記

施策推進に当たっての課題

- 理化学研究所が開拓するデバイス動作原理を社会実装につなげるためには、メーカー等と早期の段階で連携し、大量生産に向けた製造プロセス改善、既存半導体とのハイブリッド化が必須である。

本施策の出口戦略

ICT-WG助言を踏まえ追記

- メーカー等による電力ロスのない電子デバイス等の実現のため、本施策のプロトタイプデバイスで実証した原理を企業と共同研究を実施し、早期にプロトタイプデバイスに必要な条件の共有、企業への橋渡しを円滑に行うことにより、2023年を目途に製品のサンプル出荷、2030年を目途に日本企業による実用化に向けて取り組む。

また、pre-competitiveな段階の最先端技術開発については、複数企業からの研究員を受け入れ、実用に向けた共通的課題の共有、解決を図るとともに、日本企業の基礎研究開発力の底上げに寄与する。

ICT-WG助言を踏まえ追記



- ターゲットであるマルチフェロイクス材料やトポロジカル材料は、既存の高誘電体材料や相変化不揮発性メモリ材料とほぼ同じであるので、革新的機能が実現できれば、半導体デバイスプロセスとの整合性やディメンジョンの縮小化にバリアはないと想定しているが、企業からのフィードバックや研究の進展に応じてエレクトロニクスの動向を反映し、適宜ターゲットの見直しを行っていく。

- 理化学研究所の社会知創成事業の枠組^(※)等を利用した企業ニーズによる共同研究及び橋渡し研究の実施や、共同研究先とソフト開発・アプリケーション開発等を含めた包括的なデバイス開発の意見交換の場の設置等、研究開発の初期段階からビジネス展開を視野に入れた取組を検討している。

(※) 理化学研究所では、産業界のニーズを重視した連携活動を行う社会知創成事業に取り組み、理研がもつ知識や技術を企業に効率良く移転する「バトンゾーン制度」のもと、産業界との戦略的共同研究を推進している。

4. 【エ・経05】

「超低消費電力型光エレクトロニクス
実装システム技術開発」

経済産業省

超低消費電力型光エレクトロニクス実装システム技術開発

平成26年度概算要求額 ~~32.5億円~~ (24.0億円)
27.8億円

対応方針(案)

本事業の実施に当たっては、中間評価等での見直しにより、常に実施内容の有効性を確認することとしており、アドバイスを頂いたような、集積回路中のブロック間データ転送に関する、光と電気両方式の性能ベンチマーク比較についても、光電子集積回路基板における光信号伝送の優位性を確認する手法として取り入れることを検討したい。

事業の内容

事業の概要・目的

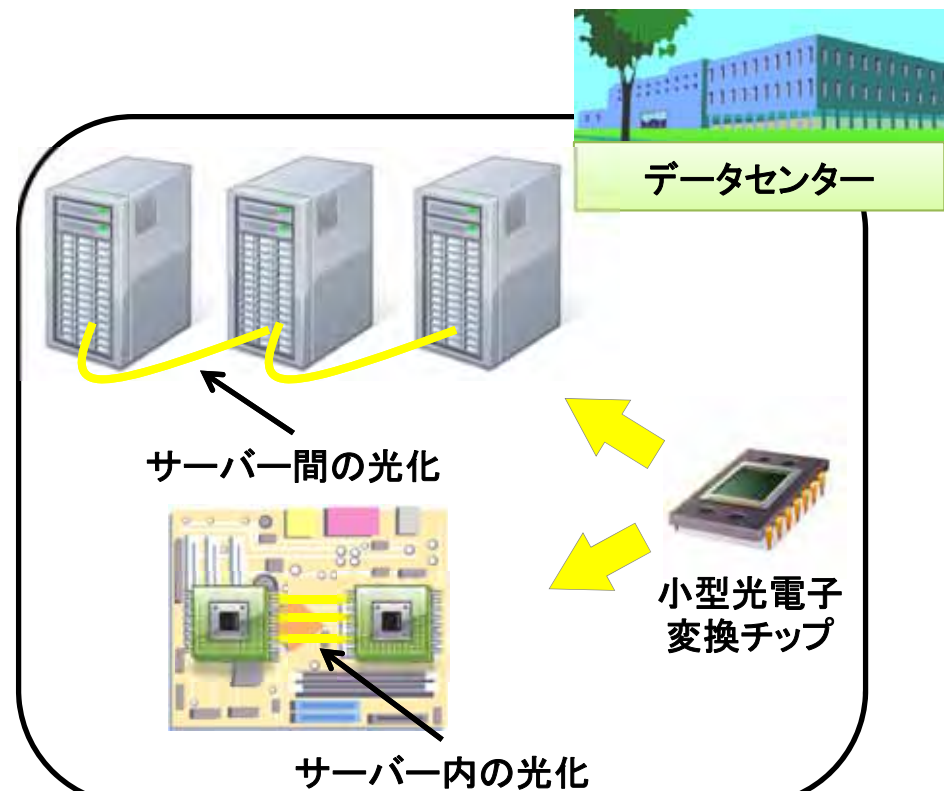
- クラウド・コンピューティングの進展によりデータセンタの情報処理の大規模化が進み、情報処理量や通信トラフィックの指数関数的増大に直面しています。光電子ハイブリッド回路技術開発は、省電力、高速で小型な光接続により様々なLSIを高集積することを可能とすることから、高い情報処理能力を有するサーバ等のIT機器の大幅な消費電力低減が見込まれます。
- データセンタを構成するルータ、サーバ等のIT機器内におけるLSI間の配線とインターフェイスを、電子回路と光回路をハイブリッド集積した光電子ハイブリッド回路技術の研究開発により小型、省電力、低コスト化し、データセンタの情報処理量の増加による課題を解決します。

条件（対象者、対象行為、補助率等）



事業イメージ

- 光と電子を変換する小型チップや、このチップを搭載した光電子ハイブリッド回路を開発します。
- データセンタのサーバに光電子ハイブリッド回路を搭載し、サーバ間やサーバ内の電気による情報処理を光化することで消費電力を削減します。



超低消費電力型光エレクトロニクス実装システム技術開発

出口戦略

○成果活用段階における活用主体又は候補

研究開発を実施している技術研究組合から組成することを当初から計画している新事業化会社や技術研究組合参画企業等

○成果の実用化の姿

上記主体が本事業の成果を部分的に適用した製品を、本事業実施中から段階的に上市する。

- ・平成26年:光電子変換チップ
- ・平成27年:光ケーブル
- ・平成29年度:光ケーブル付LSI基板
- ・平成33年:光I/O付インターポザ

最終的に、2030年には、本事業で開発する光電子ハイブリッド技術が適用されたルータ、サーバ/データセンタ、PC、テレビ等の機器を普及させる。

プロジェクト終了後に製品投入するのでは遅く、既存市場に性能の良い製品を投入し認知度を高め新市場に進出する基盤を構築する。

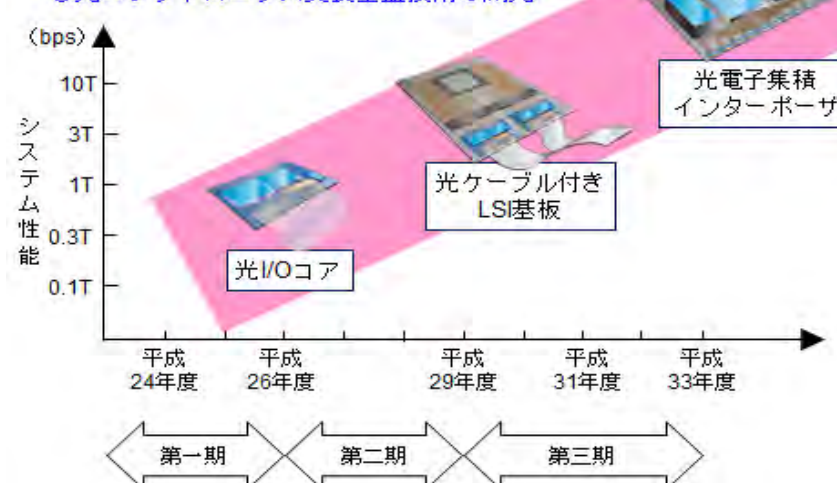
本事業では国際標準化への取り組みも行い、成果適用製品は海外での販売が行われることも想定している。

技術開発成果の事業化構想 実装部品とシステムの2方向から事業化を推進

②光エレクトロニクス実装システム化技術の開発



①光エレクトロニクス実装基盤技術の開発



超低消費電力型光エレクトロニクス実装システム技術開発

施策推進にあたっての課題

- 光エレクトロニクス実装システムの根幹となるシリコンフォトニクスインターポーザにおいて、光インターフェースとなる光素子や光導波路、シリコンレンズをシリコンウェーハ上に集積するため、これらの基盤技術を統合システム化する技術や、これと接続する光電子ハイブリッド回路基板技術の確立が必要。
- これら事業化へ向けた、大口径300mmウェーハによる量産化技術の確立が必要。

対応方針(案)

(参考)2013年9月 総合科学技術会議フォローアップ 指摘事項

第2期、第3期の出口製品に求められる性能やコストについては、サーバ機器製造メーカ等と連携し、適用対象全体のシステムレベルからのトップダウンにより目標の再設定を行う。さらに、国内外の開発状況を踏まえ、必要に応じた開発体制の構築を検討する。

①光エレクトロニクス実装システム全体の目標及びマイルストーンの明確化と計画の柔軟な見直しについて

最終目的である光電子集積サーバシステムの検討を行い、サーバの国際競争力強化の観点から、第2期の光ケーブル付LSI基板や第3期の光電子集積インターポーザに求められる性能やコストに関して、システムレベルからトップダウンで目標設定を適切に行うことが重要である。また、サーバのアーキテクチャやサーバを構成する他のハードウェア、ソフトウェア等のコンポーネントについて、本取組以外のプロジェクトや民間企業等における技術開発の状況を検証することも必要である。こうした目標設定の検討については、平成25年中に実施することとし、平成26年度に事業主体であるNEDOが実施予定の中間評価において、この点についての確認を行うことが適当である。

②プロジェクトの効果的・効率的な推進体制及び実施体制の構築について

研究開発の実施体制については、技術研究組合内における異分野の研究者間での連携ができる体制が整えられたところであり、今後の実質的な連携が求められる。また、研究開発成果の主要な適用先であるデータセンターとの連携についても推進することが求められる。

③研究開発成果を産業化、社会実装に結びつけるための出口戦略について

国際的な市場や競合技術の開発動向等を継続的に把握していく必要がある。その際、電子回路のみでも低消費電力化や高速化が進む可能性があるため、競合技術の動向を把握するとともに、必要に応じて目標の設定や要素技術開発内容の見直しが求められる。

④知的財産権及び国際標準への戦略的対応等について

知的財産権の管理運営に係る規定の策定に向けた検討が進められているが、引き続き具体的な運用に向けて、参加企業間での十分な連携や円滑な意思調整を図ることが望まれる。オープン・ブラックボックス化および国際標準化については、専門家による強いリーダーシップの下で戦略的に推進することが必要である。