

2014/1/16

パワーエレクトロニクスの研究開発についての提案

(独) 科学技術振興機構 研究開発戦略センター 馬場寿夫

昨年度のナノテクノロジー・材料俯瞰報告書 (CRDS-FY2012-FR-06) 作成におけるパワー半導体デバイスの調査、および今年度の JST でのパワーエレクトロニクス調査における多数の有識者へのヒアリング結果を基に、日本のパワーエレクトロニクス研究開発の推進に関して、以下の事柄を提案する。

[基本的な方針]

- ・ 特定のパワー半導体デバイスにこだわらずに、魅力的な用途を想定したパワーエレクトロニクスシステムとしての優位性を高めるために、材料・半導体デバイス・プロセス・電子回路・アーキテクチャー・部品・実装・熱設計・信頼性評価などを含めた総合的な研究開発を進める必要がある。
- ・ 魅力的な用途 (家電、電車、自動車、高電圧スイッチ) の性能向上 (高耐圧化、オン抵抗低減、スイッチング速度向上、小型・軽量化、耐熱性向上など) や信頼性向上・コスト低減などパワーエレクトロニクスシステム全体のロードマップを共有することで、時間軸を意識した実現可能な研究開発を進める。
- ・ 産業の主流であるシリコン (Si) パワー半導体のさらなる高性能化・高信頼化とともに、Si パワーデバイスの性能を補完・先導するワイドギャップ半導体パワーデバイスの研究開発を行う。特に、企業単独では取り組みにくい、結晶欠陥、半導体・絶縁膜界面の欠陥、デバイス動作の不安定性などの物理現象の根本的な理解や評価方法開発、物理に根差したデバイスシミュレーション/回路シミュレーション技術開発など、中長期的な基盤技術の育成に取り組む。

[課題の共有]

- ・ 主要な応用分野におけるシステムとしての要求性能と要求時期をユーザー側の協力を得てパワーエレクトロニクス・システムロードマップとして作成する。
- ・ このシステムロードマップに対応して、以下の技術ロードマップを作成する。
 - ①現在のマーケットの主流である Si パワーデバイス (ダイオード、MOSFET、BT、IGBT) の技術面から見た Si パワーデバイス技術ロードマップ
 - ②システムロードマップと Si パワーデバイスの技術ロードマップのギャップを明らかにし、そのギャップを埋めること、あるいはロードマップの前倒しが可能なワイドギャップ半導体デバイス (SiC、GaN、Ga₂O₃、ダイヤモンドなど) の位置づけと性能目標を明確にしたワイドギャップ半導体パワーデバイスの技術ロードマップ

- ③高耐圧、高温動作、小型化・軽量化に対応できるパッシブ部品（コイル、コンデンサ等）や回路基板、パッケージなどのパワーエレクトロニクス部品ロードマップ

[推進方法]

- ・パワエレ応用のいくつかの主要な用途（家電用モータ・インバータ、IT 機器用スイッチング電源、太陽光発電用パワーコンディショナー、HV/EV 用インバータ、電车用インバータ、電力系統用高電圧スイッチなど）の高効率化、小型化に向けた電力制御システムを目標とする。
- ・材料からシステムまでの研究チームにより、それぞれの技術レイヤー間で課題の共有と解決策の検討を行い、新たなシステム構築までの課題を明確にする。この中で、パワー半導体デバイス・回路だけでなく、補助回路やパッシブ部品、冷却システムなどを含めたシステム全体としての解決策を検討する。
- ・下位レイヤーの技術が完全でなくても上位レイヤーにサンプルを提供し、上位レイヤーからの問題点の指摘を下位レイヤーにフィードバックするような仕組みを作ることにより、このループを速く回すことで、早期の問題発見とその解決を図る。
- ・高温動作に対応する信頼性評価手法および装置の開発を担当するグループを作り、Si パワーデバイスおよびワイドギャップ半導体パワーデバイス、パッシブ部品、パッケージなどを同じ土俵で評価し、早期にシステムとしての課題の抽出を図る。
- ・先端的なデバイス試作・プロセス開発・評価・研究課題の抽出、人材育成を行う連携研究拠点（TIA、東北大など）の充実と、個別の研究課題への対応を行う研究機関との密なネットワークを形成する。また、新たに発生する課題に対応して新規の研究チームの参加も容易にするフレキシブルな体制・仕組みを作っておく。
- ・パワエレ応用システム、パッケージング、熱マネージメント、回路設計、モデリング/デバイスシミュレータ、信頼性評価、プロセス、デバイス構造、半導体・絶縁膜界面制御、欠陥評価、結晶成長、結晶基板などの各技術レイヤー内およびレイヤー間での産業界とアカデミアの活発な議論の場を構築する。（パワーエレクトロニクス学会、応用物理学会：先進パワー半導体研究会（2014年1月より分科会）など）
ここでは、産業側からの問題点・課題の積極的な提供と、アカデミアからの問題点・課題に対する根本的な理解のための新規評価・分析方法や改善方法の提案が必須である。また、パワエレ若手人材のトレーニングの場としても機能させる必要がある。

[主な研究課題例]

○Si パワーデバイス

- ・ 大口径 Si ウェハ（8 インチ、300mm）の無欠陥化
- ・ 微細プロセス、高精度ドーピング制御、放熱技術開発
- ・ 高耐圧、低温抵抗、低熱抵抗デバイス構造開発

○SiC デバイス

- ・ SiC ウェハの大口径化と低欠陥化（6 インチ、8 インチ）に向けた結晶成長方法
- ・ 厚膜 SiC エピタキシャル成長技術（高濃度ドーピング、移動度向上）
- ・ SiC/絶縁膜界面制御、SiC/金属界面制御（低抵抗オーミック電極、高品質ショットキーバリア、耐熱構造）

○GaN 系デバイス

- ・ 低欠陥 GaN ウェハ（GaN on Al₂O₃、GaN on Si、GaN 単結晶）
- ・ AlGaN/GaN エピタキシャル成長
- ・ GaN/絶縁膜界面制御、GaN/金属界面制御（低抵抗オーミック電極、高品質ショットキーバリア、耐熱構造）

○酸化物系デバイス（Ga₂O₃ 等）

- ・ Ga₂O₃ の p 型層形成（p 型ドーピング）
- ・ 各種のパワーデバイス試作による実用化に向けた課題の抽出

○ダイヤモンドデバイス

- ・ 量産可能な単結晶基板の形成方法
- ・ 各種のパワーデバイス試作による実用化に向けた課題の抽出

○共通基盤

- ・ 結晶欠陥評価技術／評価装置
- ・ 高温動作下での信頼性評価技術／評価装置
- ・ 結晶欠陥発生、半導体・絶縁膜界面劣化、半導体・金属電極界面劣化、デバイス特性劣化などの物理的機構の理解
- ・ ヘテロなデバイス・回路の設計ツール（簡易モデル、シミュレーター）
- ・ 高温動作、高耐圧対応のパッシブ素子（コンデンサ、インダクター等）や実装技術

以上